

Christian Nöding

PV-Stromrichter höherer Leistung  
für 1.500 V Systemspannung  
Bewertung, Vergleich, Realisierung

kassel  
university  
press

# **Elektrische Energiesysteme**

Band 12

---

Herausgegeben vom  
Kompetenzzentrum für Dezentrale  
Elektrische Energieversorgungstechnik



# **PV-Stromrichter höherer Leistung für 1.500 V Systemspannung**

Bewertung, Vergleich, Realisierung

Christian Nöding

Die vorliegende Arbeit wurde vom Fachbereich Elektrotechnik / Informatik der Universität Kassel als Dissertation zur Erlangung des akademischen Grades eines Doktors der Ingenieurwissenschaften (Dr.-Ing.) angenommen.

Erster Gutachter: Prof. Dr.-Ing. habil. Peter Zacharias

Zweiter Gutachter: Prof. Dr.-Ing. Andreas Lindemann

Tag der mündlichen Prüfung: 22. Februar 2016

Bibliografische Information der Deutschen Nationalbibliothek  
Die Deutsche Nationalbibliothek verzeichnet diese Publikation  
in der Deutschen Nationalbibliografie; detaillierte bibliografische  
Daten sind im Internet über <http://dnb.d-nb.de> abrufbar

Zugl.: Kassel, Univ., Diss. 2016

ISBN 978-3-7376-0118-4 (print)

ISBN 978-3-7376-0119-1 (e-book)

URN: <http://nbn-resolving.de/urn:nbn:de:0002-401191>

© 2016, kassel university press GmbH, Kassel

[www.uni-kassel.de/upress](http://www.uni-kassel.de/upress)

Druck und Verarbeitung: Print Management Logistics Solutions, Kassel

Printed in Germany

# Vorwort

Kohle, Gas und Öl sind auf der Erde sehr ungleich verteilt. Die Sonne aber erreicht jeden Winkel der Welt. Sonnenenergie ist zudem eine ganz und gar harmonische Energiequelle, die keine Konflikte zwischen Ländern und Regionen auslöst. 1982 wurde von der Genfer Weltorganisation für Meteorologie der Mittelwert der Einstrahlungsstärke der Sonne auf unsere Erde auf 1,367kW pro Quadratmeter festgelegt. Trotz dessen, dass im Durchschnitt nur wenig mehr als 50% dieser Einstrahlung tatsächlich den Erdboden erreicht, kann diese Energie dennoch mit geringem Aufwand nutzbar gemacht und verwendet werden – selbst mittels einfachster Methoden wie z.B. spiegeln der Oberflächen zur Wassererhitzung.

Neben der Solarthermie, die der Sage nach bereits von Archimedes im vorchristlichen Griechenland bewusst als Abwehr gegen römische Flotten eingesetzt worden sein soll, bietet uns in der Gegenwart die Photovoltaik hervorragende Möglichkeiten der Energiewandlung und Nutzung. Der bereits 1839 vom französischen Physiker Alexandre Edmond Becquerel entdeckte photoelektrische Effekt führte vor allem in den 1950er Jahren im Rahmen der Telekommunikation zu funktionsfähigen Wandlern in Form von ersten Photovoltaikzellen. 1954 entwickelten Daryl Chapin, Calvin Fuller und Gerald Pearson in den Bell-Laboratories die erste PV-Zelle für netzferne Telekommunikationsanlagen. Nur vier Jahre später konnte diese Technik erfolgreich im Satelliten „Vanguard I“ in einer Array-Anordnung für die Funkausstattung eingesetzt werden. Innerhalb von 60 Jahren steigerte sich die Effizienz dieser Zellen von weniger als 4% auf aktuell 15% bis 20% bei monokristallinen Zellen, bzw. sogar bis 40% bei Konzentratorzellen unter Laborbedingungen. Die Photovoltaik ist heute bereits gut prognostizierbar, ein CO<sub>2</sub>-freier Stromerzeuger und importunabhängig. Die zukünftigen Ziele sind vor allem die bessere Netzintegration, das Energiemanagement, die Speicheranbindung und die Kostenreduktion. Letztgenanntes Ziel stellt dabei eines der Themen dieser Arbeit dar.

Bereits 2004 erhielt ich als wissenschaftliche Hilfskraft am Institut für Solare Energieversorgungstechnik e.V. (ISET) (heute Fraunhofer Institut für Windenergie und Energiesystemtechnik, IWES) Einblicke in die lebendige Forschungswelt der Photovoltaik. Während meiner Tätigkeit als wissenschaftlicher Mitarbeiter am Kompetenzzentrum für Dezentrale Elektrische Energieversorgungstechnik (KDEE) durfte ich schließ-

lich ab 2009 mehrere Forschungs- und Industrieprojekte zum Thema Photovoltaik begleiten, die letztendlich zur nun vorliegenden Arbeit führten.

Während dieser 12-jährigen Zeit haben mich viele Menschen begleitet, denen ich an dieser Stelle meinen Dank aussprechen möchte. Als Mitarbeiter am ISET und anschließend als Betreuer während meiner ersten Diplomarbeit führte mich Thorsten Bülo mit beeindruckendem elektrotechnischem Verständnis. Durch ihn habe ich meinen Spaß an der Elektrotechnik festigen und wichtige Zusammenhänge und Methoden lernen können. Als Betreuer während meiner zweiten Diplomarbeit und anschließend als Kollege durfte ich schließlich Benjamin Sahan kennenlernen. Dank seiner Unterstützung und guten Anleitung habe ich mein Studium erfolgreich abschließen und über ihn zugleich einen nahtlosen Berufseinstieg finden können. Bereits innerhalb des ersten Jahres wurde eine meiner wissenschaftlichen Veröffentlichungen mit einer europäischen Auszeichnung belohnt. Als Kollegen standen mir zudem viele Menschen zur Seite, mit denen ich gerne gearbeitet habe. Namentlich möchte ich mich hier vor allem bei Christian Felgemacher, Benjamin Dombert und Samuel Araújo bedanken.

Neben der guten Zusammenarbeit im KDEE-Team haben mich auch erfahrene Ingenieure der Firma SMA in Niestetal während zahlreicher Projekte begleitet. Dank ihnen konnte ich mit der vollen Bandbreite an leistungselektronischen Systemen, angefangen bei kleinen Leistungen unter 5kW bis hin zu großen 2MW Anlagen, arbeiten und Erfahrungen sammeln. Sowohl Klaus Rigbers, Andreas Falk als auch Daniel Grunwald möchte ich hierfür stellvertretend meinen Dank aussprechen. Allen voran gebührt mein Dank aber Prof. Dr.-Ing. habil. Peter Zacharias. Er hat mich beeindruckt durch seine einzigartige Weise eine elektronische Schaltung zu betrachten und den Spaß an der Materie vergrößert. Er überzeugte mich zudem, der Leistungselektronik treu zu bleiben und nicht in andere, regenerative Energiebereiche zu wechseln, was sich für mich als richtige Entscheidung herausstellte. Ebenso möchte ich Prof. Dr.-Ing. Andreas Lindemann danken, der sich als Zweitgutachter viel Zeit zum Lesen meiner Arbeit nahm und gute und hilfreiche Hinweise und Vorschläge für die finale Fassung unterbreitet hat. Ebenso möchte ich Prof. Dr.-Ing. Mike Meinhardt und Prof. Dr. Clemens Hoffmann für ihre Zeit danken, die sie für mich als Mitglied der Prüfungskommission während meiner Disputation aufgebracht haben.

Schlussendlich soll an dieser Stelle dankend darauf verwiesen werden, dass Teile der vorliegenden Arbeit auf dem vom Bundesministerium für Bildung und Forschung (BMBF) geförderten Projekt „GigaPV“ basieren.

Christian Nöding im März 2016

# Inhaltsverzeichnis

Vorwort .....	v
Verwendete Formelzeichen und Abkürzungen.....	xi
1 Einleitung.....	1
1.1 Motivation und Ziel der Arbeit.....	2
1.2 Aufbau der Arbeit.....	6
2 Grundlagen und Stand der Technik.....	7
2.1 PV-Modultechnik .....	7
2.2 Halbleitertechnik .....	8
2.3 Einfluss von Höhenstahlung auf leistungselektronische Bauteile .....	11
2.4 Photovoltaik in Großanlagen .....	13
2.4.1 Wechselrichtertechnik .....	13
2.4.2 Verkabelung .....	15
2.4.3 Kostenvergleich von 1.000V und 1.500V Systemen .....	16
2.5 DC/AC-Wandlungsprinzip .....	18
3 Stromrichtersysteme für 1.500V.....	21
3.1 DC/DC-Wandler.....	22
3.1.1 Unipolarer Hochsetzsteller.....	23
3.1.2 Bipolarer Hochsetzsteller.....	24
3.1.3 Interleaved-Hochsetzsteller.....	26
3.1.4 Hochfrequente Serien-Parallel-Umschaltung (HSPU) .....	28
3.1.5 Vergleich des relativen Drosselstromripples .....	30
3.1.6 Lückbetrieb bei Hochsetzstellern.....	31
3.1.7 Optimierte Hochsetzsteller mit SiC-MOSFETs .....	32
3.1.8 Entlastungsnetzwerke für weiches Schalten .....	34
3.1.9 Einzelschaltung von 1.700V SiC-MOSFETs für 1.500V .....	35

3.2	DC/AC-Wandler .....	37
3.2.1	Etablierte Wechselrichtertopologien .....	37
3.2.2	Neutral-Point-Clamped Inverter mit B6 (5L-NPCB6) .....	39
3.2.3	„Plus“ Wechselrichter .....	41
3.3	Zusammenfassung .....	43
4	Bewertung und Vergleich .....	45
4.1	Überblick verschiedener Vergleichsansätze .....	45
4.1.1	Gewichtete Betrachtung .....	45
4.1.2	Analytische Berechnung .....	47
4.1.3	Verlustsimulation .....	48
4.1.4	Numerische Bewertung .....	49
4.2	Benchmarking-Software „TopBench“ .....	50
4.2.1	Halbleiterverluste .....	52
4.2.2	Chipflächenoptimierung .....	63
4.2.3	Verifizierung anhand Verlustleistungsmessungen .....	64
4.3	Topologievergleich und Ranking .....	67
4.3.1	Minimal benötigte Chipfläche .....	67
4.3.2	Volumen magnetischer Komponenten .....	68
4.3.3	Aufwand in Bezug auf Kondensatoren .....	69
4.3.4	Treiberaufwand .....	70
4.3.5	Vergleichsfaktoren .....	70
4.3.6	Vergleich von DC/DC-Topologien .....	72
4.3.7	Vergleich von DC/AC-Topologien .....	77
4.4	Zusammenfassung .....	82
5	Realisierung eines 1.500V-Systems .....	85
5.1	Verhalten von IGBTs bei Serienschaltung .....	86
5.1.1	Parasitäre Kapazitäten .....	87
5.1.2	Sperrströme .....	88
5.1.3	Verzögerungs-, Signallauf- und Schaltzeiten .....	88
5.2	Verfahren zur Spannungssymmetrierung von Halbleitern .....	90
5.2.1	Passives Schutz- und Symmetriernetzwerk .....	90
5.2.2	Aktives Symmetriernetzwerk .....	92

5.2.3	Jitter-Kompensation durch Ausgleichsdrossel.....	93
5.2.4	Master-Slave-Konzepte.....	94
5.2.5	Dynamisch angepasste Schaltgeschwindigkeit.....	94
5.2.6	Active-Clamping-Verfahren.....	96
5.2.7	Dynamisch angepasster Schaltzeitpunkt .....	99
5.3	Experimentelle Untersuchungen .....	101
5.3.1	Laboraufbau zur dynamischen Anpassung des Schaltzeitpunkts .....	102
5.3.2	Laboraufbau für hohe Leistung .....	104
5.3.3	Temperaturverteilung in einem Halbleitermodul .....	106
5.3.4	Untersuchung des dynamisch angepassten Schaltzeitpunkts .....	108
5.3.5	Messungen bei hoher Leistung .....	111
5.3.6	„Repetitive Controller“ zur aktiven Spannungssymmetrierung .....	127
5.3.7	Spannungssymmetrierung bei Leistungsdioden .....	130
5.4	Zusammenfassung der Ergebnisse .....	131
6	Zusammenfassung und Ausblick .....	133
	Literaturverzeichnis .....	135
	Abbildungsverzeichnis .....	142
	Tabellenverzeichnis.....	148
A	Ergebnisse des Topologievergleichs .....	149
B	Herleitungen .....	153
B.1	Unipolarer Hochsetzsteller .....	153
B.1.1	Berechnungen für kontinuierlichen Drosselstrom.....	153
B.1.2	Berechnungen für diskontinuierlichen Drosselstrom .....	154
B.2	Bipolarer Hochsetzsteller .....	156
B.2.1	Berechnungen für kontinuierlichen Drosselstrom.....	156
B.2.2	Berechnungen für diskontinuierlichen Drosselstrom .....	158
B.3	Hochfrequente Serien-Parallel-Umschaltung .....	160
B.3.1	Berechnungen für kontinuierlichen Drosselstrom .....	160
B.3.2	Berechnungen für diskontinuierlichen Drosselstrom .....	161
C	Betrachtete DC/AC-Topologien .....	164
C.1	2-Level Topologien .....	164
C.1.1	Standard B6 (2L-B6).....	164

C.1.2	Interleaved B6 (2L-IB6) .....	164
C.1.3	Minnesota Inverter (2L-MI) .....	165
C.2	3-Level Topologien .....	167
C.2.1	Neutral-Point-Clamped Inverter (3L-NPC) .....	167
C.2.2	Active-Neutral-Point-Clamped Inverter (3L-ANPC) .....	168
C.2.3	Bipolar-Switched-Neutral-Point-Clamped Inverter (3L-BSNPC) .....	170
C.2.4	Flying Capacitor Inverter (F3L) .....	171
C.3	5-Level-Topologien .....	172
C.3.1	Neutral-Point-Clamped Inverter (5L-NPC) .....	172
C.3.2	Neutral-Point-Clamped Inverter mit B6 (5L-NPCB6) .....	173
C.4	„Plus“-Topologien .....	173
C.4.1	B6+ Inverter (4L-B6+) .....	173
C.4.2	NPC+ Inverter (5L-NPC+) .....	174
C.4.3	BSNPC+ Inverter (5L-BSNPC+) .....	175
D	Modulationsstrategien .....	177
E	Funktionen des Programms „TopBench“ .....	180
E.1	Halbleiterdatenbank .....	180
E.2	Grafische Darstellung .....	181
E.3	Automatische Chipflächenoptimierung .....	182
E.4	Analyse berechneter Werte .....	182
E.5	Parametersweep und Stapelverarbeitung .....	184
E.6	Programmierschnittstelle für Erweiterungen .....	184

# Verwendete Formelzeichen und Abkürzungen

$\Delta i_L$	.....	Absoluter Drosselstromripple
$\delta$	.....	Exponent für realistisches Drosselbauvolumen
$\cos\phi$	.....	Leistungsfaktor
$C_{ies}$	.....	Eingangskapazität
$C_{oss}$	.....	Ausgangskapazität
$C_{res}$	.....	Rückwirkungskapazität
$C_{zk}$	.....	Zwischenkreiskapazität
$D$	.....	Dutycycle
$E_{on}$	.....	Schaltenergie bei Einschaltvorgang
$E_{off}$	.....	Schaltenergie bei Abschaltvorgang
$E_{rec}$	.....	Recoveryenergie bei Diodenschaltvorgang
$e_{sum}$	.....	Aufsummierter Fehler eines Regelkreises
$F_{Chip}$	.....	Vergleichsfaktor für minimal benötigte Chipfläche
$F_{Drossel}$	.....	Vergleichsfaktor für Drosselbauvolumen
$f_{grid}$	.....	Netzfrequenz
$f_I$	.....	Faktor für Strombelastung einer Drossel
$F_{Kondensator}$	.....	Vergleichsfaktor für Kondensatoraufwand
$F_L$	.....	Anpassungsfaktor für Drosselbauvolumen
$f_{sw}$	.....	Schaltfrequenz
$F_{Treiber}$	.....	Vergleichsfaktor für Treiberaufwand
$K_p$	.....	Proportional-Verstärkung eines Regelkreises
$K_i$	.....	Integral-Verstärkung eines Regelkreises
$I_C$	.....	Kollektorstrom
$I_F$	.....	Diodenstrom
$I_{RM}$	.....	Maximaler Reverse-Recovery-Strom
$I_L$	.....	Drosselstrom
$I_{zk}$	.....	Zwischenkreisstrom
$L$	.....	Drosselinduktivität
$n$	.....	Laufvariable
$n_{rc}$	.....	Index für Schaltpuls bei Repetitive Controller
$P_{cond}$	.....	Durchlassverlustleistung

$P_{\text{loss}}$	.....	Verlustleistung
$P_{\text{on}}$	.....	Einschaltverlustleistung
$P_{\text{off}}$	.....	Ausschaltverlustleistung
$Q_{\text{R}}$	.....	Reverse-Recovery-Ladung
$r_{\text{ac}}$	.....	Prozentualer AC-Drosselstromripple
$r_{\text{dc}}$	.....	Prozentualer DC-Drosselstromripple
$R_g$	.....	Gatewiderstand
$R_{\text{th}}$	.....	Thermischer Widerstand
$t_{\text{d},\text{on}}$	.....	Einschaltverzögerung
$t_{\text{d},\text{off}}$	.....	Ausschaltverzögerung
$t_f$	.....	Fall-Zeit Kollektorstrom oder Kollektor-Emitter-Spannung
$T_J$	.....	Junction-Temperatur
$T_N$	.....	Periodendauer AC-Netz
$T_{\text{on}}$	.....	Einschaltdauer
$t_R$	.....	Anstiegszeit Kollektorstrom oder Kollektor-Emitter-Spannung
$t_{\text{RM}}$	.....	Zeitpunkt des maximalen Reverse-Recovery-Stroms
$t'_{\text{RM}}$	.....	Beginn des Reverse-Recovery-Stroms
$T_{\text{sw}}$	.....	Periodendauer der Schaltfrequenz $f_{\text{sw}}$
$U_C$	.....	Kondensatorspannung
$U_{\text{CE}}$	.....	Kollektor-Emitter-Spannung
$U_d$	.....	Spannung im Rotorkoordinatensystem
$U_{\text{ge}}$	.....	Gate-Emitter-Spannung
$U_{\text{in}}$	.....	Eingangsspannung
$U_L$	.....	Spannungsabfall über Drossel
$U_{\text{out}}$	.....	Ausgangsspannung
$U_{\text{pv}}$	.....	PV-Eingangsspannung
$U_q$	.....	Spannung im Rotorkoordinatensystem
$U_R$	.....	Diodensperrspannung
$U_{\text{sw}}$	.....	Kommutierungsspannung bei Schaltvorgang
$U_{\text{thresh}}$	.....	Durchbruchspannung einer Zenerdiode
$U_{\text{zk}}$	.....	Zwischenkreisspannung
$W_L$	.....	Gespeicherte Energie einer Drossel

a-Si	.....	Amorphes Silizium
A <sup>2</sup> C	.....	Advanced-Active-Clamping
ANPC	.....	Active-Neutral-Point-Clamped
AlSiC	.....	Aluminium-Silizium-Karbid
BSNPC	.....	Bipolar-Switched-Neutral-Point-Clamped
BOS	.....	Balance-Of-System
c-Si	.....	Kristallines Silizium
CdTe	.....	Cadmium-Tellurid
CIGS	.....	Copper-Indium-Gallium-Diselenide
CIS	.....	Copper-Indium-Diselenide
DA <sup>2</sup> C	.....	Dynamic-Advanced-Active-Clamping
DCB	.....	Direct-Copper-Bound
DPWM	.....	Discontinuous-Pulse-Width-Modulation
DSP	.....	Digital-Signal-Processor
DUT	.....	Device-Under-Test
FIT	.....	Failure-In-Time
FPGA	.....	Field-Programmable-Gate-Array
GaN	.....	Gallium-Nitrid
GDPWM	.....	Generalized-Discontinuous-Pulse-Width-Modulation
HGÜ	.....	Hochspannungsgleichstromübertragung
HSS	.....	Hochsetzsteller
HSPU	.....	Hochfrequente Serien-Parallel-Umschaltung
IGBT	.....	Insulated-Gate-Bipolar-Transistor
JFET	.....	Junction-Field-Effect-Transistor
MOSFET	.....	Metal-Oxide-Semiconductor-Field-Effect-Transistor
MPP(T)	.....	Maximum-Power-Point(-Tracking)
NPC	.....	Neutral-Point-Clamped
PID	.....	Potential-Induced-Degeneration
PID-Regler	.....	Proportional-Integral-Differential-Regler
Poly-Si	.....	Polykristallines Silizium
PV	.....	Photovoltaik
PWM	.....	Pulse-Width-Modulation
RCD	.....	Widerstands-Kondensator-Dioden-Netzwerk
Si	.....	Silizium
SiC	.....	Silizium-Karbid
SPWM	.....	Standard-Pulse-Width-Modulation
WBG	.....	Wide-Band-Gap



# 1 Einleitung

Den Wirkungsgrad einer photovoltaischen Stromrichteranlage zu erhöhen war lange Jahre das Hauptziel vieler Entwicklungsabteilungen. So konnte man in den letzten fünf Jahren die Verluste eines Wechselrichters bei mittleren Leistungen im Bereich 10kW bis 30kW mit neuen und optimierten Wandlertopologien durchaus auf unter 1% der Gesamtleistung reduzieren (siehe [1] und [2]). Unter Verwendung neuer Halbleitermaterialien wie Silizium-Karbid (SiC) oder Gallium-Nitrid (GaN) kann somit die 99% Wirkungsgradgrenze zunehmend leichter und flächendeckender auch in Serienprodukten überschritten werden. Die Sicherstellung von höchsten Wirkungsgraden birgt jedoch auch Probleme, die sich z.B. in einer komplexen Schaltungsanordnung der Halbleiter, teureren Bauteilen oder schwierigeren Optimierungsprozessen wiederspiegeln.

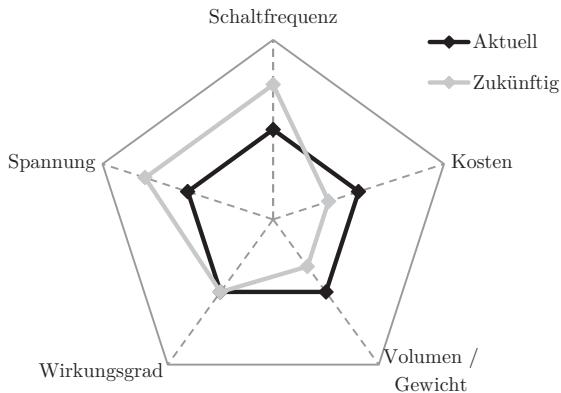


Abbildung 1.1: Prognose zur Entwicklung von PV-Stromrichtern höherer Leistung

Zwar ist die Effizienz einer elektrischen Wandlereinheit z.B. aufgrund der abzuführenden Verlustleistungen weiterhin von Bedeutung, jedoch rücken zukünftig andere Aspekte in den Vordergrund. Abbildung 1.1 zeigt eine Prognose der erwarteten Prioritäten in der Wechselrichterentwicklung. Insgesamt wird es eine Verschiebung weg von der Wirkungsgradoptimierung hin zur Kosten- und Volumenoptimierung geben. Die

Weichen hierzu sind bereits gestellt, sodass man in allen Bereichen der PV-Branche eine scharfe Kostenreduktion beobachten kann, die z.B. in Deutschland nicht zuletzt auch den politischen Entscheidungen zuzurechnen ist. Besonders im Bereich der PV-Großkraftwerke mit Leistungen von einigen 100MW bis hin in den Gigawatt-Bereich wird die Minimierung von Kosten unter Beibehaltung der Funktionen als Ziel gesetzt. Zum Zeitpunkt dieser Arbeit ließen mehrere Projekte zum Thema „Großkraftwerke in sonnenreichen Regionen der Erde“. Namentlich wären hier unter anderem das „Desertec“- und das „GigaPV“-Projekt zu nennen, an welchem ich im Rahmen eines Arbeitspakets ebenfalls beteiligt war.

Das „Desertec“-Projekt thematisiert die Energiegewinnung im Mittelmeerraum und folgt dem Konzept eines internationalen Netzwerks aus Politikern, Wissenschaftlern und Ökonomen, welches die Erzeugung von ökologischem Strom vor allem in Wüstenregionen dieser Erde als Ziel setzt. Per Hochspannungs-Gleichstrom-Übertragung (HGÜ) soll dabei die gewonnene Energie in die Verbrauchszentren Europas geführt werden. Das Engagement großer Konzerne wie z.B. des chinesischen Stromnetzbetreibers „State Grid Corporation of China“, dessen Stromnetz sich über 90% des chinesischen Staatsgebiets erstreckt, zeigt das große Interesse an erneuerbaren Energien und der möglichen Rendite.

Einen Ansatz mit geringerem finanziellem Risiko verfolgt das Verbundprojekt „GigaPV“ der Innovationsallianz Photovoltaik. Geplant ist hierbei der Einsatz von PV-Großkraftwerken vor allem im Sonnengürtel der Erde. Aufgebaut z.B. in der Wüste Gobi, Afrika oder Zentralamerika zielt das Projekt auf die Gewinnung erneuerbarer Energien in aufstrebenden Regionen ab. Somit entfällt die derzeit nur schwer finanzierte und verlustbehaftete Energieübertragung in entfernte Regionen. Das Projekt beschäftigt sich neben der reinen Energiegewinnung daher auch mit der Frage, inwieweit und in welcher Weise die erzeugte Energie sinnvoll in der Umgebung des Erzeugungsstandortes verwendet werden kann.

Beide Projekte stehen stellvertretend für das politische und wirtschaftliche Interesse an der Photovoltaik. In Deutschland wird vor allem aufgrund der verringerten Einspeisevergütung das Thema Großkraftwerk für PV neben der Windkraft zukünftig weiter in den Mittelpunkt rücken, da kleinere Aufdachanlagen zunehmend ihre bisherige Rentabilität verlieren. Die großtechnische Umwandlung von Sonnenenergie in elektrische Energie wird daher einen wichtigen Anteil am umweltfreundlichen Energiemix der Zukunft einnehmen.

## 1.1 Motivation und Ziel der Arbeit

Der Kupferpreis unterliegt seit Jahrzehnten enormen und zum Teil stark politisch motivierten Preisschwankungen. So hat sich in den letzten 10 Jahren der Kupferpreis

preis auf bis zu 5.500€ pro Tonne mehr als verdoppelt (siehe Abbildung 1.2). Prognosen sehen eine stetig wachsende Nachfrage vor allem aus China als Grund für weiter steigende Preise. Zudem lassen schlechte Arbeitsbedingungen und Unglücke in großen Kupferminen wie 2013 in der Grasberg-Mine (Indonesien) den Preis weiter ansteigen. Auch der zukünftige Mehrbedarf bei der Elektromobilität erhöht den Kupferbedarf. In [3] wird dieser Umstand gesondert betrachtet. So wird in 2050 zwar die Elektromobilität den Kupferbedarf nicht dominieren, aber mit einem Anteil zwischen 14% und 21% der Gesamtnachfrage einen größeren Teil einnehmen. Der Kupferbedarf wird sich insgesamt von heute 20 Millionen Tonnen pro Jahr auf über 50 Millionen Tonnen pro Jahr mehr als verdoppeln (siehe Abbildung 1.3). Obwohl nach [3] in 2050 erst 39% der bekannten Kupfervorkommen aufgebraucht sein werden, wird dies den Preis nachhaltig anheben.

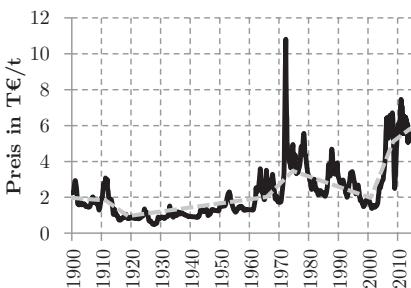


Abbildung 1.2: Kupferpreisentwicklung von 1900 bis 2013 [4]

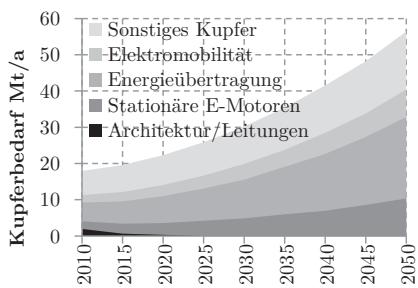


Abbildung 1.3: Gesamtkupferverbrauch 2010 bis 2050 [3]

Anders hingegen sieht es bei der Preisentwicklung von Photovoltaik-Modulen aus. Abbildung 1.4 zeigt das stetige Sinken der Preise pro Watt-Peak aufgetragen über die letzten 30 Jahre. Lag der Preis im Jahr 2009 noch bei rund 2,80€/Wp, so lag er Ende 2013 bereits bei 0,75€/Wp und verringerte sich somit innerhalb von nur vier Jahren um fast 75%. Der Trend ist zudem unabhängig von der gewählten Zelltechnologie.

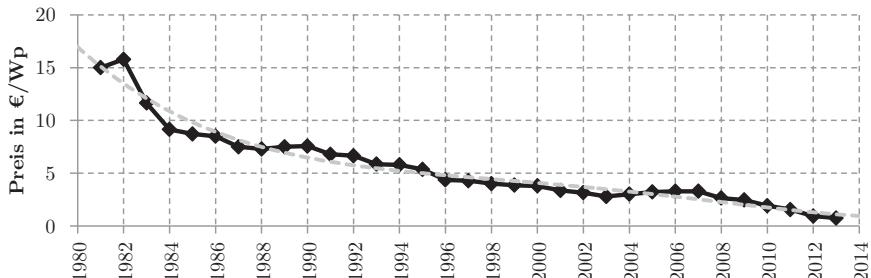


Abbildung 1.4: PV-Modulpreistrend in €/Wp von 1980 bis 2013 [5], [6]

Die gezeigte Modulpreisentwicklung verändert nachhaltig die PV-Kraftwerksplanung und die damit verbundene Leistungselektronik. Bezogen auf die Wechselrichter-AC-Leistung wird die PV-Leistung bereits heute zwischen 40% und 60% überdimensioniert. Dies erlaubt eine deutlich bessere Ausnutzung der Sonneneinstrahlung bei Streulicht oder den frühen und späten Tageszeiten. Nachteilig hieran ist, dass bei höherer Sonneneinstrahlung der Maximum-Power-Point (MPP), also der Punkt des maximalen Ertrags, aufgrund der geringeren maximalen AC-Leistung des Wechselrichters ggfs. nicht angefahren werden kann. Im Vergleich zur Volllast wird der Wechselrichter hierdurch aufgrund der Kennlinie eines PV-Moduls bei höheren PV-Spannungen betrieben.

Herausforderungen für die Leistungselektronik stellt auch die in 2011 in Kraft getretene Richtlinie „VDE-AR N 4105“, auch als „Niederspannungsrichtlinie“ [7] bekannt, dar. Bei dieser VDEW-Richtlinie handelt es sich um ähnliche Anforderungen wie die der Mittelspannungsrichtlinie zur Regelung der Netzeinspeisung. Neben einer Netzstabilisierung durch Blindleistung wird nun bei steigender Netzfrequenz eine aktive Leistungsreduzierung der gesamten Einspeiseanlage gefordert, um die Netzstabilität zu verbessern. Somit muss die Leistungselektronik vergleichbar zur Überdimensionierung ebenfalls mit erhöhter PV-Spannung operieren können. Zahlreiche herkömmliche 1.000V Konzepte sind hierfür allerdings nicht geeignet, da sie zum Beispiel mit sogenannten Chopper-Anlauffunktionen arbeiten, die die PV-Spannung beim ersten Einschalten durch getaktete Widerstandslasten zunächst reduziert. Für ein dauerhaftes Reduzieren der PV-Spannung während des eigentlichen Betriebs sind diese Anlagen jedoch nicht konzipiert. Wechselrichterhersteller greifen daher beispielsweise auf 1.700V Halbleitermodule zurück, um auch bei höherer Eingangsspannung einen sicheren Betrieb bei herkömmlichen Stromrichterkonzepten gewährleisten zu können.

Zur weiteren Kostenreduzierung wird derzeit die volle Ausnutzung der Niederspannungsrichtlinie in Bezug auf die Definition der Niederspannung selbst angestrebt. Laut „VDE-0105-1“, bzw. „DIN EN 50110-1:2004“ gelten Spannungen bis 1.000V<sub>ac</sub> und 1.500V<sub>dc</sub> als Niederspannung. Schutztechnik, Isolationskoordination, Verkabelung etc. verbleiben somit weiterhin unter den schwächeren Anforderungen der Niederspannungsrichtlinie. Eine Erhöhung der PV-Systemspannung von 1.000V auf 1.500V erlaubt bei gleichbleibender AC-Leistung eine Reduktion der Strombelastung um 33%, bzw. eine Erhöhung der AC-Leistung um 50% bei gleichbleibender Strombelastung. Somit kann wahlweise die benötigte Kupfermenge mit Blick auf eine Verringerung der Kosten reduziert oder die eingespeiste AC-Leistung bei gleichbleibender Kupfermenge erhöht werden. Die Erhöhung der Systemspannung wirkt sich selbstverständlich auch auf die benötigten Halbleiter aus. So sind 1.200V Halbleiter naturgemäß nicht für das Sperren solch hoher DC-Spannungen geeignet. Die auf dem Markt verfügbaren 1.700V Halbleiter könnten theoretisch hierfür verwendet werden, jedoch erlaubt die auf die Erde auftreffende Höhenstrahlung in Bezug auf die Lebensdauer der Halbleiter in der Regel nur

eine 70%ige Ausnutzung der maximalen Sperrspannung, sodass lediglich Spannungen bis 1.200V sicher und zuverlässig gesperrt werden können. Auch die unvermeidlichen Schaltüberspannungen beim Abschalten der Halbleiterschalter aufgrund parasitärer Induktivitäten fordern einen größeren Sicherheitsbereich, sodass die maximale Sperrspannung nicht voll ausgenutzt werden kann. Halbleiter mit Sperrspannungen oberhalb von 1.700V sind dagegen erst ab 3.300V Sperrspannung erhältlich und derzeit aus Kostengründen nicht für den PV-Markt einsetzbar.

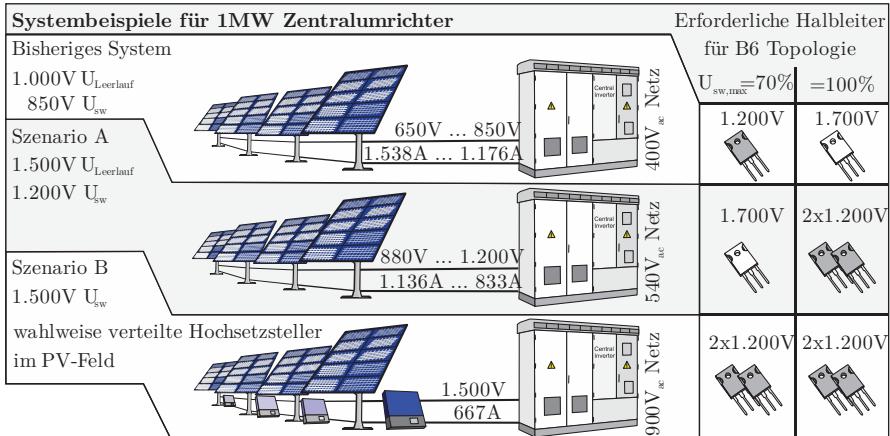


Abbildung 1.5: Systembeispiel für 1.500V Stromrichtersystem

Abbildung 1.5 zeigt drei beispielhafte Ansätze für ein 1.000V und zwei 1.500V Systeme unter Verwendung einer Standard-B6 Wechselrichterbrücke. Bei der herkömmlichen 1.000V Lösung wird zum Schalten üblicher 1.200V Halbleiter eine maximale Zwischenkreisspannung von 850V zugelassen. Höhere Eingangsspannungen werden dabei lediglich im Leerlauf bei abgeschalteter Wechselrichterbrücke zugelassen, um die Lebensdauer der Halbleiter nicht zu beeinträchtigen (siehe Kapitel 2.3). Der Einsatz von 1.700V Halbleitern erlaubt es die maximale Zwischenkreisspannung auch im Schaltbetrieb auf 1.000V anzuheben. Legt man nun analog hierzu für ein 1.500V System das PV-Generatorsystem gemäß Szenario A lediglich für eine Leerlaufspannung von 1.500V aus und schaltet die Halbleiter bei maximal 70% der Leerlaufspannung, genügt ebenfalls der Einsatz von 1.700V Halbleitern im Wechselrichter. Allerdings kann die Leerlaufspannung im Falle der geforderten Leistungsreduzierung auch während des Betriebs erreicht werden, sodass der Wechselrichter in dieser Auslegung abgeschaltet werden müsste. Ein Betrieb bei voller Eingangsspannung ist bei Verwendung einer B6-Schaltung daher lediglich mit einer Serienschaltung von zwei Halbleitern umsetzbar. Szenario B nutzt die Niederspannungsgrenze vollständig aus und verwendet z.B. im PV-Feld verteilte Hochsetzsteller, um die PV-Generatorenspannung bereits frühzeitig auf

1.500V anzuheben. Kabelquerschnitte der PV-Feldverkabelung können somit bei gleicher AC-Leistung aufgrund der nun deutlich verringerten maximalen Ströme reduziert werden. Wird der Kabelquerschnitt des 1.000V-Systems beibehalten, kann bei Szenario B die AC-Leistung des Gesamtsystems im Vergleich um den Faktor zwei auf 2MW und mehr erhöht werden. Zusätzlich zur Kupferreduzierung bzw. Leistungserhöhung bietet die erhöhte Systemspannung auch erweiterte Freiheitsgrade in Bezug auf die Systemauslegung. So können zum Beispiel höhere AC-Netzspannungen ohne vorangestellten Hochsetzsteller verwendet werden als es bei einem 1.000V Systemen möglich wäre. Dies wird in einem Topologievergleich in Kapitel 4 dieser Arbeit detailliert untersucht und verglichen.

## 1.2 Aufbau der Arbeit

Mit Grundlagen zum Thema Photovoltaik-Generator-, Halbleiter- und Systemtechnik soll in Kapitel 2 ein Überblick über die für diese Arbeit benötigten Bauteile und Technologien gegeben werden. Da für Systemspannungen von 1.500V neben neuen PV-Modulen auch neue Halbleiter, bzw. Wechselrichter zum Einsatz kommen, werden schließlich auch eine Kostenbetrachtung und ein Vergleich zwischen einem 1.000V und 1.500V System vorgestellt. Eine Auflistung von für 1.500V Systemspannung geeigneten Wechselrichtertopologien wird in Kapitel 3 präsentiert. Das Kapitel dient unter anderem als Vorbereitung des detaillierten Topologievergleichs in Kapitel 4.

Kapitel 4 behandelt schließlich verschiedene Methoden des Benchmarkings und Vergleichs von Leistungselektronik und präsentiert ein für diese Arbeit entwickeltes Benchmarking-Programm, welches sowohl für den übergeordneten Vergleich von Schaltungen als auch für das Bewerten von Halbleitern selbst verwendet werden kann. Eine Möglichkeit der Berechnung von Durchlass- und Schaltverlusten wird präsentiert sowie die automatische Optimierung der minimal benötigten Halbleiterchipfläche einer Schaltung. Ein Topologievergleich auf Basis von Kostenfaktoren mit Ranking schließt das Kapitel ab.

Da für 1.500V Systemspannung auch die Serienschaltung von Halbleitern in den Fokus rückt, wird diese in Kapitel 5 detailliert behandelt. Da bei einer Serienschaltung von Halbleitern vor allem die gleichmäßige Sperrspannungsaufteilung ein Problem darstellt, wird besonders diesem Thema ein größerer Raum zur Verfügung gestellt. Bekannte und neu entwickelte Methoden für eine Spannungssymmetrierung werden aufgezeigt und untersucht. Zudem wird eine Kombination verschiedener Methoden als Lösung für den Betrieb bei 1.500V Systemspannung empfohlen und anhand experimenteller Untersuchungen in der Wirkungsweise geprüft. Eine abschließende Zusammenfassung und ein Ausblick wird schließlich in Kapitel 6 gegeben.

## 2 Grundlagen und Stand der Technik

Eine Erhöhung der PV-Systemspannung erfordert naturgemäß Anpassungen in vielen Bereichen der Stromrichter- und Systemtechnik, jedoch kann an vielen Stellen auf bestehende Technologien zurückgegriffen werden. Im Folgenden sollen für die wichtigsten Teile einer PV-Anlage in Kraftwerkssgröße Grundlagen und der Stand der Technik mit Bezug auf 1.500V Systemspannung dargestellt werden.

### 2.1 PV-Modultechnik

Für die Produktion von PV-Modulen haben sich in der Vergangenheit hauptsächlich drei Materialien etabliert. Neben monokristallinem Silizium (c-Si) werden auch polykristallines (poly-Si) und amorphes Silizium (a-Si) für die Zellproduktion verwendet. Cadmium-Tellurid (CdTe) steht als weiteres Material für Dünnschichtzellen zur Verfügung und bietet derzeit ein gutes Verhältnis zwischen Kosten und Ertrag. Ebenfalls zu Dünnschichtzellen gezählt wird eine neuere Generation aus einer Kupfer-Indium-Gallium-Schwefel-/Selen-Verbindung (CIGS- oder CIS-Zellen). Zwar stellt sich der Herstellungsprozess im derzeit frühen Entwicklungsstadium noch als vergleichsweise komplex dar, jedoch scheinen mit CIS-Zellen zukünftig die höchsten Wandlungswirkungsgrade der Dünnschichtzellen möglich. Eine Übersicht wichtiger PV-Materialien und deren Eigenschaften zeigt Tabelle 2.1.

Tabelle 2.1: Eigenschaften wichtiger PV-Zell-Materialien [8]

	kristallines Si	amorphes Si	CdTe	CIGS/CIS
Kosten €/Wp (2009)	2,3 – 2,7	1,9 – 2,1	1,6 – 2,1	2,0 – 2,1
Anteil an global installierten PV-Modulen	78%	22%	Anteil stark steigend	Zukunft aufgrund Kostenreduktion
Zelldicke	200 – 300µm	< 1µm	< 1µm	< 1µm
Kommerzielle Effizienz	12% – 19%	5% – 7%	8% – 11%	8% – 11%
Typischer Temperaturkoeffizient	-0,50% / °C	-0,21% / °C	-0,25% / °C	-0,36% / °C

Mit Blick auf die Fertigung von 1.500V Modulen werden von den Modulherstellern und den Prüfinstituten besonders die folgenden Komponenten als kritisch angesehen, da die Erhöhung um 500V vor allem höhere Ansprüche an die Isolationsfestigkeit der Materialien stellt: Backsheet-Folie, PV-Anschlussdose, PV-Steckverbinder, PV-Leitung und Isolationskoordination. Derzeit können auf Basis einzelner Herstelleraussagen bereits einige Abschätzungen für die neuen Module angestellt werden. So ist mit einer Preisseigerung der Junction-Box um ca. 25% gegenüber der 1.000V Variante zu rechnen. Aufgrund der normativ erforderlichen Trennabstände wird sowohl die Backsheet-Folie dicker als auch die Kantenlänge der Module um ca. 1cm verlängert werden. Da für gerahmte Module zudem größere Degenerationen in Bezug auf Potentialsprünge (Potential-Induced-Degeneration-, kurz PID-Effekte) erwartet werden, werden die Module durchgängig als Glas/Glas-Variante gefertigt, um der Degeneration entgegenzuwirken. Jedoch werden nach Markteinführung z.B. durch Massenfertigung Preise vergleichbar zum 1.000V Modul erwartet, sodass die höhere Systemspannung zukünftig attraktiv für Investoren und PV-Parkdesigner sein wird. Nach dem Modulhersteller Nanosolar hat die Firma Suntech 2013 die Serienfertigung von 1.500V Modulen für die Utility-Scale-Anwendung angekündigt und strebt eine Auslieferung zur Montage in 2014 an. Auch andere Modulhersteller wie z.B. Hanwah Qcells sind derzeit in den Vorbereitungen zur Serienfertigung von 1.500V Modulen für den Kraftwerksbau.

## 2.2 Halbleitertechnik

Wie bereits in Kapitel 1.1 angesprochen, kommen für den Einsatz bei 1.500V Systemspannung lediglich Halbleiter mit einer höheren Sperrspannungsfähigkeit in Frage. Somit scheiden Si-Halbleiter mit einer Sperrspannung unterhalb von 1.700V bei einfacher Beschaltung bzw. unterhalb von 900V bei Serienschaltung generell aus. Da zudem in dieser Arbeit lediglich höhere AC-Leistungen für den PV-Kraftwerksbau thematisiert werden sollen, werden Halbleiter, die nicht in Modulform ausgeführt werden, ebenfalls nicht berücksichtigt.

Ein herkömmliches Halbleitermodul besteht in der Regel aus mehreren einzelnen Halbleiterchips, die meist über Aluminium-Drähte (Bond-Drähte) miteinander verbunden werden und dabei auf einer Direct-Bond-Copper-Platte (DCB) aufgelötet sind. Alternativ zur etablierten Bond-Verbindungstechnik können die Halbleiterchips auch über in Platinen eingebettete Verbindungstechniken (z.B. Embedded-Technologie des Fraunhofer IZM [9]) oder über Folienverbindungen (z.B. SKiN-Technologie von Semikron [10]) angeschlossen werden. Diese Varianten sind vor allem für schnelles Schalten bei verringriger Schaltüberspannung im Abschaltprozess eines Halbleiters von Vorteil, da parasitäre Induktivitäten im Vergleich zur Bond-Technik verringert werden können. Sowohl bei der Embedded- als auch der SKiN-Technologie können z.B. auch die Kommutierungskapazitäten deutlich dichter an den Halbleiterchip herangebracht werden,

um die räumliche Ausdehnung des Kommutierungskreises zu minimieren. Da moderne Halbleiter durchaus Schaltflanken zwischen 9A/ns (IGBT4) und 20A/ns (SiC-MOSFET) erreichen können, wirken sich bereits geringe Induktivitäten im nH-Bereich erheblich auf das Schaltverhalten aus. Bereits 15nH erzeugen bei 10A/ns Schaltüberspannungen von 150V (Abbildung 2.1). Schnelle Halbleiter müssen daher ggfs. durch verhältnismäßig hohe Gatewiderstände künstlich ausgebremst werden, um einen sicheren und stabilen Betrieb gewährleisten zu können.

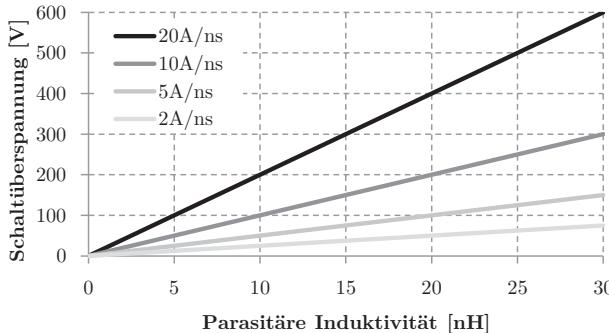
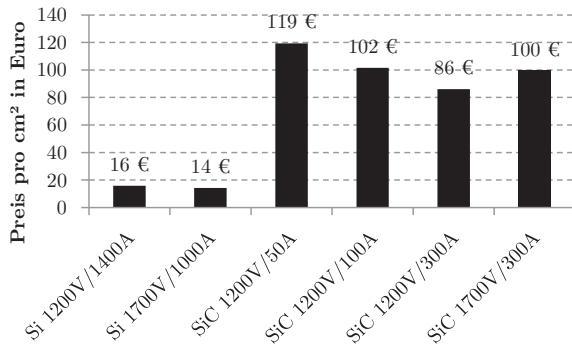


Abbildung 2.1: Abschaltüberspannung aufgrund parasitärer Induktivitäten

Für leistungselektronische Anwendungen wurden in der Vergangenheit Schaltelemente in Form von Thyristoren und später Insulated-Gate-Bipolar-Transistoren (IGBTs) und Metal-Oxide-Semiconductor-Field-Effect-Transistoren (MOSFETs) verarbeitet. Für den Einsatz im hohen kW- bzw. MW-Bereich haben sich vor allem 1.200V und 1.700V Halbleiter in der beschriebenen Modulbauweise etabliert, die auf Silizium (Si) basieren. Aktuell rücken auch Bauteile mit größerer Bandlücke (Wide-Band-Gap-Bauteile, WBG) in Form von Silizium-Karbid-MOSFETs (SiC) in den hohen Leistungssektor vor, sodass bereits Serienprodukte mit 100A Nennstrom produktiv, bzw. funktionsfähige Bauteilmuster bis 300A Nennstrom im Labor eingesetzt werden können. Bauteile mit noch größerer Bandlücke (z.B. GaN-Halbleiter) sind derzeit noch im Entwicklungsstadium und weit von der Anwendung in Utility-Scale-Größe entfernt. Dennoch zeichnen sich WBG-Bauteile durch sehr geringe Schaltverluste und eine höhere Sperrspannungsfähigkeit im Vergleich zu herkömmlichen Si-IGBTs aus, sodass die Schaltfrequenzen der Stromrichter deutlich erhöht werden können [11]. Zwar wurden WBG-Bauteile bereits seit 1950 als Nachfolger von Si-Bauteilen angekündigt, jedoch verzögerte die Markteinführung der erfolgreichen Si-MOSFETs und die geringen Kosten von Si-IGBTs die Etablierung von SiC bei den Schaltern, während SiC-Dioden bereits seit längerem für die Leistungselektronik auf dem Markt verfügbar sind [11]. Eine detaillierte Untersuchung zur Perspektive und Zukunft von Wide-Band-Gap-Bauteilen für die Leistungselektronik zeigt die Arbeit von Samuel Araújo [12].

Abbildung 2.2: Kostenvergleich Chipfläche von Si- und SiC-Hableitern<sup>1</sup>

Einen Kostenvergleich aktueller Si- und SiC-Hableiter zeigt Abbildung 2.2. Der Preis von SiC-Hableitern pro cm<sup>2</sup> liegt deutlich über dem von Si-Hableitern. Wie in Kapitel 4 gezeigt wird, liegt die benötigte Chipfläche bei Einsatz von SiC allerdings aufgrund der geringeren Schaltverluste unterhalb von Si-Hableitern, sodass die Kostendifferenz durch einen geringeren Chipflächenbedarf kompensiert werden kann.

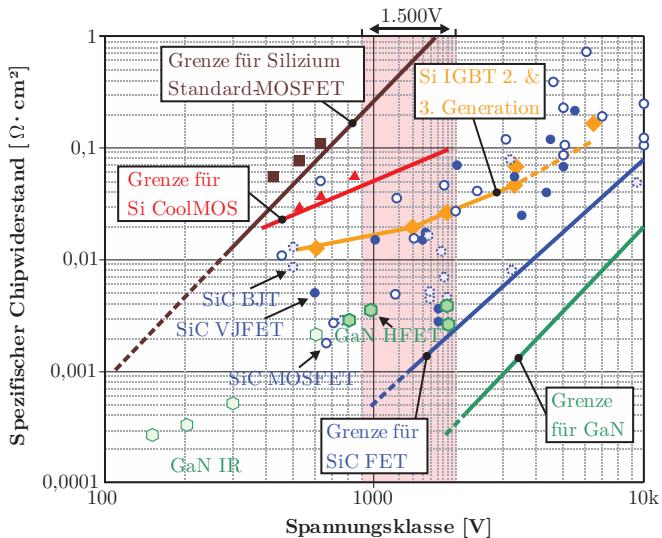


Abbildung 2.3: Übersicht über verschiedene Halbleitertechnologien [13]

<sup>1</sup> Ermittelte Marktpreise vom 16.02.2016

Eine Übersicht des spezifischen Chipwiderstands aktueller Halbleiter zeigt Abbildung 2.3 sowohl für Silizium als auch Silizium-Karbid und Gallium-Nitrid. Zusätzlich wird eine Grenzabschätzung der jeweiligen Halbleitertechnologien dargestellt. Für Si-MOSFETs und Si-IGBTs der zweiten und dritten Generation sind diese Grenzen bereits weitgehend ausgereizt. Besonders im Bereich der SiC-JFETs, SiC-MOSFETs als auch den GaN-Halbleitern wird die Halbleiterforschung derzeit verstärkt vorangetrieben, da diese Wide-Band-Gap-Materialien gegenüber herkömmlichen Halbleitern weit-aus höhere Sperrspannungen versprechen.

Der in Abbildung 2.3 hervorgehobene Bereich für 1.500V Systemspannung umfasst die Halbleiter zwischen 900V bis 2.000V. Die 900V und 1.200V Bauelemente kommen hier, wie bereits erwähnt, lediglich in Form einer Serienschaltung oder in geeigneten, spannungsreduzierenden Stromrichtertopologien zum Einsatz. Im Gegensatz zu 900V Modulen sind neben 650V und 1.700V Modulen vor allem 1.200V Module auf dem Markt etabliert. Daher werden in dieser Arbeit neben 1.700V Modulen lediglich 1.200V Module betrachtet. Herkömmliche Si-Halbleiter mit einer Sperrspannung von 1.700V sind dabei jedoch nicht ohne weiteres direkt einsetzbar. Dies liegt in der bereits angesprochenen Höhenstrahlung begründet, die nachfolgend weiterführend betrachtet werden soll.

## 2.3 Einfluss von Höhenstahlung auf leistungselektronische Bauteile

Eine hochenergetische Teilchenladung aus dem Weltraum trifft ununterbrochen auf die Atmosphäre der Erde [14]. Die Teilchen bestehen hauptsächlich aus Protonen und Neutronen mit möglichen Energien zwischen  $10^9$ eV bis  $10^{15}$ eV. Die zwei bislang am stärksten geladenen Neutrinos wurden 2013 mit Hilfe des „IceCube“-Detektors am Südpol mit 1,04PeV und 1,14PeV nachgewiesen [15]. Der sich durch Reaktion mit in der Atmosphäre vorhandenen Gasmolekülen bildende Teilchenregen trifft zwar nur in vermindertem Maße auf die Erde, dennoch verursachen vor allem Neutronen einen ernst-zunehmenden Schaden an herkömmlichen Halbleiterstrukturen [16]. Abbildung 2.4 zeigt eine prinzipielle Darstellung dieses Teilchenregens. Die hochenergetischen Primärteilchen treffen auf die Erdatmosphäre und teilen sich beim Durchdringen der einzelnen Atmosphärenschichten durch Kollisionen in elektromagnetische, mesonische und nukleonische Sekundäranteile auf. Hierbei überwiegt der auch als „weicher“ Anteil bezeichnete elektromagnetische Anteil gegenüber dem mesonischen „harten“ Anteil sowie dem nukleonischen Anteil [17]. Dabei ist vor allem der nukleonische Anteil für Halbleiterdefekte entscheidend.

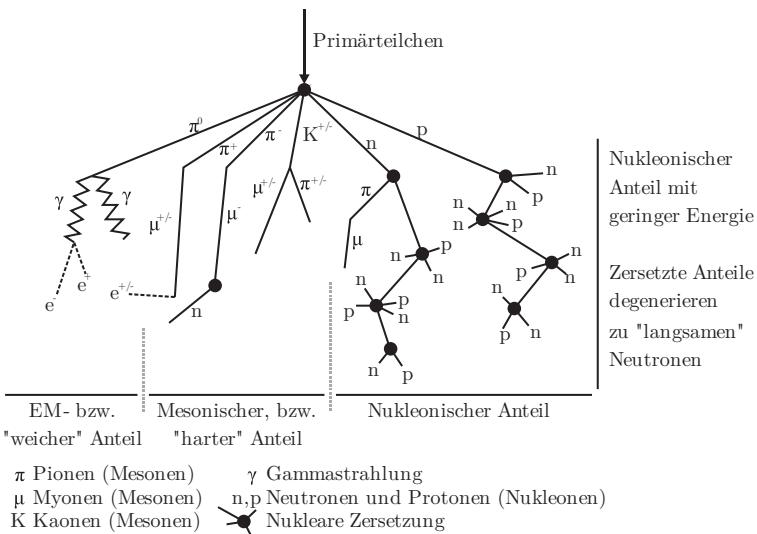


Abbildung 2.4: Prinzipielle Darstellung eines kosmischen Teilchenregens [18]

Da mit steigender Höhe die Dichte der Atmosphäre abnimmt, steigt die wirksame Strahlung ebenfalls an. Eine Position wenige Kilometer über Normal-Null lässt die Anzahl an gezählten Teilchen pro Minute ebenso vervielfachen wie eine Position mit steigendem Breitengrad [17]. Ein Photovoltaikstromrichter im Kraftwerksmästab in höheren Wüstenregionen dieser Erde (z.B. Wüste Gobi in Zentralasien als möglicher Kraftwerksstandort des Projekts „GigaPV“, siehe Kapitel 1) ist somit einer erhöhten Belastung durch Höhenstrahlung ausgesetzt.

Zwar wird zukünftig ein verstärkter Halbleitereinsatz z.B. in chilenischen Industriegebieten in 4000m Höhe erwartet, dennoch liegt der Einsatzort der meisten Stromrichter in der Regel deutlich unterhalb dieser Höhe. Es genügen jedoch bereits einzelne Einschläge eines Neutrons, um einen Halbleiter massiv zu schädigen. Zudem ist derzeit keine praktikable Methode bekannt ein Neutron wirksam von einem Endprodukt abzuschirmen, da sich die Wechselwirkung eines Neutrons lediglich auf Atomkerne beschränkt. Ausschließlich dichte Materie, beispielsweise um einen tiefgelegenen Bergwerksstollen, vermag daher eine nennenswerte Schirmung zu erzielen.

In der Raumladungszone eines sich im Sperrzustand befindenden Halbleiterbauelements treten hohe Feldstärken auf. Dies macht das Bauteil verstärkt anfällig für Störungen durch die beschriebene Strahlung. Tritt während des Sperrens einer Spannung ein Neutron in die Raumladungszone des Halbleiters ein, kann die Strahlung die vorherrschende Feldstärke zwar nur lokal begrenzt, aber dennoch hinreichend stark

verändern, dass eine massive Ladungsträgermultiplikation durch Stoßionisation stattfinden kann. Dies ermöglicht die Bildung eines leitfähigen Kanals, sodass innerhalb weniger Nanosekunden das Bauelement ausfallen kann [19]. Aufgrund des daraufhin extrem schnellen Stromanstiegs kann dieser Vorgang außerhalb des Bauteils nicht rechtzeitig erkannt oder gar unterbunden werden. Selbst bei einer nicht-offensichtlichen, physikalischen Beschädigung des Bauteils entstehen hierbei mit dem Mikroskop sichtbare Beschädigungen am Halbleiter selbst. Höhere Sperrspannungen erhöhen zudem die Feldstärken innerhalb des Bauteils, sodass das Ausnutzen des vollen Sperrspannungsbereichs die Lebensdauer verkürzt. Aus diesem Grund wird die Ausnutzungsgrenze der Sperrspannung herkömmlicher Si-Halbleiter auf maximal 70% der maximalen Sperrspannung gesetzt. Somit gilt es, entsprechende Vorsichtsmaßnahmen und Vorbereitungen für ein langlebiges 1.500V System zu treffen.

Unter anderem in [20] werden die Auswirkungen der Höhenstrahlung auf Si- und SiC-Bauteile experimentell untersucht. Die hierzu mit einem 100MeV-Nukleonenstrahl beschossenen Bauteile wurden dabei einer  $10^8$  höheren Belastung im Vergleich zum herkömmlichen Anwendungsfall ausgesetzt, sodass bis zu 100 FITs (Failure-In-Time) innerhalb weniger Minuten gemessen werden können. 1 FIT entspricht dabei einem Ausfall in  $10^9$  Betriebsstunden. Bei 1.200V Si-Bauteilen kann hierbei bereits ab einer Sperrspannung von 800V eine erkennbar höhere FIT-Rate beobachtet werden, ab 900V sogar 1.000 FITs. Dies untermauert die zuvor genannte Sperrspannungs-Ausnutzungsgrenze für 1.200V Si-Bauteile. Die untersuchten SiC-Dioden hingegen überschreiten eine FIT-Rate von 100 erst ab einer angelegten Sperrspannung von über 1.000V und erreichen 1.000 FITs erst ab einer Spannung nahe der maximalen Sperrspannungsgrenze. Für untersuchte SiC-JFETs konnte hingegen kein Ausfall verzeichnet werden. Verallgemeinert lässt dies auf eine höhere Robustheit von SiC-Halbleitern gegenüber Si-Bauteilen in Bezug auf Höhenstrahlung hoffen, was derzeit in Projekten des BMBF (unter anderem „Hochfrequenz-Hochstrom-Komponenten für den Einsatz in der Medizintechnik und PV-Wechselrichtern der MW-Klasse“, HHK) weiterführend untersucht wird.

Der in dieser Arbeit durchgeführte Vergleich verschiedener Stromrichtertopologien nimmt als eine mögliche Konfiguration bereits eine Kommutierungsspannung von 1.500V bei 1.700V SiC-MOSFETs an, sodass Chipflächenbedarf und die damit verbundenen Kosten in Relation zu etablierten Si-Halbleitern gesetzt werden können.

## 2.4 Photovoltaik in Großanlagen

### 2.4.1 Wechselrichtertechnik

Für PV-Wechselrichtersysteme mit einer Leistung größer 250kW bietet die von Hausdachanlagen bekannte Einzel-String-Einspeisung keinen Vorteil mehr. Bei jener Technik werden einzelne PV-Module in Serie zu einem String verschaltet, um eine hö-

here PV-Spannung erzielen zu können (Abbildung 2.5a). Ein Wechselrichter wandelt dabei für jeweils einen einzelnen Modul-String die DC-Spannung in eine netzkompatible AC-Spannung um. Ein Maximum-Power-Point-Trackingsystem (MPPT) wird dabei für jeden String separat durchgeführt, um die verketteten Module in einem optimalen Arbeitspunkt betreiben zu können.

Aufgrund der höheren Leistung und der längeren Leitungswege wird in einem PV-Kraftwerk ein abgewandeltes Verkabelungsprinzip angewandt. Zunächst werden mehrere PV-Module vergleichbar zu den Einzelstring-Systemen mit Kabeln geringeren Querschnitts für eine höhere Spannung in Serie verschaltet. Anschließend werden über Kabel größeren Querschnitts mehrere dieser einzelnen Strings parallel geschaltet und über Haupt-DC-Leitungen zu einem zentralen Wechselrichter geführt (Abbildung 2.5b).

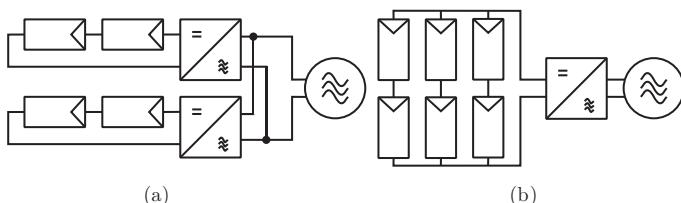


Abbildung 2.5: Konfigurationsvergleich String- (a) und Zentralwechselrichter (b)

Dabei sind für 1.500V Systemspannung vor allem zwei Szenarien vorstellbar, wie Abbildung 1.5 in Kapitel 1.1 bereits zeigte. In Szenario A wird dabei die PV-Generatorenspannung direkt dem Wechselrichter zur Verfügung gestellt, um in ein AC-Netz geringerer Spannung ohne Hochsetzsteller einspeisen zu können. Szenario B nutzt zur Reduzierung der Kabelquerschnitte auf Kosten zusätzlicher aktiver Leistungselektronik Hochsetzsteller zur Anhebung der PV-Generatorenspannung. Hierdurch können auch höhere AC-Netzspannungen eingesetzt werden.

Auf dem Markt erhältliche Zentralwechselrichter sind derzeit für eine Leistung zwischen 500kW bis über 2MW erhältlich. Für große PV-Parks mit mehreren 100MW installierter Leistung werden dabei mehrere dieser Wechselrichtersysteme parallel betrieben. Beispielsweise wird das „Agua Caliente Solar Project“ (Abbildung 2.6) in Arizona, USA, dem mit fast 975ha derzeit weltweit größten PV-Kraftwerk mit einer geplanten Leistung von 342MW, bei Fertigstellung insgesamt 476 Zentralwechselrichter mit je 720kW Leistung betreiben [21]. Jeweils zwei Wechselrichter werden hierbei unter anderem für eine bessere Havariefähigkeit parallel jeweils an ein 3ha PV-Array mit je 1,26MW betrieben, sodass selbst bei Ausfall eines einzelnen Wechselrichters ein Teil der Leistung weiter eingespeist werden kann.

### 2.4.2 Verkabelung

Bei der Verbindung einzelner PV-Strings zu den jeweiligen Wechselrichtern gilt es während des Park-Designs einen Mittelweg zwischen Kabelkosten und Verlusten aufgrund des strombegründeten Spannungsabfalls über den Kabeln zu finden. Bei der Auslegung kann daher nicht ausschließlich auf Effizienz der Verbindung geachtet werden, da beispielsweise wegen des verfügbaren Geländes ein Kompromiss zugunsten einer kostengünstigeren Kabelführung eingegangen werden muss. Die gesamte Verlustleistung der Kabel teilt sich dabei bei gängigen PV-Parks zum einen auf einzelne Leitungen der PV-Strings und zum anderen auf Sammelleitungen nach PV-Sammelboxen in Richtung Zentralwechselrichter auf. Hier kann während der Designphase ein optimales Verhältnis zwischen den „Homerun“ genannten Sammelleitungen mit einem Querschnitt von typischerweise  $185\text{mm}^2$  bis  $300\text{mm}^2$  und den einzelnen String-Leitungen mit einem Querschnitt zwischen  $2,5\text{mm}^2$  und  $6\text{mm}^2$  gefunden werden. Hierzu können entweder flächig verteilte und dafür kleinere Sammelboxen für die Verbindung einzelner Strings im Feld oder aber leistungsfähigere und dafür zentralere Sammelboxen eingesetzt werden. Ein Design mit kleineren Sammelboxen erlaubt hierbei kürzere String-Leitungen, sodass kleinere Querschnitte dimensioniert werden können und ein größerer Verlustanteil auf die „Homeruns“ geführt wird.

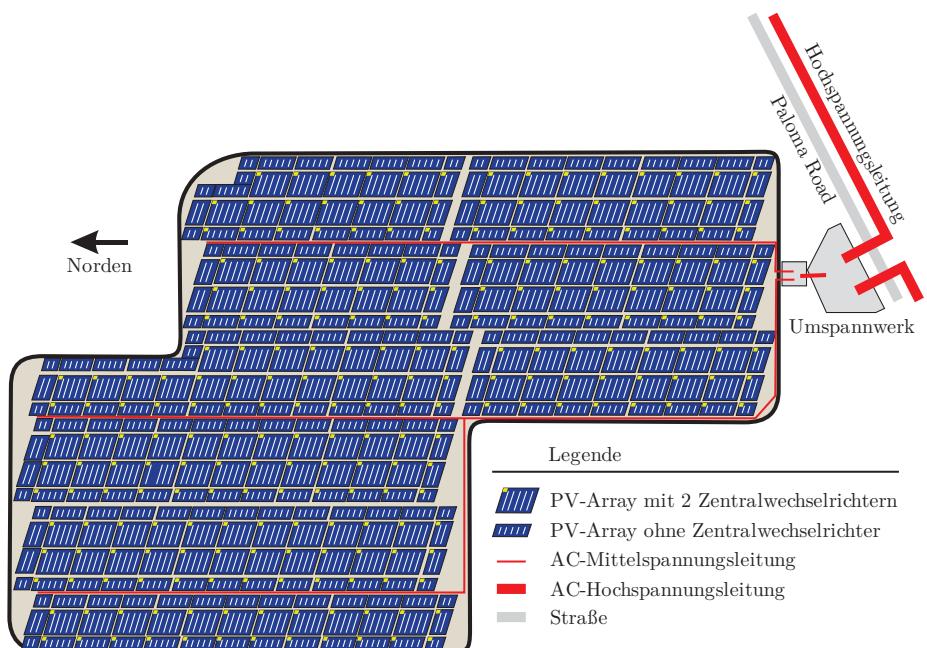


Abbildung 2.6: „Agua Caliente Solar Project“ im Vollausbau

Im bereits angeführten Beispiel des „Agua Caliente Solar Project“ (Abbildung 2.6) werden die Zentralwechselrichter innerhalb eines Arrays von PV-Modulen betrieben, sodass sowohl die String-Verkabelung als auch die „Homeruns“ mit möglichst kurzen Leitungen angebunden werden können und lediglich die AC-Verbindung mit langen Wegen zu der Umspannstation außerhalb des PV-Felds geführt werden müssen. Abbildung 2.6 zeigt den PV-Park in seinem geplanten Vollausbau mit der Anbindung an das Hochspannungsnetz über ein Umspannwerk. Über insgesamt drei AC-Mittelspannungsverbindungen sind sämtliche Zentralwechselrichter an das Umspannwerk angeschlossen. String- und Sammelleitungen sind somit in der Länge begrenzt. Dennoch könnte an dieser Stelle ein Einsatz von Hochsetzstellern nach Szenario B den benötigten Querschnitt der DC-Leitungen durch Hochsetzen der PV-Spannung innerhalb der einzelnen PV-Felder verringern und Leitungsverluste verringern.

#### 2.4.3 Kostenvergleich von 1.000V und 1.500V Systemen

Für die Kostenabschätzung eines PV-Parks bieten sich die Balance-of-System-Kosten (BOS-Kosten) an. Für die Photovoltaik werden für die BOS-Kosten sämtliche für den Bau eines PV-Parks benötigten Komponenten und Dienstleistungen zusammengefasst abgebildet. Neben den Standortkosten werden somit die Kosten für Wechselrichter, Konstruktionen, Netzanschluss und z.B. Projektierung berücksichtigt. Da eine einheitliche Definition der enthaltenen Posten nicht existiert, können BOS-Kosten nicht direkt miteinander verglichen werden, sofern die Definition nicht bekannt ist. Abbildung 2.7 zeigt eine von der Firma Colexon Energy GmbH veröffentlichte Verteilung einzelner Posten innerhalb der BOS-Kosten. Demnach liegen die Kosten für Kabel vergleichbar zu den Standortkosten und entsprechen nahezu der Hälfte der Wechselrichterkosten. Aufgrund der hohen Anzahl an benötigten Modulen überwiegen jedoch vor allem die Modulkosten mit 50% Anteil.

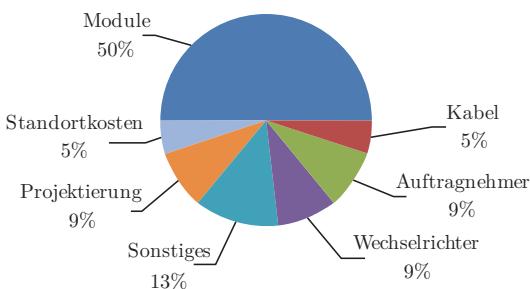


Abbildung 2.7: BOS-Kosten eines durchschnittlichen PV-Parks<sup>2</sup>

---

<sup>2</sup> Datenquelle: Colexon Energy GmbH, "Newsletter BOS-Kosten", August 2010

Einen Vergleich etablierter 1.000V- und 1.500V-Anlagen führte der Modulhersteller Hanwah Qcells im Rahmen des öffentlich geförderten Projekts „GigaPV“ durch. Abbildung 2.8 zeigt aus dieser Untersuchung eine auf 1,33MW-Anlagen normierte Ge genüberstellung von BOS-Kosten der Niederspannungsinstallation eines 1.000V und eines 1.500V Systems. Dabei fallen die Kosten besonders bei höheren Leistungen für 1.500V deutlich günstiger aus, sodass eine Kostensenkung um bis zu 50% möglich erscheint. Selbst bei Anlagen kleiner Leistungen können hiernach Einsparungen erwartet werden.

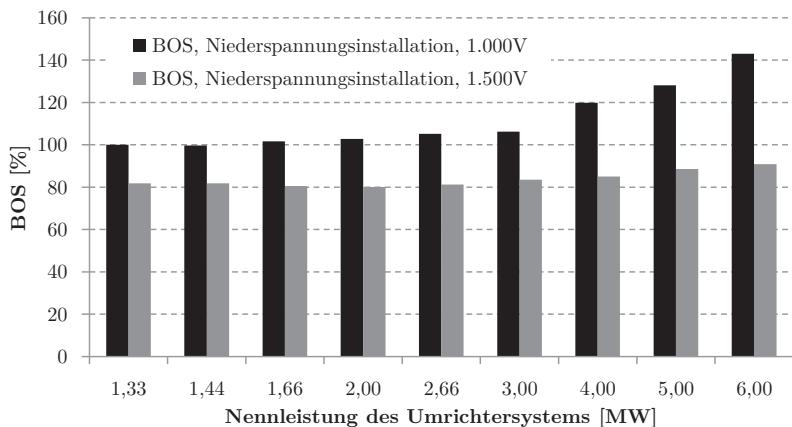


Abbildung 2.8: Vergleich BOS-Kosten der Niederspannungsinstallation von 1.000V und 1.500V für verschiedene Leistungsklassen<sup>3</sup>

Neben den BOS-Kosten werden für PV-Park-Projektierungen vor allem die Stromgestehungskosten oder auch „Levelized Costs of Energy“ (LCOE) als Berechnungsgrundlage verwendet. LCOE versuchen dabei sämtliche Kosten über die erwartete Laufzeit zu berücksichtigen und sind daher vor allem für den Betreiber und die Energieversorgungsunternehmen von Bedeutung. Zu den LCOE gehören unter anderem die Gründungsinvestitionskosten, Betriebskosten und -stoffe sowie Kapitalkosten. Somit sind die LCOE vor allem ein ökonomischer Ansatz zur Bewertung des PV-Parks.

Abbildung 2.9 zeigt einen Vergleich der Stromgestehungskosten für 1.000V und 1.500V Systeme unter Berücksichtigung der Modulunterkonstruktion, der Niederspannungsinstallation, der Wechselrichter und weiterer Park-Infrastruktur normiert auf ein 1,33MW-System mit 1.000V Systemspannung. Mit steigender Leistung bietet demnach die 1.500V Systemspannung mögliche Kostenvorteile zwischen 3% und 4%. Dabei wird

<sup>3</sup> Datenquelle: Hanwah Qcells GmbH Thalheim, September 2013

bereits berücksichtigt, dass für 1.500V Anwendungen angepasste PV-Module, Kabel und Verbindungstechnik zum Einsatz kommen. Selbst bei geringeren Leistungen können Einsparungen von 1,4% erwartet werden.

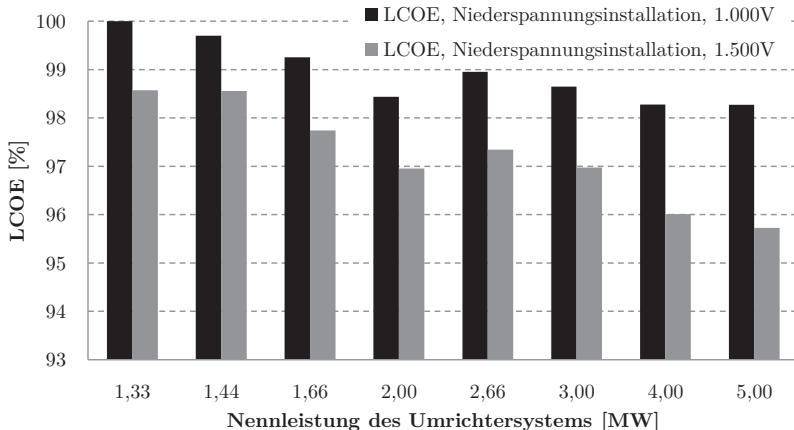


Abbildung 2.9: Vergleich LCOE von 1.000V und 1.500V<sup>4</sup>

## 2.5 DC/AC-Wandlungsprinzip

Der Vergleich einer Sinus-Referenz mit einem Trägersignal in Form eines Dreiecks oder eines Sägezahns erlaubt die Erzeugung eines pulsweitenmodulierten digitalen Ansteuerungssignals und stellt eine rudimentäre Variante der Signalerzeugung für einen Wechselrichter dar. Das Verhältnis zwischen „Ein“- und „Aus“-Dauer richtet sich nach der jeweiligen zeitlichen Position und der Amplitude des Referenzsignals. Die Amplitude wird bei AC-Wechselrichtern über den Modulationsindex M eingestellt und ist von den Spannungsverhältnissen zwischen DC-Zwischenkreis und AC-Netz abhängig. Abbildung 2.10 zeigt die prinzipielle Signalerzeugung. Bei Schaltungen mit mehreren Spannungszwischenkreisen (Multi-Level-Schaltung) reduzieren sich mit jedem Spannungslevel der Spannungshub über der Ausgangsdrossel und somit auch der angeregte Stromanstieg. Dies ist eine mögliche Methode, die Baugröße einer Netzfilterinduktivität bei gleichbleibendem Stromripple zu reduzieren. Unter Annahme einer gleichmäßigen Spannungsaufteilung der einzelnen Levels kann man die Berechnung der minimal benötigten Induktivität wie in Formel (2.1) gezeigt verallgemeinert durchführen. Die Anzahl der verfügbaren Spannungslevels der Schaltung wird über Variable n abgebildet.

---

<sup>4</sup> Datenquelle: Hanwah Qcells GmbH Thalheim, September 2013

$$L_{min} = \frac{1}{8 * f_{sw} * r_{ac} * I_{peak}} \cdot U_{zk,max} \quad (2.1)$$

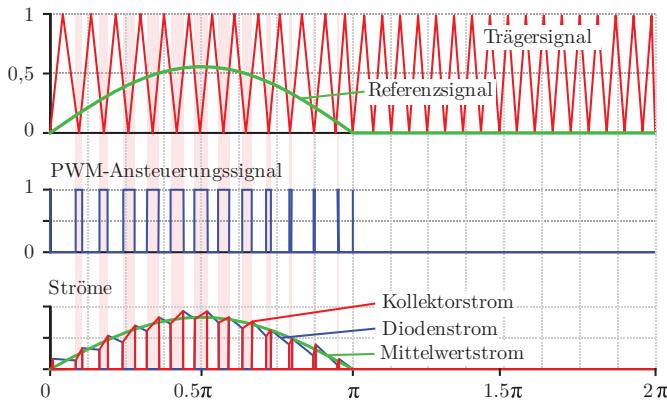


Abbildung 2.10: Generelle Signale bei Sinusmodulation

Für 2- bis 5-Level-Wechselrichter zeigt Abbildung 2.11 exemplarisch die Positionen der Stromripplefreiheit. Zu diesen Zeitpunkten findet entweder keine Kommutierung der beteiligten Halbleiter statt oder die Schaltung verfügt über eine entsprechend ausgelegte Kompensation, sodass sich eine Ripplefreiheit über dem Ausgangsfilter einstellen kann (siehe auch Kapitel 3.1.3).

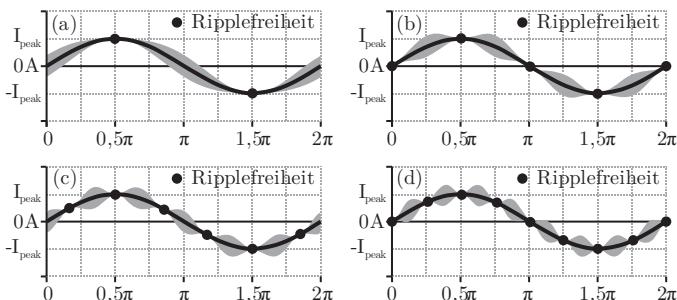


Abbildung 2.11: Stromripple bei (a) 2-, (b) 3-, (c) 4- und (d) 5-Level-Schaltungen

Nachteilig am grundlegenden Sinus-Dreieck-Vergleich ist die fehlende Direktkontrolle der kombinierten Schaltzustände mehrerer Halbleiter. So kann ausschließlich über den Dutycycle der PWM in Kombination mit der Frequenz des Trägersignals die

Schalterkonfiguration einer Wechselrichterschaltung eingestellt werden. Nun können gerade in Multi-Level-Schaltungen redundante Schalterstellungen zur Verfügung stehen. Deren zeitlicher Ablauf kann in der Regel die anfallenden Schaltverluste stark beeinflussen, sodass eine optimierte Ansteuerung zu empfehlen ist. Die Raumzeigermodulation, bzw. Vektorregelung, ermöglicht im Vergleich zum Sinus-Dreieck-Vergleich eine solch ganzheitliche Darstellung aller Schaltzustände [22]. Ein mit Netzfrequenz rotierender Zeiger gibt hierbei Informationen über das zeitliche Verhältnis zweier zu schaltender Vektoren. Ein Vektor enthält dabei für jeden Halbleiterschalter genau einen gültigen Schaltzustand. Die Anzahl der Vektoren hingegen hängt von der Schaltungsanordnung und der möglichen Schaltzustände ab. Eine 2-Level-Schaltung besitzt typischerweise 8 Schaltvektoren. Da Multi-Level-Schaltungen deutlich mehr Schaltzustände erlauben sind bei einem 3-Level-Wechselrichter z.B. in NPC- oder BSNPC-Ausführung (siehe Kapitel 3.2.1) bereits 27 mögliche Schaltvektoren vorhanden, von denen jedoch 7 Redundant sind. Für Multilevel-Wechselrichter wird in [23] ein entsprechend angepasstes und leistungsfähiges Raumzeigerverfahren vorgestellt, dessen Implementierung in [24] erläutert wird. Informationen und weiterführende Literaturstellen zu einsetzbaren Modulationsverfahren und deren Auswirkung auf einen Wechselrichter sind im Anhang C aufgeführt.

### 3 Stromrichtersysteme für 1.500V

Die Erhöhung der Systemspannung von 1.000V auf 1.500V erlaubt durch die höhere PV-Spannung zahlreiche neue Möglichkeiten bei der Wahl des AC-Netzes und des ggfs. einzusetzenden Hochsetzstellers. Dies fordert jedoch zeitgleich einige Änderungen in Bezug auf die Wechselrichtersysteme, da mit den derzeit üblichen 1.200V- und 1.700V-Halbleitertechnologien nicht alle bislang eingesetzten Schaltungen ohne Anpassungen verwendet werden können. In diesem Kapitel sollen für 1.500V-Systemspannung geeignete Stromrichter betrachtet und beschrieben werden. Nicht alle der untersuchten Schaltungsvarianten sind für den Einsatz in Kraftwerksgröße z.B. aufgrund eines komplexen Zwischenkreises direkt umsetzbar. Jedoch können die Schaltungen auch skaliert für kleinere Leistungen eingesetzt werden, weswegen sie mit in den späteren Topologievergleich einbezogen werden, um ein umfassendes Ergebnis zu erhalten.

Für den Einsatz bei Leistungen im höheren kW- bis hin zum MW-Bereich kommen meist Schaltungen in Frage, deren Kommutierungskreise eine möglichst geringe Induktivität erlauben. Der Kommutierungskreis stellt vor allem bei hartgeschalteten Spannungzwischenkreiswechselrichtern den Teil der Schaltung dar, in welchem der Strom meist schnell zwischen Halbleiterschalter, Diode und einer Kommutierungskapazität wechselt. Bereits eine Induktivität im höheren, zweistelligen nH-Bereich kann hier aufgrund der schnellen Stromänderung aktueller Halbleiter hohe Überspannungen an den beteiligten Bauteilen hervorrufen, die ohne Vorkehrungen bis zur Zerstörung von Halbleitern und anderen Bauteilen führen können. Da die Ausfallsicherheit bei PV-Kraftwerksanwendungen deutlich stärker im Fokus steht als dies bei kleinen Aufdach-Anlagen der Fall ist, wird der Einsatz von komplizierten Zwischenkreiskonstruktionen daher oft vermieden und auf ein robustes und ausfallsicheres Design zurückgegriffen.

In Kapitel 2.5 wurde bereits der Verwendungszweck von Wechselrichtern mit mehreren Spannungzwischenkreisen (Multi-Level Inverter) beschrieben. Der Einsatz einer Topologie mit mehreren DC-Spannungslevels erlaubt somit zum einen die Reduzierung der AC-Induktivität als auch meist den Einsatz von Halbleitern mit geringerer Sperrspannungsfähigkeit. Die höhere Anzahl an Zwischenkreisen steigert allerdings funktionsbedingt die Komplexität des Kommutierungskreises und somit das Risiko einer Überspannung. In dieser Arbeit werden daher lediglich Wechselrichter mit maximal

fünf Spannungslevels betrachtet, wobei für den Einsatz im Kraftwerk derzeit hauptsächlich Schaltungen mit zwei bis drei Spannungslevels gewählt werden.

Weiterhin beschränkt sich diese Arbeit mit einer Ausnahme auf Wechselrichter mit Spannungzwischenkreis. Dies liegt in erster Linie an der Erhöhung der Systemspannung auf 1.500V. Systeme mit reinem Spannungzwischenkreis besitzen aufgrund der Zwischenkreiskapazität ausschließlich tiefsetzstellendes Verhalten, was bei den angestrebten AC- und DC-Spannungen benötigt wird. In [25] ausführlich behandelte Stromzwischenkreis-Konzepte, wie z.B. der Current-Source Inverter [26], besitzen aufgrund der Induktivität im Zwischenkreis lediglich hochsetzendes Verhalten und sind somit für den angestrebten Einsatz nicht einsetzbar, da sich die Ausgangsspannung Prinzip bedingt immer höher als die Eingangsspannung einstellt. Auch Wechselrichter, wie z.B. der Impedanz-Source Inverter, bzw. Z-Source Inverter [27], werden in dieser Arbeit nicht betrachtet, da diese Topologie-Formen mit kombiniertem hoch- und tiefsetzenden Verhalten vor allem für die Anwendung im Automobilbereich in Frage kommen, für 1.500V jedoch keine Vorteile gegenüber der im Folgenden betrachteten Topologieauswahl bereitstellen. Schlussendlich kommen auch keine kaskadierten Wechselrichtertopologien in Frage, die z.B. mehrere H-Brücken verwenden, um damit einen Multi-Level Inverter aufzubauen. Zwar sind mit dieser Methode ohne weiteres 11- und höherstufige Schaltungen realisierbar, jedoch sind diese Arten von Wechselrichtern aufgrund des Kosten/Nutzen-Verhältnisses und der anfallenden Durchlassverluste aufgrund der multiplen Serienschaltung von Einzelschaltungen für einen Utility-Scale-Wechselrichter nicht sinnvoll anwendbar.

Ein Großteil der in diesem Kapitel behandelten hartschaltenden Wandlersysteme können durch Ergänzen eines passiven oder aktiven Entlastungsnetzwerkes in ihrem Funktionsumfang erweitert werden. Der Schaltvorgang und die damit einhergehenden Schaltverluste können auf diese Weise je nach eingesetztem Halbleiter stark verringert werden. In Kapitel 3.1.8 wird daher vor dem eigentlichen Topologievergleich der Nutzen einer solchen Entlastungsschaltung betrachtet.

## 3.1 DC/DC-Wandler

Je nach Wahl der ausgangsseitigen Netzspannung ist zusätzlich zum Wechselrichter trotz 1.500V Systemspannung ein Anheben der eintrahlungsabhängigen PV-Spannung notwendig. Da je nach Betriebspunkt die vom PV-Generator bereitgestellte Spannung unterhalb der benötigten Zwischenkreisspannung des Wechselrichters liegen kann, wird eine vorgelagerte DC/DC-Wandlerschaltung eingesetzt, die die Gleichspannung des PV-Generators bei Unterschreiten eines Minimalwerts anhebt. Die DC/DC-Wandler können dabei zentral nahe des Wechselrichters platziert oder, wie in Abbildung 1.5 als Szenario B dargestellt, als einzelne Komponenten im PV-Feld verteilt auf-

gestellt werden. Für die Wahl der DC-Wandlertopologie ist der Aufstellungsplatz allerdings zunächst von untergeordneter Bedeutung. In diesem Kapitel werden vier Hochsetzsteller betrachtet, die für den Utility-Scale-Einsatz geeignet erscheinen. Cuk-, Sepic- oder Zeta-Wandler sind z.B. aufgrund der benötigten Kapazität im Strompfad für Wechselrichter der MW-Klasse ungeeignet. Der Eingangsspannungsbereich des Stromrichtersystems wird für diese Arbeit auf  $U_{pv,min}=750V$  bis  $U_{pv,max}=1.500V$  festgelegt.

### 3.1.1 Unipolarer Hochsetzsteller

Die Standardschaltung zur Anhebung einer DC-Spannung stellt die bekannte unipolare Hochsetzstellerschaltung [28] aus Abbildung 3.1 dar. Durch Einschalten des Schalters  $S_1$  für die Zeit  $t_{on}$  wird ein Strom durch Speicherinduktivität  $L_1$  geführt, während der Kondensator  $C_{zk}$  die am Ausgang angeschlossene Peripherie für diesen Zeitraum weiter versorgt. Hierbei sperrt Diode  $D_1$  und trennt somit Eingangs- und Ausgangsteil elektrisch voneinander. Wird Schalter  $S_1$  wieder geöffnet, treibt  $L_1$  den Strom weiter und führt diesen über die sich nun öffnende Diode  $D_1$ . Der Ausgangskreis wird dabei geladen, sodass sich eine höhere Spannung über dem Ausgangskondensator einstellt. Abbildung 3.5a in Kapitel 3.1.3 zeigt den Drosselstromverlauf für diese Schaltung.

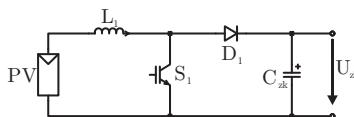


Abbildung 3.1: Unipolarer Hochsetzsteller

Die Einschaltzeit von Schalter  $S_1$  ist von der anliegenden Eingangs- und der gewünschten Ausgangsspannung sowie der gewählten Schaltfrequenz direkt abhängig. Das Verhältnis zwischen Einschalt- und Ausschaltzeit wird auch hier, wie in Kapitel 2.5 für den Wechselrichter, über den Tastgrad bzw. Dutycycle in Prozent angegeben. Bei dieser Form der Schaltung sollte ein Dutycycle von maximal 90% durch entsprechende Auslegung nicht überschritten werden, da die sich bei hohem Dutycycle, also langer Einschaltzeit des Schalters  $S_1$ , einstellenden Drossel- und Halbleiterströme keinen sinnvollen Betrieb mehr zulassen.

Der in der Drossel auftretende Stromripple muss demnach durch geeignete Wahl der Induktivität in seiner Höhe eingeschränkt werden, um z.B. ein Lücken des Stromes zu vermeiden bzw. die Ausgangskondensatoren nicht zu stark zu beladen. Der Stromripple  $\Delta i_L$  ist beim Hochsetzsteller sowohl von der Schaltfrequenz  $f_{sw}$  als auch von den Spannungsverhältnissen  $U_{zk}/U_{pv}$ , dem Dutycycle und der gewählten Induktivität  $L$  ab-

hängig, wie Formel (3.1) zeigt. Die Herleitung der Formel kann in Anhang B.1 nachgeschlagen werden.

$$\Delta i_L = \frac{(U_{zk} - U_{pv}) \cdot (1 - D)}{f_{sw} \cdot L} \quad (3.1)$$

Da der Stromripple bei dieser Schaltung bei D=50% sein Maximum erreicht, kann die minimal benötigte Induktivität für einen bestimmten maximalen Ripplestrom nach Formel (3.2) berechnet werden. Dabei gibt  $r_{dc}$  den erlaubten Prozentsatz des Stromripples in Bezug auf den maximalen Drosselstrom  $I_{L,max}$  für diesen Betriebspunkt an.

$$L_{min} = \frac{(U_{zk} - 0,5 \cdot U_{zk}) \cdot (1 - 0,5)}{f_{sw} \cdot r_{dc} \cdot I_{L,max}} = \frac{U_{zk}}{4 \cdot f_{sw} \cdot r_{dc} \cdot I_{L,max}} \quad (3.2)$$

Mit herkömmlichen 1.700V Halbleitern ist diese Schaltung allerdings nicht direkt für ein 1.500V-System einsatzfähig, da über den in der Schaltung eingesetzten Halbleitern  $S_1$  und  $D_1$  die volle Zwischenkreisspannung abfällt. Eine Serienschaltung aus jeweils zwei IGBTs und zwei Dioden erlaubt hier jedoch unter Berücksichtigung der Ergebnisse aus Kapitel 5 einen sicheren Betrieb.

### 3.1.2 Bipolarer Hochsetzsteller

Für den Einsatz von mehrstufigen Wechselrichtertopologien wie dem Neutral-Point-Clamped-Inverter (NPC) wird ein geteilter Zwischenkreis benötigt. Da der unipolare Hochsetzsteller lediglich einen zweipoligen Ausgang bereitstellt, muss hier durch geeignete Serienschaltung von Kondensatoren ein künstlicher Mittelpunkt gebildet werden. Der bipolare Hochsetzsteller aus Abbildung 3.2 stellt hier bereits einen entsprechenden Anschluss bereit, sodass sich der Einsatz dieser abgewandelten Hochsetzstellerform anbietet. Die bei dieser Konfiguration doppelt ausgeführten Halbleiter sind zudem für den angestrebten Einsatz bei 1.500V von besonderem Vorteil, da über jedem Halbleiter lediglich die Hälfte der Spannung im Vergleich zum unipolaren Hochsetzsteller abfällt. Die benötigte Induktivität teilt sich für PV-Anwendungen auf zwei Drosseln auf, da die ausgangsseitigen Dioden bei dieser Schaltungsanordnung sowohl im positiven als auch negativen Pfad vorgesehen sind. Bei Verwendung lediglich einer Drossel springt das PV-Generatorpotential, was durch die geteilte Drossel verhindert wird.

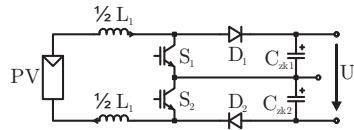
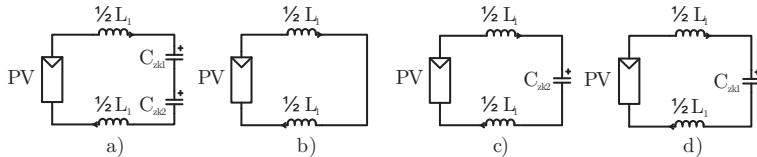


Abbildung 3.2: Bipolarer Hochsetzsteller

Die Ansteuerung der Halbleiter kann zwar vergleichbar zum unipolaren Hochsetzsteller ausgeführt werden, allerdings bietet sich hier eine angepasste Ansteuerung an. Unter anderem in [29] wird eine um  $180^\circ$  versetzt taktende Pulsweitenmodulation präsentiert, welche ohne weitere Anpassungen ein 2-Level-Verhalten der Schaltung erlaubt. Abbildung 3.3 zeigt für diesen Betrieb die einzelnen Schaltzustände bei Annahme idealer Schalter. Abbildung 3.3a zeigt die Schaltung, wenn beide Schalter sperren und die Kondensatoren in einer Serienschaltung geladen werden. In Abbildung 3.3b sind hingegen beide Schalter eingeschaltet und laden somit die Drossel am Eingang auf. In Abbildung 3.3c und Abbildung 3.3d ist jeweils nur ein Schalter aktiv. Abbildung 3.3c zeigt demnach die Schaltung, wenn Schalter  $S_1$  eingeschaltet ist, während Abbildung 3.3d den Zustand mit eingeschaltetem Schalter  $S_2$  abbildet. In beiden Fällen wird der Eingang direkt auf einen einzelnen Kondensator gelegt, sodass sich die Eingangsspannung abzüglich der an der Drossel abfallenden Spannung über einem einzelnen Kondensator abbildet.

Abbildung 3.3: Schaltzustände des bipolaren HSS mit  $180^\circ$  Taktung

Im Vergleich zum unipolaren Hochsetzsteller bildet sich somit ein zusätzlicher Betriebspunkt, in welchem sich ein Zustand mit minimalem Drosselstromripple einstellt. Beträgt der Duty cycle exakt 50%, bildet sich aufgrund der gleichmäßigen Verteilung des Eingangsstroms auf die beiden Halbleiter schalter ein gleichmäßiger Stromfluss in der Eingangs drossel ohne Ripple aus. Für die Berechnung des Drosselstromripples muss daher eine Fallunterscheidung eingeführt werden, bei welcher ein Duty cycle unterhalb von 50% und oberhalb von 50% getrennt behandelt wird. Formel (3.3) und (3.4) zeigen hier die Berechnung des Ripples für jeweils beide Fälle. In Anhang B.2 lässt sich die Herleitung hierzu nachschlagen.

$$\Delta i_L = \frac{(U_{pv} - 0,5 \cdot U_{zk}) \cdot D}{f_{sw} \cdot L}, \text{ für } D \leq 0,5 \quad (3.3)$$

$$\Delta i_L = \frac{U_{pv} \cdot (D - 0,5)}{f_{sw} \cdot L}, \text{ für } D > 0,5 \quad (3.4)$$

Bei  $D=25\%$  und  $D=75\%$  tritt bei dieser Schaltung jeweils der größtmögliche Stromripple auf, sodass sich die minimal benötigte Induktivität z.B. nach Formel (3.3) wie folgt berechnet:

$$L_{min} = \frac{(0,75 \cdot U_{zk} - 0,5 \cdot U_{zk}) \cdot 0,25}{f_{sw} \cdot r_{dc} \cdot I_{L,max}} = \frac{U_{zk}}{16 \cdot f_{sw} \cdot r_{dc} \cdot I_{L,max}} \quad (3.5)$$

### 3.1.3 Interleaved-Hochsetzsteller

Das Prinzip des bipolaren Hochsetzstellers aufgreifend, wird beim Interleaved-Hochsetzsteller (Abbildung 3.4) die Schaltung der unipolaren Ausführung aus Kapitel 3.1.1 mit einem zweiten, dritten oder weiteren Strompfad ergänzt. Somit werden hierfür sowohl Schalter, Diode als auch die Drossel mehrfach ausgeführt. Bei hohen Leistungsklassen sind Parallelschaltungen von Halbleitern eine gängige Lösung um die Leistung einer Schaltung zu erhöhen, sodass diese Schaltungsart nicht zwangsläufig eine höhere Anzahl an Halbleitern benötigt. Da bei doppelter Ausführung eine um  $180^\circ$  versetzte Ansteuerung für Schalter  $S_1$  und  $S_2$  verwendet wird, summieren sich am Knotenpunkt nach den Dioden  $D_1$  und  $D_2$  die beiden versetzten Drosselströme insoweit, dass sich im Vergleich zur Standardschaltung ein Strom mit reduziertem Ripple ergibt (siehe im Vergleich Abbildung 3.5a und b), da die wirksame Schaltfrequenz verdoppelt wird.

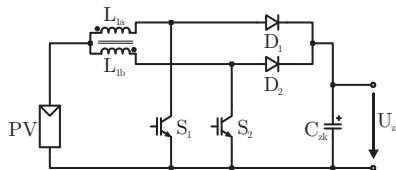


Abbildung 3.4: Hochsetzsteller mit gekoppelter Drossel

Zwar verringert sich durch die Parallelschaltung der Strom eines einzelnen Strompfades, jedoch bleibt der für die Drosseln wirksame Stromripple zunächst vergleichbar zum unipolaren Hochsetzsteller, sodass die Schaltung dennoch je nach Anforderung mit einer höheren Induktivität ausgelegt werden muss, um z.B. ein Lücken des Stromes zu vermeiden. Abhilfe kann durch das enge magnetische Koppeln beider Hochsetzstellerdrosseln geschaffen werden. Ein Aufbau beider Drosseln z.B. in Form eines

Spar-Transformators auf einem gemeinsamen Kern reduziert den Stromripple auch innerhalb der Drosseln selbst, sodass nun eine echte Ripplereduktion erreicht werden kann (siehe Abbildung 3.5c) und die Frequenzverdopplung auch für die einzelnen Wicklungen wirksam wird. Diese Bauform lässt sich für Stromrichter kleiner und mittlerer Leistungen ohne weiteres z.B. durch Verwendung von E-Kernen realisieren. Für hohe Leistungen werden jedoch bevorzugt einfache Kernformen verwendet, auf die mit geringem Aufwand Windungen in Form von Metallbändern aufgebracht werden können. Aufgrund des Konstruktionsaufwands scheint diese Hochsetzstellervariante daher in naher Zukunft nicht für PV-Stromrichter der MW-Klasse relevant.

Sowohl mit als auch ohne magnetische Kopplung berechnet sich der benötigte Dutycycle analog zum unipolaren Hochsetzsteller. Da ein überlappendes Einschalten der beiden Halbleiterschalter zudem unproblematisch und ein zulässiger Betriebszustand ist, kann auch der Stellbereich des Dutycycles den Einschränkungen des unipolaren Hochsetzstellers folgend ausgenutzt werden. Der Stromripple berechnet sich für diese Schaltung analog zum bipolaren Hochsetzsteller und kann mit den vorgestellten Formeln (3.3) und (3.4) mit Fallunterscheidung des Dutycycles berechnet werden. Demnach ist auch Formel (3.5) für die Berechnung der minimal benötigten Induktivität weiterhin gültig. Die somit berechnete minimale Induktivität gilt allerdings nun lediglich für einen einzelnen Zweig der gekoppelten Drossel.

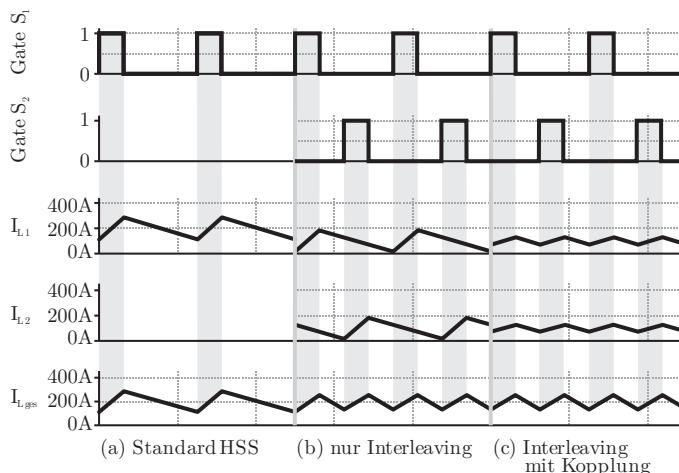


Abbildung 3.5: Vergleich Stromripple in unipolar und Interleaved-HSS ohne und mit magnetischer Kopplung

### 3.1.4 Hochfrequente Serien-Parallel-Umschaltung (HSPU)

Als Alternative zum etablierten Hochsetzen durch Laden und Entladen einer Speicherdrossel, bietet die in Abbildung 3.6 gezeigte Schaltung eine interessante Möglichkeit der Spannungsverhöhung des Zwischenkreises im Vergleich zum Eingang. Durch hochfrequentes Wechseln zwischen einer Serien- und Parallelschaltung zweier angeschlossener PV-Generatoren kann die Spannung des Zwischenkreises stufenlos zwischen der einfachen und doppelten PV-Spannung eingestellt werden. Das Prinzip dieser Schaltung wird in [30] und [31] präsentiert und in dieser Arbeit in angepasster Form für PV-Anwendung untersucht. Zwar sind bei dieser Schaltung Anpassungen am Generator mit Blick z.B. auf die Modulisolation notwendig, jedoch können die Halbleiter kleiner dimensioniert werden, da lediglich ein Teil des Zwischenkreisstromes über die Halbleiter geführt werden muss. Jeder der angeschlossenen PV-Generatoren führt dabei zudem lediglich die Hälfte der einspeisenden AC-Leistung zuzüglich der Verlustleistung.

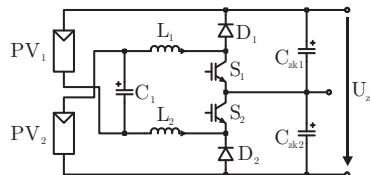


Abbildung 3.6: Hochfrequente Serien-Parallel-Umschaltung des PV-Generators

Im Unterschied zu den bisher beschriebenen Hochsetzstellerschaltungen kann bei dieser Schaltung der Duty cycle zwischen 0% und 100% vollständig ausgenutzt werden. D=0% bedeutet hierbei eine vollständige Parallelschaltung der angeschlossenen PV-Generatoren, während D=100% einer vollständigen Serienschaltung entspricht. Abbildung 3.7 zeigt die vier möglichen Schaltzustände bei um  $180^\circ$  versetzter Taktung der beiden Halbleiterschalter  $S_1$  und  $S_2$  unter Annahme von idealen Schaltern. In Abbildung 3.7a sind beide Schalter ausgeschaltet, sodass die PV-Generatoren über die Dioden parallel an den Zwischenkreis angeschlossen sind. Das zeitgleiche Einschalten beider Schalter, wie es bei einem Duty cycle über 50% eintritt, zeigt Abbildung 3.7b. Beide Generatoren sind hier über die Drosseln in Serie geschaltet und speisen gemeinsam den Zwischenkreis. Abbildung 3.7c und Abbildung 3.7d bilden schließlich das Einschalten jeweils eines einzelnen Halbleiters ab. In Abbildung 3.7c leitet Schalter  $S_1$ , sodass PV-Generator  $PV_1$  an den gesamten Zwischenkreis angeschlossen ist, während Generator  $PV_2$  lediglich Kondensator  $C_{zk2}$  speist. Abbildung 3.7d zeigt diesen Zustand analog für das Einschalten von Schalter  $S_2$ . Die jeweiligen Dioden  $D_1$  und  $D_2$  trennen während dieser Zustände die beiden Spannungsebenen des Zwischenkreises und eines einzelnen Kondensators elektrisch voneinander.

Da das Anheben der Ausgangsspannung im Vergleich zur Eingangsspannung über das Umschalten zweier Generatoren stattfindet, sind dieser Schaltung Prinzip bedingt Grenzen für die Höhe der Ausgangsspannung gesetzt. Die Ausgangsspannung kann somit ausschließlich zwischen dem Wert der Eingangsspannung und dem doppelten Wert dieser Spannung stufenlos eingestellt werden. Für den Einsatz bei 1.500V kann jedoch der Eingangsspannungsbereich der PV-Generatoren so gewählt werden, dass die Schaltung vollständig ausgenutzt werden kann. Der in dieser Arbeit gewählte Eingangsspannungsbereich von  $U_{pv,min}=750V$  bis  $U_{pv,max}=1.500V$  entspricht auch dem für diese Schaltung optimalen Bereich.

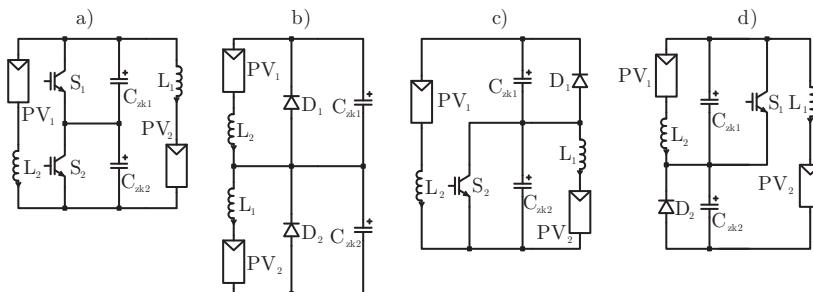


Abbildung 3.7: Schaltzustände bei Serien-Parallel-Umschaltung des PV-Generators

Der Dutycycle der beiden Halbleitereschalter ist bei dieser Schaltung von den beiden Eingangsspannungen abhängig und kann für beide Schalter getrennt voneinander berechnet werden. Formel (3.6) zeigt die Berechnung für Schalter  $S_1$ , während Formel (3.7) die Berechnung für Schalter  $S_2$  zeigt. Die Herleitung hierzu kann in Anhang B.3 nachgeschlagen werden.

$$D_{S1} = 2 - \frac{U_{pv2}}{0,5 \cdot U_{zk}} \quad (3.6)$$

$$D_{S2} = 2 - \frac{U_{pv1}}{0,5 \cdot U_{zk}} \quad (3.7)$$

Die Berechnung des Drosselstromripples zeigt Formel (3.8) unter der Annahme einer gleichmäßigen Spannungsaufteilung beider Zwischenkreiskondensatoren, während die minimal benötigte Drosselinduktivität für einen Dutycycle von  $D=50\%$  in Formel (3.9) gezeigt wird. Die somit berechnete minimale Induktivität gilt ähnlich wie beim Interleaved-Hochsetzsteller lediglich für eine einzelne Drossel.

$$\Delta i_L = \frac{(U_{pv2} - 0,5 \cdot U_{zk}) \cdot D_{S1}}{f_{sw} \cdot L} = \frac{(U_{pv1} - 0,5 \cdot U_{zk}) \cdot D_{S2}}{f_{sw} \cdot L} \quad (3.8)$$

$$L_{min} = \frac{(0,75 \cdot U_{zk} - 0,5 \cdot U_{zk}) \cdot 0,5}{f_{sw} \cdot r_{dc} \cdot I_{L,max}} = \frac{U_{zk}}{8 \cdot f_{sw} \cdot r_{dc} \cdot I_{L,max}} \quad (3.9)$$

### 3.1.5 Vergleich des relativen Drosselstromripples

Die hier vorgestellten vier Hochsetzsteller-Topologien verhalten sich vor allem in Bezug auf die eingesetzte Drossel und den damit zusammenhängenden Stromripple unterschiedlich. Prinzip bedingt benötigt der unipolare Hochsetzsteller aus Kapitel 3.1.1 die größte Drossel, da diese den gesamten Lade- und Entladeprozess ohne Entlastung tragen muss. Die beide nach ähnlichem Prinzip arbeitenden Varianten aus Kapitel 3.1.2 und 3.1.3 belasten dagegen die Drosseln abwechselnd, sodass sich ein gleichmäßigerer Strom einstellen kann. Zudem kann bei  $180^\circ$  versetztem Schalten mit 50% Duty cycle ein ripplefreier Zustand erreicht werden, der die Drosselgröße positiv beeinflussen kann. Auch die Variante aus Kapitel 3.1.4 erlaubt eine Reduzierung der Drosselbaugröße aufgrund des versetzten Schaltens gegenüber der unipolaren Standardvariante.

Abbildung 3.8 zeigt für alle hier aufgeführten Schaltungsvarianten den Stromripple normiert auf den maximalen Ripple des unipolaren Hochsetzstellers bei gleicher Drosselinduktivität, Ausgangsspannung und Schaltfrequenz. Mit dem bipolaren Hochsetzsteller mit angepasstem Schaltmuster wird im Vergleich zum unipolaren Hochsetzsteller somit nur noch lediglich 25% der Induktivität benötigt, um einen vergleichbaren Stromripple zu erzielen. Allerdings kann auch mit dem Einsatz eines versetzten Schaltens durch zusätzliche Halbleiter die benötigte Induktivität reduziert werden, wie man im Falle des Interleaved-Hochsetzstellers bzw. der Serien-Parallel-Umschaltung sehen kann. Benötigt man bei der hochfrequenten Serien-Parallel-Schaltung lediglich die Hälfte an Induktivität, so wird beim versetzten Schalten vergleichbar zum bipolaren Hochsetzsteller nur 25% der Induktivität notwendig. Einschränkend bleibt für die Serien-Parallel-Umschaltung zudem, dass maximal eine Verdopplung der Eingangsspannung möglich ist, was in Abbildung 3.8 berücksichtigt ist. Weiterhin gilt es zu beachten, dass die interleaved arbeitenden Hochsetzsteller als auch die Serien-Parallel-Umschaltung, im Vergleich zu den beiden anderen Varianten insgesamt zwei Drosseln benötigen und das gesamte Bauvolumen daher größer ausfallen kann.

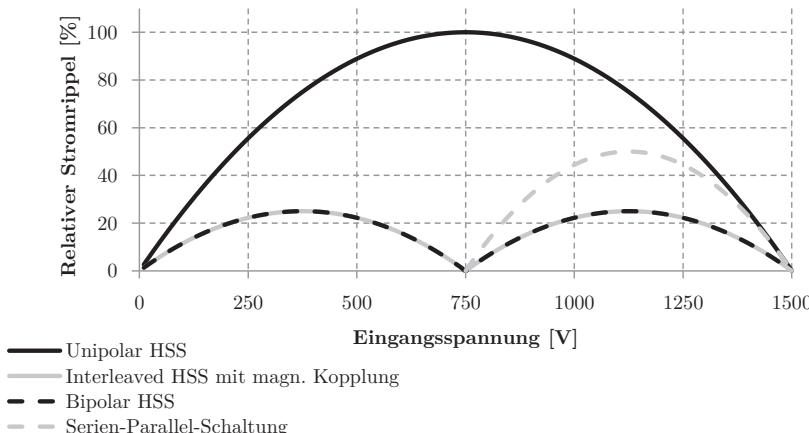


Abbildung 3.8: Relativer Drosselstromripple bei verschiedenen Hochsetzstellerschaltungen für eine Ausgangsspannung von  $U_{\text{out}}=1.500\text{V}$

### 3.1.6 Lückbetrieb bei Hochsetzstellern

Die in diesem Kapitel vorgestellten Hochsetzstellerschaltungen besitzen jeweils eine Diode am Ausgang der Drossel. Bei bestimmten Last- oder Spannungsverhältnissen kann dabei, je nach Wahl der Drosselinduktivität und der Schaltfrequenz, der Strom in der Drossel auf 0A absinken, da der Schalter noch nicht wieder einschaltet, um den Drosselstrom zu erhöhen. Dieser als „Lückbetrieb“ bekannte Betriebsfall ist der Diode geschuldet, die eine Richtungsumkehrung des Drosselstromes und somit einen negativen Drosselstrom verhindert. Hierdurch wird das gesamte Verhalten der Schaltung stark nichtlinear, sodass auch die Berechnungen der zuvor gezeigten Dutycycles angepasst werden müssen. Im Anhang B sind für alle Schaltungen die entsprechenden Berechnungen erläutert und aufgeführt, die auch in der Bewertungssoftware aus Kapitel 4.2 implementiert wurden.

Dem Lückbetrieb kann entgegengewirkt werden, indem antiparallel zur Ausgangsdiode ein zusätzlicher Schalter angebracht und komplementär zum Hauptschalter geschaltet wird. Zusätzlich muss zum Hauptschalter eine antiparallele Diode vorgesehen werden. Durch diese Erweiterungen kann der lückende Betrieb gänzlich vermieden und ein kontinuierlicher Stromfluss sichergestellt werden. Der bislang unidirektionale Wandler kann mit diesen Anpassungen zudem als bidirektonaler Wandler, z.B. für Bordnetze bei Elektrofahrzeugen, verwendet werden.

Den Lückbetrieb kann jedoch auch als schaltentlastenden Betriebsfall bewusst einsetzen. Legt man die Induktivität der Drossel entsprechend gering aus, so kann die Ausgangsdiode über weite Teile der Eingangsspannung stromlos abschalten,

um Recovery-Verluste weitestgehend vermeiden zu können. Dem entgegen stehen jedoch eine hohe Stromwelligkeit, hohe Peak-Ströme und je nach verwendetem Material Nachteile in Bezug auf die Sättigung des Drosselkerns.

### 3.1.7 Optimierte Hochsetzsteller mit SiC-MOSFETs

Um den Wirkungsgrad steigern zu können, kann der Ersatz der Ausgangsdiode durch einen Halbleiterschalter in Erwägung gezogen werden. So besitzt ein SiC-MOSFET im Vergleich zur herkömmlichen Diode einen deutlich lineareren Verlauf des stromabhängigen Spannungsabfalls, sodass je nach Anforderung ein Austausch eine Verringerung der Halbleiterverluste bewirken kann. Abbildung 3.9 zeigt im Vergleich die stromabhängigen Spannungsabfälle einer aktuellen Si-Diode eines handelsüblichen 1.400A Leistungsmoduls sowie einer Parallelschaltung aus vier 300A SiC-MOSFET-Modulen. Der Vergleich zeigt, dass besonders im Schwach- und Teillastbereich mögliches Einsparpotential in Bezug auf die Verluste vorhanden ist, da bei SiC-MOSFET-Bestückung z.B. bei einem Strom von 500A lediglich 70% der Durchlassverluste der Si-Diode anfallen. Bei 250A weitet sich die mögliche Reduzierung auf 40% aus. Dies verspricht vor allem Vorteile beim europäischen Wirkungsgrad.

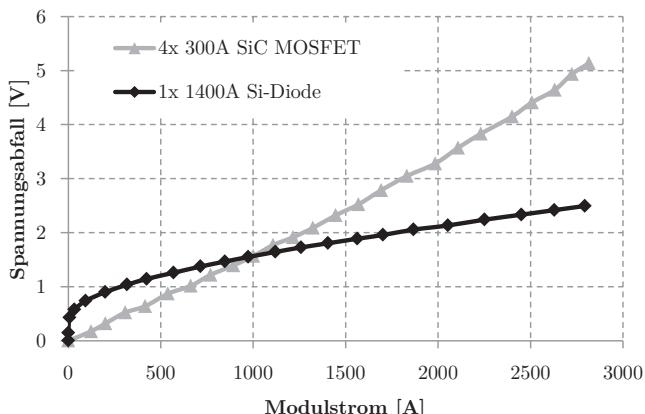


Abbildung 3.9: Vergleich Spannungsabfall Si-Diode und SiC-MOSFET für  $T_J=25^\circ\text{C}$

Ein Vergleich mit der in Kapitel 4.2 vorgestellten Bewertungssoftware „Top-Bench“ ist in Abbildung 3.10 und Abbildung 3.11 zu sehen. Hierbei wird ein herkömmlicher Unipolar-Hochsetzsteller (siehe Kapitel 3.1.1) sowohl in Standardkonfiguration mit ausgangsseitiger Diode als auch mit einem SiC-MOSFET als Diodenersatz für verschiedene Schaltfrequenzen verglichen. Als Schalter wird ein 1.200V/300A SiC-MOSFET und die antiparallele Diode des Schalters als Ausgangsdiode jeweils in Serien-

schaltung verwendet. Abbildung 3.10 zeigt zunächst die errechneten maximalen Verluste der Schaltung. Dabei kann sich vor allem bei höheren Eingangsspannungen und folglich geringeren Strömen der SiC-MOSFET gegenüber der Diode als vorteilhaft erweisen und verringert die maximalen Verluste um bis zu 700W. Bei niedrigeren Eingangsspannungen wird der MOSFET allerdings weiter rechts auf der Kennlinie mit höherem Strom betrieben, sodass sogar bis zu 500W höhere maximale Verluste zu erwarten sind.

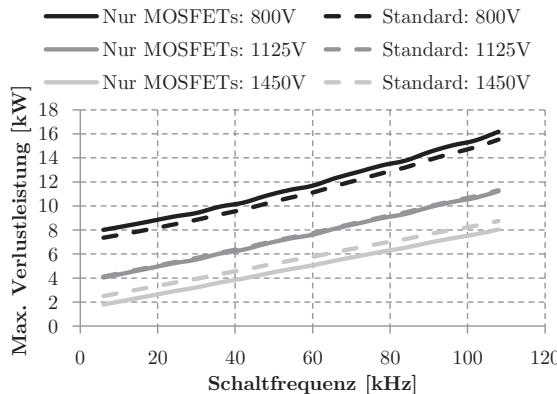


Abbildung 3.10: Vergleich maximale Verluste Unipolar-HSS in Standardkonfiguration und mit SiC-MOSFET als Diodenersatz bei  $U_{zk}=1.500V$ ,  $P_{out}=1 \text{ MW}$  und drei verschiedenen Eingangsspannungen

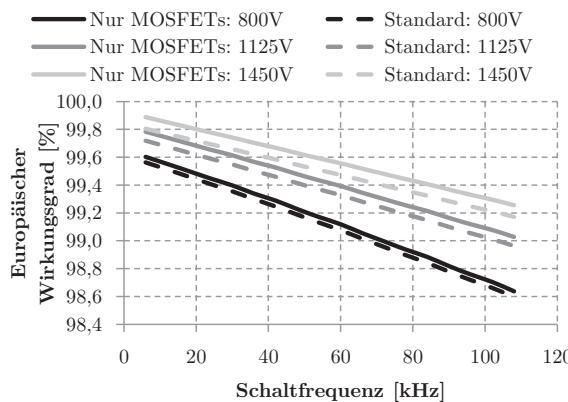


Abbildung 3.11: Vergleich europäischer Wirkungsgrad Unipolar-HSS in Standardkonfiguration und mit SiC-MOSFET als Diodenersatz bei  $U_{zk}=1.500V$ ,  $P_{out}=1 \text{ MW}$  und drei verschiedenen Eingangsspannungen

Betrachtet man Abbildung 3.11 so kann man beim abgebildeten europäischen Wirkungsgrad, der auch den Betrieb bei niedrigerer Leistung berücksichtigt, lediglich einen geringen Gewinn durch den Austausch der Diode erkennen. Lediglich 0,065% können im Mittel gewonnen werden. Der zusätzliche Aufwand in Form von Gaterentreibern und Schutzbeschaltungen für einen aktiven Schalter erscheint somit bei höheren Leistungen und dem Einsatz bei 1.500V nicht gerechtfertigt.

### 3.1.8 Entlastungsnetzwerke für weiches Schalten

Sowohl DC/DC- als auch DC/AC-Wandler können durch Entlastungsnetzwerke insofern ergänzt werden, dass der Schaltvorgang und die damit einhergehenden Verluste reduziert werden können. In Abbildung 3.12a ist zum Vergleich ein Hochsetzsteller abgebildet, wie er in Kapitel 3.1.1 zuvor behandelt wurde. Beispielhaft wird nun in Abbildung 3.12b diese Schaltung nach [32] um ein resonantes Entlastungsnetzwerk, bestehend aus zwei Kondensatoren  $C_s$  und  $C_r$ , einer Spule  $L_r$ , einem Hilfsschalter  $S_a$  und einer Hilfsdiode  $D_a$ , ergänzt.

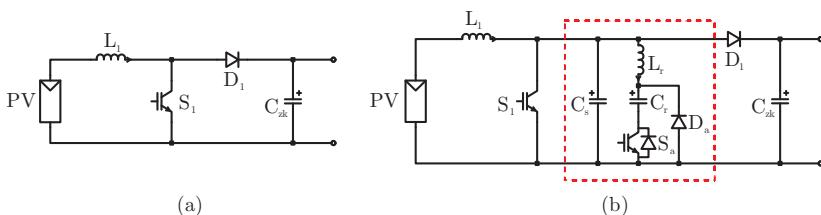


Abbildung 3.12: Vergleich Standard-HSS (a) und HSS mit Schaltentlastung (b)

Wird der Hilfsschalter  $S_a$  kurze Zeit vor dem Hauptschalter  $S_1$  eingeschaltet, wird ein Strom durch Drossel  $L_1$  und  $L_r$  in den Kondensator  $C_r$  geführt. Dabei sinkt kurzzeitig die Spannung über dem Hauptschalter  $S_1$ , sodass dieser schließlich bei stark verminderter Spannung einschalten kann. Ist der Hauptschalter schließlich vollständig eingeschaltet, so kann der Hilfsschalter wieder deaktiviert werden. Dieses als Zero-Voltage-Switching (ZVS) bezeichnete Verfahren lässt sich unter Verwendung einer Vielzahl an Entlastungsschaltungen erreichen. Beim Abschalten des Hauptschalters führt Kondensator  $C_s$  zunächst den Hauptdrosselstrom weiter, sodass der Hauptschalter stromreduziert abschalten kann (Zero-Current-Switching, ZCS).

Besonders Schaltungen mit herkömmlichen Silizium-Halbleitern können von solchen Entlastungsnetzwerken profitieren. Si-IGBTs sparen dabei pro Schalthandlung zwischen 25% und 50% im Vergleich zum harten Schalten ein, was sich direkt auf die Gesamtverluste und der damit verbundenen Chipfläche des Stromrichters auswirkt. Anders hingegen sieht es bei modernen SiC-Halbleitern aus. Bei den derzeit verfügbaren

Bauteilen überwiegen aufgrund sehr geringer Schaltverluste vor allem die Durchlassverluste. Ein Schaltentlastungsnetzwerk kann die benötigte Chipfläche von SiC-Halbleitern für Hochstromanwendungen nicht in dem Maße wie bei Si-Halbleitern reduzieren, bzw. wirkte sich erst bei Schaltfrequenzen oberhalb von 75kHz positiv aus. Untersuchungen von SiC-MOSFETs mit ZVS-Schaltentlastung werden unter anderem in [33] und [34] weitergehend behandelt. In Abbildung 3.13 sind für den unipolaren und bipolaren Hochsetzsteller sowie die hochfrequente Serien-Parallel-Umschaltung (HSPU) die minimal benötigten Chipflächen in Abhängigkeit der Schaltfrequenz für einen 1MW Hochsetzsteller aufgeführt. Dabei zeigen die vollen Linien die hartschaltenden Topologien, die gestrichelten Linien die Weichschaltenden. Abbildung 3.13a zeigt dabei die Berechnung der Chipfläche für einen herkömmlichen 1.200V Si-IGBT (Infineon FF1400R12IP4) zwischen 1,5kHz und 10kHz, Abbildung 3.13b für einen 1.200V SiC-MOSFET (Cree CAS100H12AM1) zwischen 6kHz und 108kHz. Im Vergleich kann man erkennen, dass beim SiC-MOSFET erst bei höheren Schaltfrequenzen ab 75kHz eine nennenswerte Einsparung der Chipfläche sichtbar wird, während beim Si-IGBT bereits ab 3kHz eine deutliche Einsparung möglich ist.

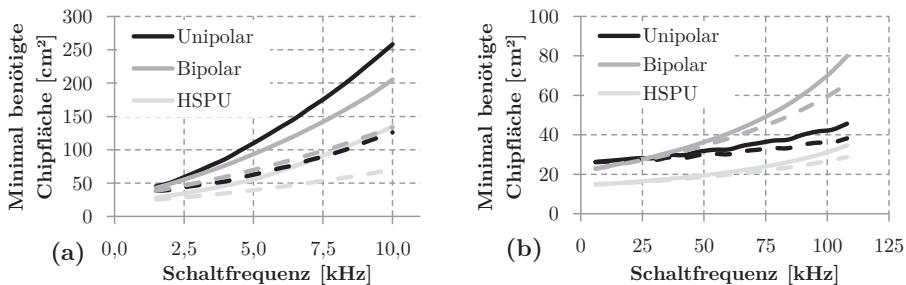


Abbildung 3.13: Einsparung der benötigten Chipfläche des Hauptschalters bei Hart- und Weichschalten eines 1.200V Si-IGBTs (a) und SiC-MOSFETs (b) bei 1 MW

In den folgenden Kapiteln werden lediglich hartschaltende Wechselrichtertopologien betrachtet. Ein Ergänzen eines Entlastungsnetzwerkes ist jedoch bei den meisten Schaltungstopologien möglich. Vor allem bei Kommutierung mit der gesamten Zwischenkreisspannung (z.B. bei der B6-Topologie) kann eine Reduzierung der Schaltverluste mit vertretbarem Aufwand realisiert werden, da die Zusatzschaltung zentral am Zwischenkreisausgang implementiert werden kann.

### 3.1.9 Einzelschaltung von 1.700V SiC-MOSFETs für 1.500V

Kapitel 2.3 beschreibt, dass über Anpassungen in der Aufbau- und Verbindungstechnik zukünftige SiC-MOSFETs aufgrund eines sehr niederinduktiven Aufbaus deutlich höhere Spannungen kommutieren können sollen. Die AVT der Module soll dabei

sicherstellen, dass eine Schaltüberspannung jederzeit ein Überschreiten der maximalen Sperrspannung der 1.700V Bauteile unterbindet. Da sich nach [20] abzeichnet, dass sich SiC-Halbleiterelemente robuster gegenüber Höhenstrahlung verhalten und aufgrund der geringeren Chipfläche weniger Angriffsfläche für Neutronen bieten, erscheint die Verwendung einzelner 1.700V SiC-Schalter für den Einsatz bei 1.500V zukünftig möglich.

Abbildung 3.14 zeigt im Vergleich die minimal benötigte Chipfläche eines bipolaren Hochsetzstellers mit 1.200V/300A SiC-Modulen und eines unipolaren Hochsetzstellers mit einzelnen 1.700V/300A SiC-Modulen. Durch den Einsatz von 1.700V SiC-MOSFETs in Einzelschaltung kann somit ohne weiteres 20% der benötigten Chipfläche eingespart werden. Da sowohl 1.200V als auch 1.700V SiC-Halbleiter vergleichbare Kosten pro Fläche verursachen (siehe Abbildung 2.2), liegt hier ein mögliches Einsparpotential.

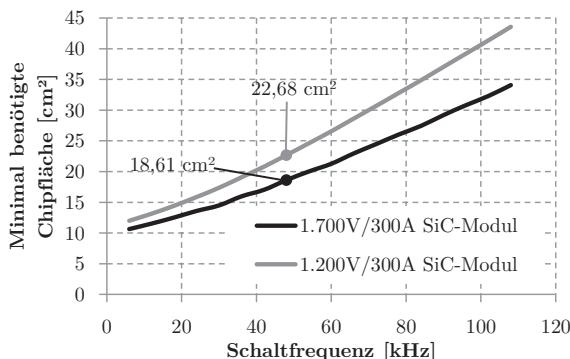


Abbildung 3.14: Vergleich minimal benötigter Chipfläche bei Unipolar-HSS mit 1x1.700V und Bipolar-HSS mit 2x1.200V SiC-MOSFET bei 1 MW Leistung

In Bezug auf den europäischen Wirkungsgrad zeigt der Einsatz von 1.700V SiC-Modulen insgesamt eine positive Auswirkung. Abbildung 3.15 zeigt im Vergleich den europäischen Halbleiterwirkungsgrad der zuvor bereits untersuchten Schaltungskonfigurationen des Unipolar- und Bipolar-HSS. Bei hohen Eingangsspannungen führt vor allem die Ausgangsdiode den Strom, während der Schalter kaum Verwendung findet. Erst bei Eingangsspannungen unterhalb von 1.400V ist eine Verbesserung des Halbleiter-Wirkungsgrades erkennbar. Bei 800V und 48kHz Schaltfrequenz beträgt der Wirkungsgradgewinn durch die Einzelschaltung z.B. bis zu 0,15% bei 4cm<sup>2</sup> geringerer Chipfläche.

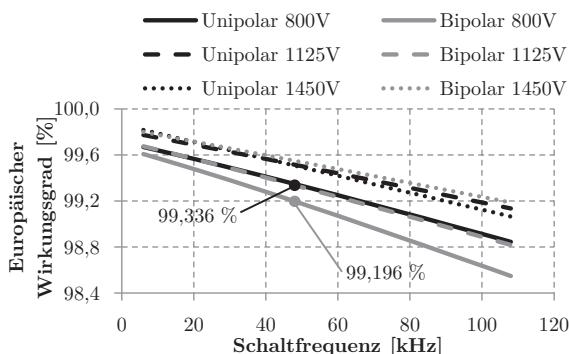


Abbildung 3.15: Auswirkung von 1.700V SiC-Modulen auf den Wirkungsgrad eines Unipolar-HSS bei 1 MW Leistung und verschiedenen Eingangsspannungen

## 3.2 DC/AC-Wandler

In diesem Kapitel sollen die unterschiedlichen Wechselrichtervarianten des Topologievergleichs in Kapitel 4 vorgestellt werden. Aufgrund der Vielzahl verschiedener Schaltungsvarianten soll lediglich ein Überblick verschafft werden. Detaillierte Informationen können in den jeweils angegebenen Literaturstellen bzw. eine Topologiekurzbeschreibungen in Anhang C nachgeschlagen werden. Die Ansteuerungen der verschiedenen Topologien sind zumeist an das Grundprinzip der B6, bzw. das des Tiefsetzstellers angelehnt, welches in Kapitel 2.5 behandelt wird.

### 3.2.1 Etablierte Wechselrichtertopologien

Die B6-Brücke (Abbildung 3.16) stellt eine Referenz für Wechselrichtersysteme dar. In den Anfängen noch mit Thyristoren ausgeführt ist diese Schaltung heute mit IGBTs, MOSFETs oder anderen Halbleiterelementen sowohl in der Motortechnik als auch im Photovoltaik-Bereich eine grundlegende Topologie. Besonders bei hohen Leistungen findet sie aufgrund des einfachen Kommutierungskreises ihre Anwendung. Zwar sind die Schaltverluste aufgrund der Kommutierung mit der vollen Zwischenkreisspannung im Vergleich zu anderen Schaltungsvarianten hoch, jedoch ist der Aufbau mit Halbbrückenmodulen niederinduktiv und mit einfachen Kupferverbindungen (Busbars) aufbaubar. Zudem liegt lediglich jeweils ein einzelner Halbleiterschalter im direkten Strompfad zwischen Wechselrichtereingang und Netzfilter, sodass pro Phase lediglich in einem einzelnen Halbleiter Durchlassverluste aufgrund des Stroms auftreten. Schaltfrequenzen zwischen 1,5kHz und 6kHz sind für Si-IGBTs üblich. Unter anderem in [35] werden für diese Schaltungen Dimensionierungsformeln hergeleitet und beschrieben.

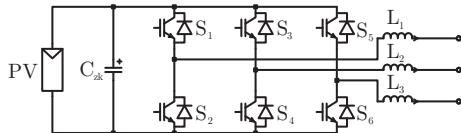


Abbildung 3.16: Prinzipielle Schaltung der Standard-B6 2-Level Wechselrichtertopologie

Die Idee des versetzten Ansteuerns eines Stromrichters aus Kapitel 3.1.3 aufgreifend wird in [36] eine Kombination zweier B6-Schaltungen im Interleaved-Betrieb vorgestellt, um das Bauvolumen der AC-Induktivitäten zu reduzieren. In dieser Arbeit als Interleaved-B6 bezeichnet jedoch Ausgleichströme die Durchlassverluste. Ein komplexer Drosselaufbau kann zudem die Fertigungskosten erhöhen. Auch gelten für diese Schaltungsviante weiterhin die Limitierungen und Nachteile der B6-Schaltung, da ebenfalls die volle Zwischenkreisspannung als Kommutierungsspannung anliegt.

Ein alternatives Konzept verfolgt der Minnesota-Inverter aus [37]. In [38] mit der B6-Schaltung verglichen und in [39] detailliert untersucht erlaubt die Schaltung unter Verwendung von lediglich zwei hochfrequenten Halbleiterschaltern und einer niederfrequenten Verteilbrücke am Ausgang die 3-phägige Umwandlung von DC in AC. Dabei wird über die hochfrequenten Schalter ein Strom mit dreifacher Netzfrequenz erzeugt, welcher über die Verteilbrücke in Form von Thyristoren in einen Transformator in Stern-Dreieck-Ausführung gespeist wird. Der Transformator wiederrum filtert über die Stern-Dreieck-Transformation die harmonischen Anteile des Eingangsstroms und speist einen sinusähnlichen Strom in das Versorgungsnetz ein.

Ähnlich wie die B6-Schaltung kommen auch Schaltungsanordnungen mit drei und, wenngleich seltener, mehr Spannungslevels bei Wechselrichtern für PV-Kraftwerke zum Einsatz. In dieser Arbeit werden daher die bekannte Neutral-Point-Clamped-Schaltung (NPC) aus [40], der NPC mit aktivem Freilauf (ANPC) aus [41], der Bipolar-Switched-NPC (BSNPC) aus [42] und der Flying Capacitor (F3L) aus [43] betrachtet. Sowohl der NPC, BSNPC als auch der ANPC verwenden dabei eine B6-Schaltungsanordnung, die über eine zusätzliche Verbindung des AC-Ausgangs mit dem Mittelpunkt des Zwischenkreises ergänzt wird. Somit kann ein dritter Spannungslevel erzielt werden. Im Vergleich zum BSNPC besitzt sowohl der NPC als auch der ANPC eine Serienschaltung aus zwei Halbleiterschaltern, sodass hier zum Nachteil des Durchlassverhaltens geringere Schaltverluste aufgrund der geringeren Kommutierungsspannung und der eingesetzten Halbleiter möglich sind. Eine Bauteildimensionierung des Zwischenkreises und der Ausgangsfilter für 3-Level-Schaltungen wird dabei unter anderem in [44] präsentiert. Der F3L verwendet hingegen statt einer direkten Verbindung des AC-Ausgangs und des Zwischenkreismittelpunkts einen zusätzlichen Kondensator. In Kombination mit einer angepassten Ansteuerung kann somit ein zusätzlicher Span-

nungslevel ermöglicht werden, während auf NPC- und BSNPC-typische Freilaufdioden verzichtet werden kann.

### 3.2.2 Neutral-Point-Clamped Inverter mit B6 (5L-NPCB6)

Bei dem in [45] vorgeschlagenen neuen Konzept eines Multi-Level Wechselrichters wird eine Kombination zweier Wechselrichtertypen dazu verwendet sowohl zusätzliche Spannungslevels bereitzustellen als auch die Eingangsspannung aus Sicht des AC-Netzes ohne Hochsetzsteller erhöhen zu können. Ursprünglich für die Antriebstechnik konzipiert, wird dabei eine Kombination eines 3-Level NPC mit einer 2-Level B6-Schaltung auch für PV-Zentralwechselrichter vorgeschlagen (siehe Abbildung 3.17). Dabei Taktet die vier Halbleiterschalter des NPCs mit einem herkömmlichen Taktmuster, während die Schalter der B6-Schaltung lediglich mit Netzfrequenz zwischen positivem und negativem Zwischenkreispotential umschalten. Hierdurch kann statt der NPC-üblichen halben Zwischenkreisspannung nun auch die volle Zwischenkreisspannung für beide Polaritäten am Ausgang bereitgestellt werden. Somit sind mit dieser Schaltung auch AC-Netzspannungen ohne Hochsetzsteller möglich, für die bei herkömmlichen Schaltungen eine solche DC/DC-Schaltung zwingend benötigt wird.

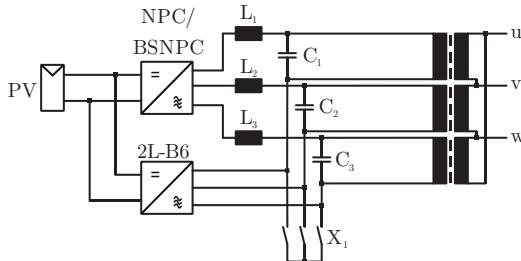


Abbildung 3.17: Anschluss der 5L-NPCB6 Schaltung an das AC-Netz

Für einen dreiphasigen Betrieb muss aufgrund der Lage der AC-Netzanschlüsse der Schaltung eine galvanische Trennung in Form eines Transformators mit einzelnen Abgriffen vorgesehen werden, da andernfalls ein Einspeisen mit dieser Konfiguration nicht möglich wäre. Über den in Abbildung 3.17 abgebildeten Umschalter  $X_1$  in Form z.B. eines Leistungsschützes wird in [45] das eingangsspannungsabhängige Umschalten zwischen 5-Level- und 3-Level-Betrieb vorgeschlagen, um die AC-Ausgangsspannung bei hohen DC-Eingangsspannungen begrenzen und somit höhere Verluste aufgrund eines ungünstigen Modulationsindexes verringern zu können. Das Kurzschließen der Transformatoranschlüsse schaltet dabei einen Teil der Wicklungsabgriffe im Sternpunkt zusammen, sodass bei höheren Spannungen ein herkömmlicher 3-Level NPC-Betrieb an einem dreiphasigen Netz möglich ist. Lediglich bei geringeren Eingangsspannungen wird

die B6-Schaltung für zusätzliche Spannungslevels und für eine höhere Ausgangsspannung verwendet. Bei Verwendung der B6-Brücke bei geöffnetem Umschalter  $X_1$  verhalten sich dabei alle drei Phasen vergleichbar zu drei einphasigen AC-Netzen, sodass in diesem Betriebsmodus keine Modulationsstrategien verwendet werden können, die einen verbundenen Sternpunkt voraussetzen. Erst bei höheren Spannungen kann wieder eine spezielle Modulationsstrategie gemäß Anhang C eingesetzt werden, um z.B. Schaltverluste einsparen zu können.

Das Deaktivieren der B6-Brücke bei hohen Zwischenkreisspannungen erlaubt bei entsprechender Wahl der Schaltschwelle von  $X_1$  die Verwendung herkömmlicher 1.200V bzw. 1.700V Halbleiter ohne Serienschaltung, da diese bei höheren Spannungen dauerhaft sperren, sodass ein einzelner Halbleiter lediglich mit der Hälfte der Zwischenkreisspannung belastet wird. Ein günstiger Umschaltpunkt für  $X_1$  ergibt sich nach Kapitel 2.2 somit bei einer Zwischenkreisspannung von 900V für 1.200V bzw. 1.200V für 1.700V Halbleiter. Wie in Tabelle 3.1 dargestellt ist daher bei Einsatz von 1.200V Halbleitern eine maximale AC-Netzspannung von 540V<sub>ac</sub> und bei 1.700V Halbleitern nach Tabelle 3.2 von 690V<sub>ac</sub> ohne Hochsetzsteller sinnvoll für den gesamten Eingangsspannungsbereich realisierbar. Die Ergänzung der beschriebenen Schaltung mit einem zusätzlichen vorgelagerten Hochsetzsteller erscheint dagegen nicht vorteilhaft, da die erzielbare Kupferreduzierung der dann möglichen Netzspannung von 690V<sub>ac</sub> bzw. 900V<sub>ac</sub> die zusätzlichen Kosten des Hochsetzstellers nicht aufwiegt.

Tabelle 3.1: Betriebsmodi des 5L-NPCB6 mit 1.200V Halbleiter für S<sub>5</sub> und S<sub>6</sub>

Modus	Sternpunkt	U <sub>zk</sub>	U <sub>out</sub>	U <sub>ac,max</sub>
5-Level-Betrieb	X <sub>1</sub> geöffnet	750V...900V	±750V...±900V	900V <sub>ac</sub>
3-Level-Betrieb	X <sub>1</sub> geschlossen	900V...1.500V	±450V...±750V	540V <sub>ac</sub>

Tabelle 3.2: Betriebsmodi des 5L-NPCB6 mit 1.700V Halbleiter für S<sub>5</sub> und S<sub>6</sub>

Modus	Sternpunkt	U <sub>zk</sub>	U <sub>out</sub>	U <sub>ac,max</sub>
5-Level-Betrieb	X <sub>1</sub> geöffnet	750V...1.200V	±750V...±1.200V	900V <sub>ac</sub>
3-Level-Betrieb	X <sub>1</sub> geschlossen	1.200V...1.500V	±600V...±750V	690V <sub>ac</sub>

Für niedrigere Systemspannungen als 1.500V oder zukünftige Halbleiter mit besserer Höhenstrahlungsfestigkeit sei in dieser Arbeit zudem eine Anpassung dieser Schaltung vorgeschlagen. Die NPC-Schaltung kann aufgrund eines ähnlichen Betriebsverhaltens durch eine BSNPC-Schaltung ersetzt werden, sodass weiterhin ein 5-Level-Verhalten, jedoch nun bei reduzierten Durchlassverlusten, erzielt werden kann. Weiterhin erlaubt die Schaltung bei Einsatz von 1.700V Halbleitern für die bisherige 1.000V

Systemspannung das Einspeisen in das  $690V_{ac}$  Netz ohne Hochsetzsteller, da die volle Zwischenkreisspannung für jede Phase einzeln zur Verfügung steht.

Tabelle 3.3: Ausgangsspannungen bei 5L-NPC- und 5L-BSNPC Topologie mit B6

$S_1$	$S_2$	$S_3$	$S_4$	$S_5$	$S_6$	Ausgangsspannung
1	1	0	0	0	1	$+U_{pv}$
0	1	1	0	0	1	$+0,5 U_{pv}$
0	0	1	1	0	1	0V
1	1	0	0	1	0	0V
0	1	1	0	1	0	$-0,5 U_{pv}$
0	0	1	1	1	0	$-U_{pv}$

### 3.2.3 „Plus“ Wechselrichter

Als „Plus“ Wechselrichter werden in dieser Arbeit all jene Schaltungskonzepte bezeichnet, bei denen eine zugrundeliegende Topologie durch zusätzliche äußere Zwischenkreise insoweit ergänzt werden, dass zusätzliche Spannungslevels ermöglicht werden ohne die ursprüngliche Funktionsweise zu beeinflussen. Diese Zwischenkreise sind dabei so angeordnet, dass Strom über einen PV-Direktanschluss ohne Durchlaufen eines Hochsetzstellers aus dem PV-Feld in das Stromnetz eingespeist werden kann. Da die direkte Einspeisung nur möglich ist solange die PV-Spannung oberhalb der Netzspannung liegt, übernimmt ein weiterer Zwischenkreis mit integriertem Hochsetzsteller für den höheren Teil der Netzhälbwelle den Stromfluss. Während des Kommutierungsvorganges bleibt jedoch der PV-Zwischenkreisteil zugeschaltet, sodass als Kommutierungsspannung für den jeweils schaltenden Halbleiter lediglich die Differenz der Hochsetzstellerspannung und der PV-Eingangsspannung wirkt. Somit können die anfallenden Schaltverluste erheblich gesenkt werden. Abbildung 3.18 zeigt die Ergänzung der herkömmlichen B6-Schaltung durch äußere Hochsetzsteller-Zwischenkreise beispielhaft für eine einzelne Phase. Schalter  $S_2$  und  $S_5$  werden nicht zwingend benötigt, können jedoch für die vollständige Blindleistungsfähigkeit eingesetzt werden. Sie ermöglichen im Blindleistungsfall einen Stromfluss auch in Richtung des PV-Zwischenkreises.

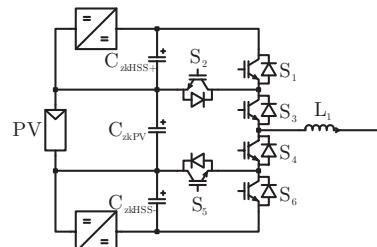


Abbildung 3.18: 4-Level B6+ Inverter (4L-B6+)

Die beschriebene Zwischenkreisergänzung lässt sich dabei auf viele bekannte Topologien anwenden. Für die Leistungselektronik sind hier vor allem die 2L-B6-Topologie aus [46], die 3L-NPC-Topologie aus [47] und die 3L-BSNPC-Topologie aus [48] sinnvoll, die hierdurch jeweils um zwei Spannungslevels ergänzt werden. Bei diesen drei Schaltungen (im Folgenden als B6+, NPC+ und BSNPC+ bezeichnet) bildet sich allerdings aufgrund des verdoppelten Zwischenkreises eine nicht unerhebliche Komplexität aus, die für Utility-Scale-Anwendungen ggf. problematisch sein kann. Allerdings findet gerade die B6+ Variante bereits bei größerer Leistung Anwendung in Zentralwechselrichtern der Firma PowerOne.

Aufgrund der Leistungsaufteilung zwischen PV- und Hochsetzstellerzwischenkreis kann eine Entlastung des Hochsetzstellers erreicht werden, sodass sich auch die Baugröße der Hochsetzstellerdrosseln verringert. Auch die Strombelastung der Halbleiter kann zeitgleich reduziert werden. Abbildung 3.19 zeigt für drei verschiedene Netzzspannungen die Leistungsaufteilung zwischen Hochsetzsteller und PV-Direktpfad. Abbildung 3.19a zeigt die Aufteilung für  $U_{ac}=690V$ , Abbildung 3.19b für  $U_{ac}=900V$  und Abbildung 3.19c für  $U_{ac}=1.100V$ .

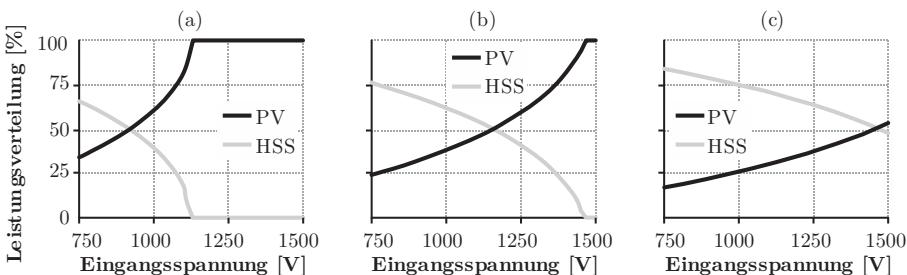


Abbildung 3.19: Leistungsaufteilung bei „Plus“-Topologien  
für Netze mit  $690V_{ac}$  (a),  $900V_{ac}$  (b) und  $1.100V_{ac}$  (c)

Die für Niederspannung relevanten verketteten Netzzspannungen von 690V und 900V erlauben somit eine Reduzierung des Bauvolumens des Hochsetzstellers bei dieser Konfiguration um mindestens 25%. Dabei gilt es allerdings zu beachten, dass die für die Ausgangsfilter belangvollen zusätzlichen Spannungslevels lediglich dann verfügbar sind, wenn auch der Hochsetzsteller verwendet wird. Demnach kann bei 690V-Netzen und einer PV-Eingangsspannung von 1.125V lediglich mit zwei statt vier (B6+) bzw. drei statt fünf (NPC+/BSNPC+) Spannungslevels eingespeist werden. Die Wahl eines 900V-Netzes erscheint somit für diese Art der Schaltungen für den angestrebten Einsatzzweck günstiger, da ein Betrieb mit der vollen Anzahl an Spannungslevels bis zu einer PV-Eingangsspannung von 1.470V möglich ist und somit der 1.500V Systemspannung entspricht.

Sowohl in Abhängigkeit der Sonneneinstrahlung als auch der eingespeisten Leistung schwankt die Spannung der PV-Generatoren. Da für den PV-Zwischenkreis keine Spannungserhöhung über den Hochsetzsteller durchgeführt werden kann, muss die Regelung des Wechselrichters dies berücksichtigen und die PV-Spannung als Variable für das Schaltmuster heranziehen. Sinkt die PV-Spannung, müssen die Halbleiterschalter des Hochsetzstellerzwischenkreises relativ zur Netzzspannung deutlich früher eingeschaltet werden als bei einer höheren PV-Eingangsspannung. Der zeitliche Verlauf des Dutycycles sowohl des Hochsetzsteller- als auch des PV-Kreises ist folglich direkt von der Eingangsspannung abhängig, während bei herkömmlichen Topologien mit vorgelagertem Hochsetzsteller der Modulationsindex lediglich moderat nachjustiert werden muss.

### 3.3 Zusammenfassung

Die 2-Level B6 und der 3-Level NPC sind bei Antriebstechnik und PV-Anwendung weit verbreitete Wechselrichtertopologien. Die B6-Topologie kann hierbei durch den kompakten Aufbau mit Halbbrückenmodulen im Vergleich zu anderen Schaltungsvarianten niederinduktiv verschaltet und mit der geringsten Anzahl an aktiven Gatterreiberschaltungen als dreiphasiger Wechselrichter betrieben werden. Aufgrund des kleineren Spannungshubs über dem Ausgangsfilter erscheint der NPC allerdings als guter Kompromiss zwischen Verschaltungsaufwand und Filtergröße – besonders für 1.500V, da die für Si-Halbleiter benötigte Serienschaltung zweier IGBTs die Vorteile der B6 aufzuwiegen scheint. Auch heute noch wird eine Vielzahl an spezialisierten Schaltungstopologien entwickelt. So wird der 3-Level BSNPC z.B. als Soft-Switching-Ausführung [49] derzeit für 1.000V Anwendungen hoch gehandelt. Auch bei Hochsetzstellern gibt es zahlreiche Topologieabwandlungen, die allesamt jedoch meist nur für kleinere und mittlere Leistungen sinnvoll umsetzbar sind. So stellen die in diesem Kapitel vorgestellten und beschriebenen Wechselrichtertopologien eine sinnvolle Wahl für ein 1.500V System höherer Leistung dar. Die Vor- und Nachteile der einzelnen Schaltungen sollen daher im nachfolgenden Kapitel detailliert untersucht und verglichen werden.



# 4 Bewertung und Vergleich

In Kapitel 3 wurde eine Übersicht an Hochsetzsteller- und Wechselrichterschaltungen gegeben, die für eine erhöhte PV-Systemspannung von Interesse sind und ggf. für den Einsatz in Kraftwerksgröße umsetzbar erscheinen. Neben der Schaltungstopologie selbst ist jedoch eine Vielzahl an Variablen zu berücksichtigen, die den späteren Betrieb mitunter stark beeinflussen. Neben der Wahl der Ausgangsspannung sind dies z.B. die Kombination aus Hochsetzsteller und Wechselrichterschaltung, die Schaltfrequenz der einzelnen Halbleiterschalter und die Wahl der Halbleiter selbst. Dieses Kapitel zeigt im Folgenden einen Überblick bekannter Vergleichsmethoden und stellt schließlich eine neu entwickelte Software zum automatischen Berechnen und Vergleichen von Schaltungseigenschaften vor, welche über Verlustberechnungen der Bauteile eine Bewertung bei verschiedenen Arbeitspunkten ermöglicht.

## 4.1 Überblick verschiedener Vergleichsansätze

Unter anderem in den Arbeiten von Thorsten Bülo [50] und Klaus Rigbers [51] werden Modelle zur Berechnung und Abschätzung von Verlusten in leistungselektronischen Komponenten hergeleitet und beschrieben. Die etablierten Vergleichsmethoden können dabei grob in vier Gruppen eingeteilt werden. Neben der gewichteten Betrachtung existiert die analytische Berechnung, die Schaltungssimulation als auch die numerische Bewertung. Zwischen allen Ansätzen können je nach Anforderung Teile verschiedener Modelle miteinander für einen Vergleich kombiniert und zusammen angewandt werden.

### 4.1.1 Gewichtete Betrachtung

Jedes Bauteil einer Schaltung wird bei der gewichteten Methode aus [52] mit Strom- und Spannungsbelastungsfaktoren versehen, die auf Basis von errechneten oder per Simulation gewonnen Werten normiert und miteinander verglichen werden. Besonders beim Halbleitervergleich erhält man mit dieser Methode nur eine grobe Näherung, die lediglich für eine rasche Einordnung einer Schaltung verwendet werden kann, da sowohl die Kennlinien des Bauteils als auch die dynamischen Eigenschaften vollständig vernachlässigt werden. Zudem ist lediglich ein von den physikalischen Bezugsparametern

tern losgelöster Vergleich möglich, da in der Regel mit normierten Werten gerechnet wird.

Die gewichtete Betrachtung folgt dabei der Idee, dass ein Halbleiter aufgrund des stromabhängigen Spannungsabfalls idealisiert und linearisiert als Serienschaltung des Bahnwiderstands  $r_{on}$  mit einer Spannungsquelle  $u_{CEO}$  gesehen werden kann, wobei sich der gesamte Spannungsabfall über dem Bauteil wie in Formel (4.1) in Abhängigkeit des Bauteilstroms  $i_C$  darstellt:

$$u_{CE}(i_C) = u_{CEO} + r_{on} \cdot i_C \quad (4.1)$$

Der zeitliche Verlauf der Durchlassverluste folgt dann demnach Formel (4.2):

$$p_{cond}(t) = u_{CE}(i_C(t)) \cdot i_C(t) = u_{CEO} \cdot i_C(t) + r_{on} \cdot i_C^2(t) \quad (4.2)$$

Die zum Schaltungsvergleich benötigten Mittelwerte der Durchlassverluste können schließlich wie in Formel (4.3) gezeigt mit dem Mittelwertstrom  $I_{av}$  sowie dem RMS-Stroms  $I_{rms}$  des Halbleiters näherungsweise ermittelt werden.

$$P_{cond} = \frac{1}{T} \int_0^T p_{cond}(t) dt = u_{CEO} \cdot I_{av} + r_{on} \cdot I_{rms}^2 \quad (4.3)$$

Der Vergleich der Schaltverluste wird ebenfalls vereinfacht über den Mittelwertstrom  $I_{av}$  der Bauteile und der beim Schaltvorgang angenommenen Kommutierungsspannung  $U_{sw}$  berechnet, wie Formel (4.4) zeigt.

$$P_{sw} = I_{av} \cdot U_{sw} \quad (4.4)$$

Für den gewichteten Schaltungsvergleich geht man nun zunächst vom Einsatz identischer Halbleiter aus, sodass die bauteilspezifischen Parameter  $u_{CEO}$  und  $r_{on}$  durch eine Normierung entfallen können. Die zum Vergleich verwendeten, gewichteten Faktoren für die Strom- und Spannungsbelastung der Halbleiter können nun deutlich vereinfacht aufgestellt werden. Formel (4.5) und (4.6) zeigen die summierten Mittelwert- und RMS-Ströme aller verwendeten Halbleiter, welche zusätzlich auf den Zwischenkreisstrom einer gewählten Referenztopologie normiert sind, während Formel (4.7) die mittlere Kommutierungsleistung gewichtet mit einem Sperrspannungsfaktor  $\epsilon$  und der Schaltfrequenz  $f_{sw}$  normiert auf die Werte der Referenzschaltung zeigt.

$$F_{TotalMeanCurrent} = \frac{\sum(I_{i,av})}{I_{Zk,Ref}} \quad (4.5)$$

$$F_{TotalRMSCurrent} = \frac{\sum(I_{i,rms}^2)}{I_{zk,Ref}^2} \quad (4.6)$$

$$F_{TotalSwitchingLoss} = \frac{\sum(I_{i,av} * U_{i,sw} * \varepsilon_i * f_{i,sw})}{I_{zk,Ref} * U_{zk,Ref} * f_{sw,Ref}} \quad (4.7)$$

Detailliertere und vor allem bauteilabhängige Berechnungen lassen sich mit den so gewonnenen drei Faktoren nicht ohne einen erheblichen Mehraufwand ermitteln, da sämtliche physikalischen Parameter aufgrund der durchgeföhrten Normierungen entfallen. Auch ein Vergleich zwischen verschiedenen Spannungsklassen der Halbleiter gestaltet sich schwierig, da z.B. die unterschiedlichen Schaltverhalten von 1.200V und 1.700V IGBTs lediglich über Gewichtungsfaktoren berücksichtigt werden können.

#### 4.1.2 Analytische Berechnung

Ein analytischer Ansatz (z.B. in [53], [54] oder [55]) versucht sämtliche Schalt-handlungen der zu untersuchenden Schaltung getrennt voneinander als Formel darzu-stellen und durch Verbindung der ermittelten Formeln ein Gesamtbild der elektrischen Schaltung mathematisch abzubilden. Neben dieser Unterscheidung von Schaltzuständen ist zudem ebenfalls eine Betrachtung der Schaltung im Zeitbereich als auch eine Be-trachtung im Frequenzbereich möglich. Dies wird vor allem für Schaltungen der Hoch-frequenztechnik sowie Unterhaltungstechnik durchgeföhrert. Ein Werkzeug zur Schal-tungsuntersuchung stellt auch die Steady-State-Analyse dar, bei der lediglich die Zu-stände in eingeschwungenem Zustand betrachtet werden, sodass nicht-eingeschwungene Betriebspunkte (z.B. Ausgleichsvorgänge beim Einschalten einer Schaltung) nicht be-trachtet werden.

Können sämtliche Spannungs- und Stromverläufe einer Schaltung mathematisch beschrieben werden, so müssen die Abhängigkeiten der Größen untereinander aufge-stellt und ebenfalls mathematisch sinnvoll in Verbindung gebracht werden. Meist dient hier eine parallele Simulation als Referenz zum mathematischen Modell der jeweiligen Schaltung. Ist ein analytisches Modell einer Schaltung schließlich arbeitsfähig, so kann jede mögliche Betriebsart der Schaltung detailliert betrachtet und optimiert werden. Ein optimiertes Design der später aufzubauenden Schaltung ist somit als Ergebnis der Berechnungen möglich.

In der Literatur werden für das Erstellen und Einrichten eines einzelnen analyti-schen Modells einer Schaltung in Abhängigkeit der Komplexität zwischen zwei und vier Monaten eingerechnet, während die Optimierung des jeweiligen Modells zusätzlich ein bis zwei Wochen beansprucht. Eine Vergleichsbetrachtung zu einer anderen Topologie

bedeutet je nach Art und Anzahl der Unterschiede meist ein komplettes Redesign des Modells. Auch die Veränderung von wichtigen Parametern, wie z.B. der Modulationsart oder der Komponenten selbst, bedeutet meist umfangreiche Änderungen. Somit erscheint die analytische Berechnung zunächst für einfache Topologien (z.B. Hoch- und Tiefsetzsteller) eine sinnvolle Lösung zu sein. Für komplexere Schaltungen mit vier oder mehr Halbleitereschaltern überwiegen jedoch die beschriebenen Nachteile.

#### 4.1.3 Verlustsimulation

Die Simulation elektronischer Schaltungen hat sich in den vergangenen Jahrzehnten als hilfreiches Werkzeug etabliert, um das Verhalten einer Schaltung ohne einen realen Aufbau testen zu können. Unter Verwendung von Halbleitermodellen der jeweiligen Hersteller kann z.B. unter Einbeziehung der standardisierten Simulationschnittstelle SPICE in verschiedenen Genauigkeitsstufen ein Bauteil parametriert und simuliert werden. Die benötigte Berechnungszeit ist dabei von der Detailtiefe des jeweiligen Bauteilmodells direkt abhängig. Soll beispielsweise ein Kommutierungsvorgang möglichst genau abgebildet werden, so muss mit Simulationsschrittweiten von wenigen Nano- bis hin zu Pikosekunden gearbeitet werden um die Wechselwirkungen z.B. zwischen Bauteilkapazitäten und den Leitungsinduktivitäten berücksichtigen zu können. Für idealisierte Schaltvorgänge genügt dagegen eine Simulation im Mikrosekundenbereich.

Für die Leistungselektronik haben sich in den vergangenen Jahren neben Mathworks „SimPowerSystems“ vor allem die Software Ansys „Simplorer“ und Plexim „PLECS“ auf dem Markt etabliert. Diese Softwarepakete stellen Bauteile wie IGBTs, MOSFETs, Dioden, magnetische und kapazitive Bauteile jeweils als lineares Gleichungssystem dar. Mittlerweile unterstützen sie neben den Strom- und Spannungsverläufen auch thermische und magnetische Simulationen unter Verwendung einer hinterlegten Datenbank für die jeweiligen Materialeigenschaften und Halbleiterverluste.

Richtet man eine Simulation sorgfältig ein, so kann das Verhalten einer Schaltung realitätsnah und die Wechselwirkungen der einzelnen Komponenten untereinander nachgebildet sowie anschließend betrachtet werden. Aufgrund der benötigten Anfangswerte der Differentialgleichungen ist allerdings ein Einschwingvorgang des zu simulierenden Systems nicht vermeid-, sondern durch geschickte Wahl der Bauteilparameter und -voreinstellungen lediglich minimierbar. Dabei ist die Simulation jeweils stark abhängig von den Eingangs- und Ausgangsgrößen und bei komplexeren Schaltungen häufig nur innerhalb der eingestellten Parameter stabil. Möchte man daher einen Parametersweep z.B. der Ausgangsleistung für eine Wechselrichterschaltung mit Netzeinspeisung vornehmen, so sind ein entsprechender dynamischer Strom- und Spannungsregler nebst übergeordnetem Steuerungssystem zu implementieren. Die Simulation nimmt daher schnell an Komplexität zu und die Ausführungsgeschwindigkeit wird reduziert.

Weiterhin sind detaillierte Kenntnisse der Halbleiteransteuerung und der Modulationsstrategien notwendig. Andernfalls können die Spannungs- und Stromverhältnisse bei Netzeinspeisung nur ungenügend nachgebildet und Verluste nur unzureichend simuliert werden. Die Hersteller sind bestrebt, die Simulationsprogramme fortwährend zu erweitern, jedoch lassen sich z.B. Vergleiche von verschiedenen Halbleitern oder ganzen Topologien nur aufwendig durchführen.

#### 4.1.4 Numerische Bewertung

Einen Kompromiss zwischen Genauigkeit, Geschwindigkeit, Aufwand und Detailliefe der Ergebnisse stellt die numerische Bewertung einer Stromrichtertopologie dar. Die zeitlichen Verläufe von Strom- und Spannung der meisten leistungselektronischen Schaltungen können mit überschaubarem Aufwand als idealisierte Gleichungen für jedes einzelne Bauteil aufgestellt und berechnet werden. Zwar verbleiben dabei unter anderem parasitäre Induktivitäten z.B. des Kommutierungskreises oder andere nicht-ideale Einflüsse einer realen Schaltung weitgehend unberücksichtigt bzw. werden nur idealisiert betrachtet, jedoch sind diese Einflüsse für die Berechnung von Bauteilverlusten für den angestrebten Topologievergleich zunächst vernachlässigbar oder z.B. im Falle der Schaltüberspannung als Faktor einer bekannten Kommutierungsspannung aufrechenbar.

Bei angelegter Spannung steigt ein Strom innerhalb einer Drossel stets linear an, sodass unter Verwendung von aufgestellten Systemgleichungen einzelne Momentaufnahmen von Bauteilen vergleichbar zu einer Simulation berechnet werden können, so lange die Einschaltzeitdauer eines Halbleiterschalters und die Spannungsverhältnisse bekannt sind. Gegenüber einer Simulation sind bei dieser numerischen Berechnung die einzelnen Ergebnisse nicht untereinander verknüpft und üben somit keinen Einfluss aufeinander aus. Daher sind auch keine komplexen, voneinander abhängigen elektrischen Zusammenhänge darstellbar, da der Berechnungsfluss nur als Top-Down-Berechnung vorgesehen ist. Jedoch erhöht dies sowohl die Berechnungsgeschwindigkeit als auch die Stabilität der Berechnung, da die Momentaufnahmen der Schaltung jeweils auf den eingegebenen leistungselektronischen Gleichungen basieren.

Die Ergebnisse der Momentaufnahmen für Strom und Spannung der einzelnen Bauteile werden schließlich analog zur Simulation in Datenbanken mit Halbleitereigenschaften geführt. Diese Datenbanken enthalten Informationen zu strom- und temperaturabhängigen Spannungsabfällen sowie Schaltenergien in Abhängigkeit des Bauteilstroms, der Spannungen und der Bauteil-Temperaturen, die über eine zuvor erfolgte Vermessung von realen Bauteilen oder anhand der Datenblattangaben ermittelt wurden. Unter Verwendung der berechneten Momentaufnahme kann so für einen einzelnen Zeitschritt die anfallende Verlustleistung berechnet und über die thermischen Eigenschaften die Junction-Temperatur innerhalb eines Bauteils abgeschätzt werden. Eine

Berechnung mehrerer hundert Momentaufnahmen führt schließlich zu einer hinreichend guten Abbildung der zeitlichen Signalverläufe innerhalb einer leistungselektronischen Schaltung.

Der bei Simulationen unvermeidbare Einschwingvorgang ist durch die Verwendung fester Gleichungssysteme bei dieser Methode nicht vorhanden, sodass die Verlustberechnung bereits ab dem ersten Berechnungspunkt stabil arbeitet. Über eine zeitdiskrete Mittelwertbildung kann schließlich eine gemittelte Verlustleistung für einzelne Bauteile berechnet und somit schließlich eine hinreichend gute Aussage über eine Schaltung getroffen werden. Unter der Annahme eines periodischen AC-Netzes als auch eines symmetrisch arbeitenden Wechselrichters genügt schließlich auch die Betrachtung der Hälfte einer einzelnen AC-Netzperiode, um aussagekräftige Ergebnisse bei einem Minimum an Berechnungsaufwand zu erhalten.

## 4.2 Benchmarking-Software „TopBench“

Basierend auf dem in Kapitel 4.1.4 vorgestellten Prinzip der numerischen Bewertung soll an dieser Stelle eine im Rahmen dieser Arbeit entwickelte Software vorgestellt werden. Die in Embarcadero „Delphi XE2“ programmierte Software „TopBench“ soll dabei unter anderem einen Topologievergleich bei verschiedenen Parametern mit vertretbarem Aufwand ermöglichen. Dabei wurde besonderen Wert auf die Wiederverwendbarkeit und die einfache Bedienung des Programms gelegt, um das Softwarepaket für zukünftige Projekte ebenfalls leicht und ohne Programmumpassungen verwenden zu können, da erfahrungsgemäß Topologievergleiche oder eine Halbleiterauswahl am Anfang der meisten leistungselektronischen Entwicklungen stehen.

Für die Berechnung einer leistungselektronischen Schaltung müssen dabei lediglich wenige Einstellungen zu den verwendeten Bauteilen, der Ansteuerung und den elektrischen Eigenschaften der Schaltung vorgenommen werden. So wählt man zunächst die Art des Bauteils in Form eines Halbleiterschalters (MOSFET, IGBT, JFET, etc.), einer Diode oder eines Widerstands. Hierbei müssen Angaben zu den Verlusteigenschaften des Bauteils vorgenommen werden. Bei Halbleiterschaltern und Dioden werden hierbei über einen Assistenten Verlustdaten aus einem Datenblatt oder Messungen importiert. Bei einem Widerstand werden Material (Kupfer, Eisen, etc.) und Konstruktions-eigenschaften (Leitungslänge, Querschnitt, Temperaturabhängigkeit, etc.) eingegeben.

Anschließend kann über einen weiteren Konfigurationsdialog der wirksame Strom für das jeweilige Bauteil, die Ansteuerung gemäß Anhang C, der Stromripple sowie die Spannungsverhältnisse ausgewählt werden. Es wird dabei generell zwischen DC/DC-Steller und DC/AC-Steller unterschieden. Bei herkömmlichen DC/DC-Wandlern braucht lediglich eine einzelne Schalthandlung betrachtet zu werden, sodass

die Ausführungsgeschwindigkeit hier deutlich erhöht werden kann. Bei einem DC/AC-Wandler muss hingegen für die üblichen Wechselrichterschaltungen mindestens eine Hälfte der Netzperiode betrachtet werden, wobei jeweils die Integrationsgrenzen, die Modulationsstrategie und andere Faktoren eingestellt werden können.

Nach Wahl der Anzahl an parallelen und seriellen Bauteilen sowie der Wahl der Temperatur des Kühlkörpers und der allgemeinen Schaltungsparameter (Eingangsspannung, AC-Ausgangsspannung, Netz-Frequenz, Anzahl der Berechnungsschritte, etc.) kann der zeitliche Verlauf für Ströme und Spannungen sowie die Verluste für jedes Bauteil betrachtet und ausgewertet werden. Über die implementierten Auswertungsfunktionen können Parametersweeps über die Spannungen, die Schaltfrequenzen und die Leistungen durchgeführt werden. Eine Berechnung des Wirkungsgrades über die Leistung und Spannung ist zudem ebenfalls möglich. Da sämtliche Funktionen als parametrisierbare Gleichungen vorliegen, können die meisten Funktionen in Echtzeit aktualisiert werden. Abbildung 4.1 zeigt beispielhaft das geöffnete Hauptfenster des Programms.

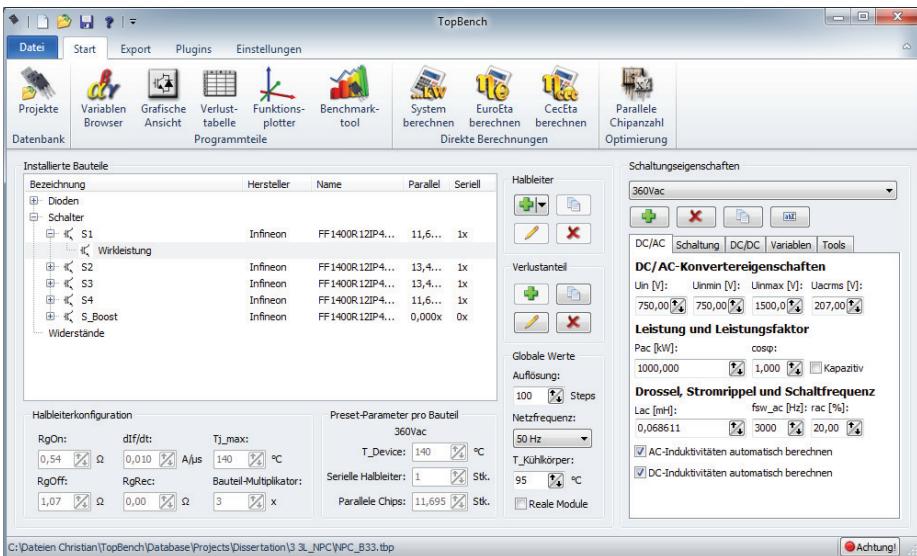


Abbildung 4.1: Entwickelte Berechnungssoftware „TopBench“

Mit dem Programm ist es weiterhin möglich, über die hinterlegten Datenbanken nicht nur einen Vergleich von Schaltungstopologien durchzuführen, sondern auch die Eigenschaften einzelner Halbleiter miteinander zu vergleichen. Weiterhin kann über die automatische Chipflächenoptimierung (siehe Kapitel 4.2.2) eine optimale Konfiguration für eine Parallelschaltung mehrerer Halbleiterchips gefunden werden. Dies ist bislang

nur mit sehr zeitaufwendigen, manuellen Methoden möglich gewesen. Eine Auflistung wichtiger Funktionen des Programms ist in Anhang E aufgeführt.

## 4.2.1 Halbleiterverluste

### 4.2.1.1 Durchlassverluste

Verlustleistung entsteht, wenn über einem stromdurchflossenen Leiter eine Spannung abfällt. Das Produkt aus Strom und Spannung ergibt hierbei die momentan anfallende Verlustleistung, die als Wärme vom Bauteil emittiert wird. Diesem Verlustmechanismus ist sowohl jeder Vollleiter aus z.B. Kupfer oder Aluminium unterlegen als auch ein leitend geschalteter Halbleiter. Die Halbleiter bilden dabei, anders als z.B. ein reiner Kupferleiter, aufgrund ihres p-n-Übergangs einen signifikanten, stromabhängigen Spannungsabfall, der für einen Silizium-IGBT beispielhaft in Abbildung 4.2 dargestellt ist. Zusätzlich zu der Stromabhängigkeit ist auch die Temperatur des jeweiligen Bau teils einzubeziehen, da diese vor allem bei höheren Bauteilströmen einen nicht zu vernachlässigenden Einfluss auf den Spannungsabfall besitzt.

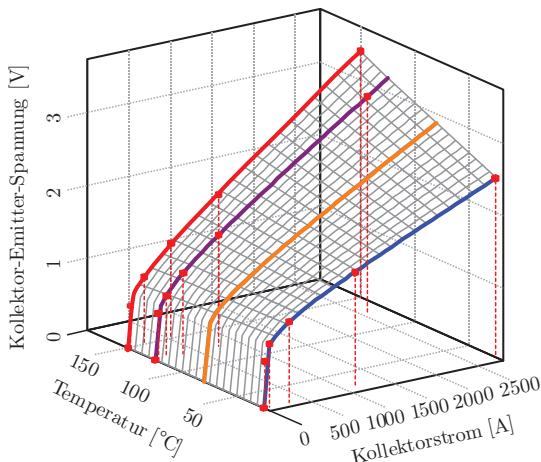


Abbildung 4.2: Spannungsabfall eines IGBTs über Kollektorstrom und Temperatur

Um eine möglichst hohe Genauigkeit zu erhalten, wird innerhalb des Berechnungsprogramms zwischen einzelnen Stützpunkten über den Bauteilstrom eine Fitting-Kurve unter Verwendung des Levenberg-Marquard-Algorithmus gebildet. Die logarithmische Abhängigkeit ist in Formel (4.8) dargestellt. Für SiC-Halbleiter kann alternativ eine nicht-logarithmische Abhängigkeit als Polynomdarstellung nach Formel (4.9) verwendet werden.

$$U_{CE}(I_C) = \alpha \cdot \ln(\beta \cdot I_C) + \gamma \cdot I_C \quad (4.8)$$

$$U_{CE}(I_C) = \alpha + \beta \cdot I_C + \gamma \cdot I_C^2 \quad (4.9)$$

Da die Bauteiltemperatur ebenfalls als Variable zu berücksichtigen ist, wird nach Ermittlung der drei Koeffizienten schließlich eine weitere Fitting-Funktion zwischen allen errechneten Temperaturkurven gebildet. Auf diese Weise kann eine 3D Kurvenbeschreibung der Verluste ermittelt werden, wie in Abbildung 4.2 gezeigt.

#### 4.2.1.2 Schaltverluste

Reale Halbleiterschalter können sowohl Bauteilstrom als auch -spannung nur mit einer endlichen Änderungsgeschwindigkeit abbauen oder ansteigen lassen. Abbildung 4.3 und Abbildung 4.4 zeigen jeweils für das Ein- und das Ausschalten eines typischen IGBTs die hierbei auftretenden Verlustenergien, die durch das Überschreiten von Kollektor-Emitter-Spannung und Kollektorstrom auftreten. Vor allem bei höherinduktiven Zwischenkreisen ist der Abschaltvorgang von Interesse, da aufgrund von parasitären Induktivitäten die Sperrspannung kurzzeitig deutlich über den erwarteten Wert der Zwischenkreisspannung ansteigen kann. Zusätzlich kommt bei IGBTs je nach Halbleiterkonstruktion der so genannte Tail-Strom zum Tragen. Trotz nahezu vollständigem Erreichen der Sperrspannung führt dabei der IGBT für eine begrenzte Zeit den Kollektorstrom weiter, sodass besonders beim Abschaltvorgang überhöhte Schaltverluste zu erwarten sind. IGBTs der neuesten Generationen sind hier allerdings in der Lage, diesen Vorgang sogar vollständig zu vermeiden.

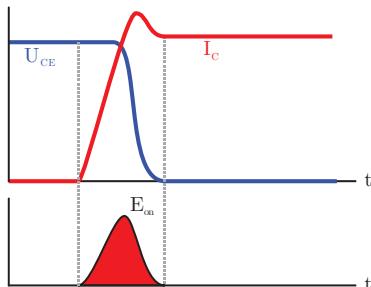


Abbildung 4.3:  
Einschaltverluste eines IGBTs

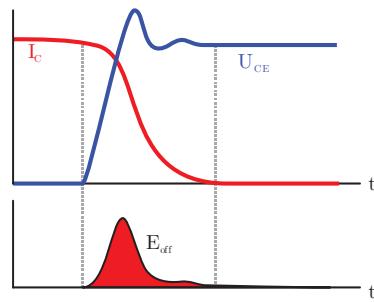


Abbildung 4.4:  
Ausschaltverluste eines IGBTs

#### 4.2.1.3 Verlustberechnung

Für eine hinreichend genaue Berechnung der Durchlassverluste ist es für das angestrebte Ziel ausreichend, auf Basis des Bauteilstromes und der vorherrschenden Bauteiltemperatur den Spannungsabfall anhand der in Kapitel 4.2.1.1 beschriebenen Kenn-

linien zu errechnen und diese mit dem zeitlichen Verlauf des Bauteilstroms zu multiplizieren. Dynamische Ausgleichsvorgänge können, soweit vorhanden, für die Berechnung der Durchlassverluste an dieser Stelle vernachlässigt werden. Die gemittelten Durchlassverluste berechnen sich somit nach Formel (4.10).

$$P_{cond} = \frac{1}{T} \int_0^T i_c(t) \cdot u_{CE}(i_c(t)) dt \quad (4.10)$$

Umfangreicher als die Berechnung der Durchlassverluste stellen sich zunächst die Verluste dar, die beim Ein- und Ausschalten eines Halbleiters anfallen. Betrachtet man erneut Abbildung 4.3 und Abbildung 4.4, so ist die Berechnung der Schaltverluste vergleichbar zu den Durchlassverlusten lediglich eine Multiplikation des Bauteilspannungsabfalls und des Bauteilstroms. Da sich zum Zeitpunkt des Schaltens sowohl Spannung als auch Strom schnell über die Zeit ändern, scheint eine exakte zeitliche Berechnung beider Signale mit höherer zeitlicher Auflösung unvermeidbar. Abbildung 4.5 zeigt beispielhaft eine zeitdiskrete Berechnung der Multiplikation beider Signale. Um eine hinreichend hohe Auflösung zu erhalten, müssen für die Verlustberechnung mindestens 30 bis 50 Momentaufnahmen der Schaltung (siehe Kapitel 4.1.4) und je nach Halbleiter mit einem  $\Delta t$  von wenigen Nanosekunden berechnet werden, um die Schaltenergie als Integration der Verlustleistung mit einem vertretbaren Fehler errechnen zu können. Dies erhöht die gesamte Berechnungszeit des Systems und setzt Kenntnisse über das Schaltverhalten bzgl. der Strom- und Spannungskurven voraus.

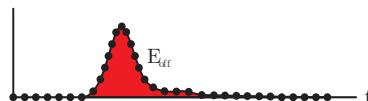


Abbildung 4.5: Diskretes Integrieren über zeitlichen Verlauf der Schaltverluste

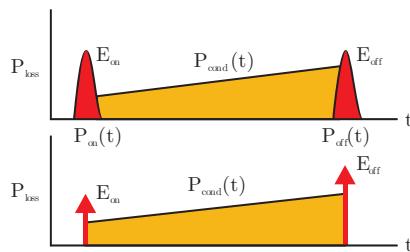


Abbildung 4.6: Substitution exakter zeitlicher Verläufe durch Energieimpulse

Eine für die numerische Berechnung besser geeignete Methode sieht nicht die Ermittlung der Schaltenergie als Integration momentaner Werte der Verlustleistung

vor, sondern arbeitet mit einer Verlustdatenbank, in welcher Werte für die Schaltenergien in Abhängigkeit der Bauteilströme, der Kommutierungsspannung sowie der Bauteiltemperatur vorliegen. Abbildung 4.6 zeigt die Substitution der Verlustleistungsflächen durch Energieimpulse jeweils für den Ein- und Ausschaltvorgang. Die Berechnung der Durchlassverluste wird hierbei nicht beeinflusst. Die Berechnung der gemittelten Schaltverluste beispielsweise eines IGBTs erfolgt dann unter Berücksichtigung des Kollektorstroms, der Kollektor-Emitter-Spannung und der Temperatur anhand der Formeln (4.11) und (4.12).

$$P_{on} = \sum_{i=0}^{f_{sw}/f_N - 1} E_{on}(i_{C,on}(t(i)), u_{CE}(t(i)), T_J) \cdot f_N \quad (4.11)$$

$$P_{off} = \sum_{i=0}^{f_{sw}/f_N - 1} E_{off}(i_{C,off}(t(i)), u_{CE}(t(i)), T_J) \cdot f_N \quad (4.12)$$

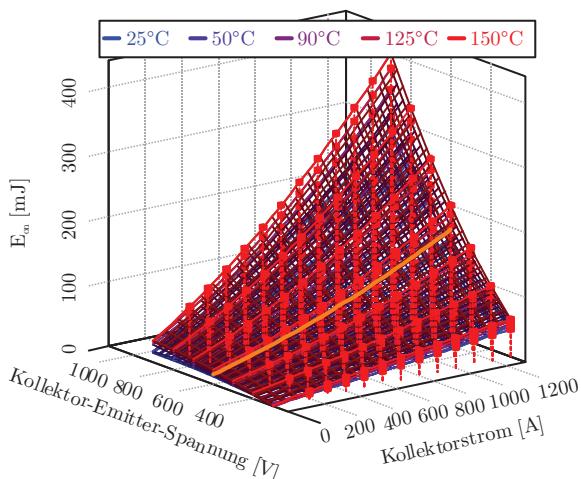


Abbildung 4.7: Schaltverlustenergien über Kollektorspannung, Strom und Temperatur

Ein Kennlinienfeld der Schaltenergien einer automatischen Vermessung eines IGBTs (siehe Kapitel 4.2.1.4) sei hier beispielhaft in Abbildung 4.7 aufgeführt. Dabei wird zwischen den einzelnen Stützpunkten der Schaltenergie analog zu den Durchlassverlusten eine Fitting-Funktion ausgeführt, sodass eine 3D-Oberflächenbeschreibung sowohl über den Bauteilstrom, die Kollektorspannung als auch die Temperatur gebildet

werden kann. Die Berechnung der Schaltenergie über eine Polynomdarstellung ist in Formel (4.13) dargestellt. Dabei liegen für verschiedene Bauteilspannungen und Temperaturen eigene Koeffizienten vor, sodass bei Berechnung der Verluste für einen gewünschten Betriebspunkt zwischen mehreren Verlustkurven interpoliert werden muss.

$$E_{sw}(I_C) = \alpha + \beta \cdot I_C + \gamma \cdot I_C^2 \quad (4.13)$$

Die im Berechnungsprogramm „TopBench“ verwendete numerische Methode zur Berechnung der anfallenden Verluste über die Zeit soll im Folgenden erläutert werden. Abbildung 4.8 zeigt hierfür den prinzipiellen Ablauf der Berechnung von DC/AC-Durchlassverlusten für ein einzelnes Bauteil, Abbildung 4.9 analog hierzu den Ablauf für DC/AC-Schaltverluste.

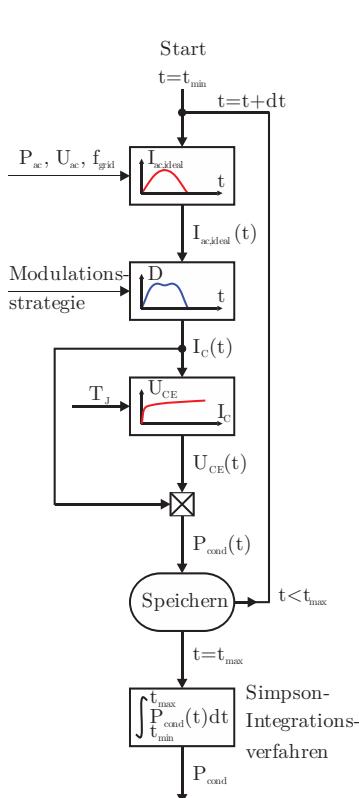


Abbildung 4.8: Berechnung Durchlassverluste für AC-Ströme

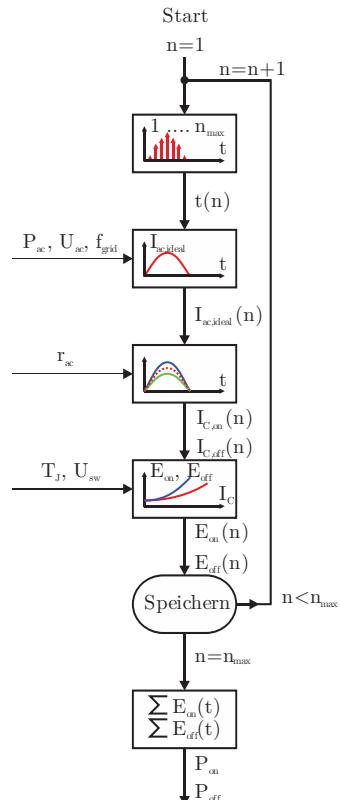


Abbildung 4.9: Berechnung Schaltverluste für AC-Ströme

Die Berechnung der Verluste für einen DC/DC-Steller kann grundsätzlich vergleichbar durchgeführt werden. Da in einer DC/DC-Schaltung jedoch zumeist keine Modulation der Schaltzeiten vorgenommen wird, kann hier der Berechnungsaufwand reduziert werden. Abbildung 4.10 zeigt den Ablauf der Berechnung für die Durchlassverluste, während Abbildung 4.11 die Berechnung für die Schaltverluste zeigt.

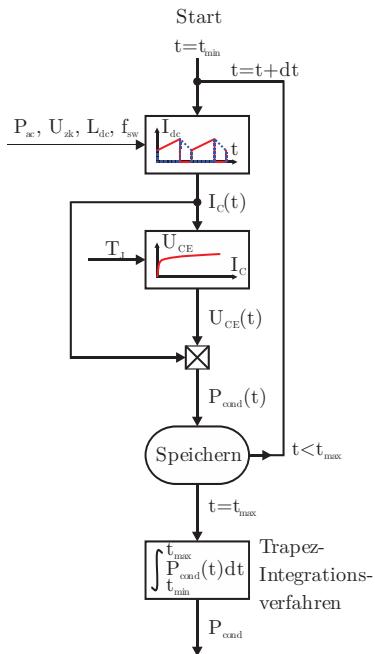


Abbildung 4.10: Berechnung Durchlassverluste für DC-Ströme

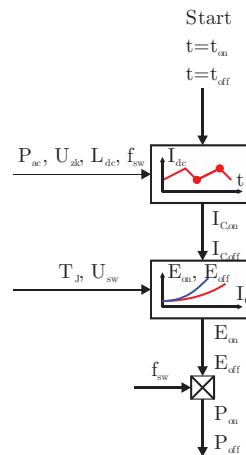


Abbildung 4.11: Berechnung Schaltverluste für DC-Ströme

Vergleichbar zu einem Simulationsprogramm mit zeitdiskretem Solver wird eine globale Zeitvariable  $t$  ausgehend von  $t=t_{min}$  mit einer festen Schrittweite  $dt$  bis zum Wert  $t=t_{max}$  im Programmablauf global inkrementiert. Für die Berechnung der AC-Durchlassverluste werden dabei zu jedem Zeitschritt auf Basis des idealen DC/AC-Stromverlaufs die momentane AC-Leistung und die AC-Spannung berechnet. Über die gewählte Modulationsstrategie und die jeweils vorherrschenden Spannungsverhältnisse wird dieser ideale zeitliche Verlauf des AC-Stroms anschließend in einen gewichteten Bauteilstrom für Dioden und Halbleiterschalter umgerechnet. Über die in Kapitel 4.2.1.1 vorgestellten Halbleiterdatenbanken und der eingestellten Bauteiltemperatur können somit unter Verwendung dieses Bauteilstroms nun der momentane Wert des Spannungsabfalls und darüber hinaus auch die anfallende Durchlassverlustleistung des

Bauteils berechnet werden. Nach Speichern dieses Wertes wird der nächste Zeitschritt angesprungen, bis die maximale Zeit  $t=t_{\max}$  erreicht wird. Über numerische Integrationsverfahren werden anschließend gemittelte Verlustleistungen für jedes Bauteil berechnet, über die neben den Schaltungswirkungsgraden letztendlich auch die Sperrschichttemperatur der einzelnen Halbleiterchips abgeschätzt werden kann.

Die Berechnung der DC/AC-Schaltverluste wird im Vergleich zu den Durchlassverlusten in abgewandelter Form durchgeführt. Statt eines kontinuierlichen Zeitindexes  $t$  wird auf Basis der bekannten Schaltfrequenz der Zeitpunkt jedes einzelnen Schaltereignisses an Stelle  $n$  berechnet und die Schaltung zu diesem Zeitpunkt berechnet. Dabei wird der momentane Bauteilstrom auf Basis der AC-Leistung, der Netzspannung und der Netzfrequenz berechnet und über die konfigurierte Netzdrossel die jeweiligen Hüllkurven für die Berücksichtigung des Stromripples ermittelt. Diese Hüllkurven erlauben einen Rückschluss auf den Ein- und Ausschaltstrom des jeweiligen Halbleiters. So ist realitätsnah unter Verwendung der vorkonfigurierten Bauteiltemperatur und Kommutierungsspannung die anfallende Schaltenergie auf Basis der hinterlegten Verlustdatenbank bestimmbar. Nach Abspeichern der ermittelten Werte wird das nächste Schaltereignis angesprungen, bis sämtliche Vorgänge durchlaufen und berechnet wurden. Über die Summe aller Ereignisse lässt sich schließlich die gesamte Ein- und Ausschaltverlustleistung der Halbleiter ermitteln.

Für die DC/DC-Verlustberechnung können einige Vereinfachungen angenommen werden, da meist keine Modulation des Dutycycles für einen Hoch- oder Tiefsetzsteller verwendet wird. Falls doch, wird die Berechnung vergleichbar zur DC/AC-Verlustberechnung durchgeführt. Analog zur DC/AC-Durchlassverlustberechnung wird bei der DC/DC-Variante ebenfalls eine Zeitvariable  $t$  von  $t_{\min}$  bis  $t_{\max}$  mit der Schrittweite  $dt$  inkrementiert. Allerdings entfällt die Verrechnung mit Modulationsstrategien, sodass direkt ein Bauteilstrom und somit über die hinterlegten Halbleiterinformationen ein Spannungsabfall über dem Bauteil unter Verwendung der eingestellten Chiptemperatur berechnet werden kann. Die Multiplikation aus Spannungsabfall und Bauteilstrom ergibt schließlich erneut die momentanen Bauteilverluste, welche abgespeichert werden, bevor zum nächsten Zeitschritt gewechselt wird. Schließlich wird nach Durchlaufen aller Zeitindizes eine Integration der Daten durchgeführt, bei der aufgrund des linearen Stromanstiegs das numerische Trapez-Näherungsverfahren angewandt wird.

Die Berechnung der DC/DC-Schaltverluste benötigen schließlich unter der Voraussetzung eines eingeschwungenen Systems lediglich zwei Berechnungspunkte. So wird lediglich ein Berechnungspunkt jeweils für das Ein- und das Ausschalten berechnet und schließlich erneut über die hinterlegte Bauteildatenbank in Schaltenergien umgerechnet. Nach der Multiplikation dieser Energien mit der gewählten Schaltfrequenz ergibt sich die Schaltverlustleistung unterteilt für Ein- und Ausschaltvorgang. Die Vorteile einer Simulation können bei dieser Form der Berechnung direkt mit den Vorteilen

einer analytischen Schaltungsberechnung verbunden werden. Sowohl die Einrichtungszeit der Schaltung kann auf diese Weise stark verkürzt werden als auch der Aufwand zur Stabilisierung des berechneten Systems, da die gewählte Berechnungsweise stets von einem eingeschwungenen System ausgeht.

#### 4.2.1.4 Automatisiertes Messen von Halbleiterverlusten mit „ComCell“

Eine realitätsnahe Berechnung der Halbleiterverluste einer Schaltung setzt eine fundierte und umfangreiche Datenbasis an Halbleiterverlustinformationen voraus. Die in Datenblättern der Hersteller hinterlegten Kurvenscharen und Angaben können zwar für einen ersten Vergleich herangezogen werden. Jedoch beschränken sich viele Hersteller auf Kurven für ein bis maximal drei Temperaturen meist bei der Hälfte der maximalen Sperrspannung. Unter Annahme eines linearen Verhaltens kann somit bereits ein Temperatur- und Spannungsprofil erstellt werden, sodass Zwischenwerte für Spannungsabfall und Schaltenergien interpoliert werden können. Da sich Halbleiter jedoch bei unterschiedlichen Temperaturen und Spannungsverhältnis nicht zwingend linear verhalten, ist eine genauere Betrachtung der Verluste unter bekannten Prüfbedingungen sinnvoll.

Zu diesem Zweck kann unter Verwendung einer Kommutierungszeile in Form eines Kondensatorzwischenkreises mit entsprechend niederinduktiver Verbindung, einer (Luft-)Spule zur Strombegrenzung und eines hochauflösenden Messinstruments mit Strom- und Spannungseingang, das Verhalten eines Halbleiters reproduzierbar vermessen werden. Abbildung 4.12 zeigt beispielhaft einen möglichen Aufbau einer Kommutierungszeile für die Vermessung eines IGBTs in Form eines Tiefsetzstellers mit entsprechender Messtechnik. Die Spannung des Bauteils wird dabei je nach Anforderung direkt über einen Tastkopf eines Oszilloskops oder, bei Durchlassverlusten, über eine entsprechende Clamping-Schaltung gemessen. Alternativ zum Clamping kann ein zusätzlicher Hilfsschalter die Sperrspannung aufnehmen, während der Prüfling bereits leitend geschaltet wird. Zusätzlich kann, je nach Anforderung, die Gatespannung des Testhalbleiters vermessen werden, um auf die Verzögerungszeiten des Bauteils schließen zu können. Der Bauteilstrom wird typischerweise über Shunts gemessen, deren Spannungsabfall direkt mit dem Strom korreliert. In der gezeigten Schaltung stellt schließlich eine Drossel mit Freilaufdiode eine notwendige Strombegrenzung dar, während der Zwi-schenkreis mit einer hohen Kapazität einen passenden Energiespeicher bereitstellt. Aufgrund des Fehlens eines sättigungsfähigen Kernmaterials vermeidet die Ausführung der stromanstiegsbegrenzenden Drossel als Luftspule Sättigungseffekte bei kurzzeitig auftretenden Peakströmen vollständig.

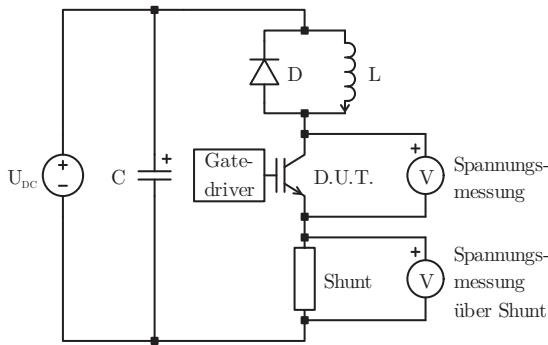


Abbildung 4.12: Beispiel für eine Kommutierungszelle mit Testbauteil (D.U.T.)

Aufgrund der Abhängigkeit der Halbleiterverluste von einer Vielzahl an möglichen Parametern bietet sich aufgrund der hohen Anzahl einzelner Messpunkte eine automatisierte Messung der Halbleiterverluste an. Neben der Spannung beeinflussen vor allem der Bauteilstrom, die Bauteiltemperatur und auch der verwendete Gatewiderstand das Verhalten. Im Rahmen dieser Arbeit wurde daher ein automatisches Messsystem entwickelt, mit dessen Hilfe vollautomatisch ein vorkonfigurierter Messvorgang für Halbleiter innerhalb der Kommutierungszelle durchlaufen werden kann. Das in Mathworks „Matlab“ entwickelte Programm „ComCell“ erlaubt dabei über angeschlossene Messinstrumente und Gateansteuerungen das automatische Vermessen von Halbleitern. Die auf diese Weise gewonnenen Daten können anschließend beispielsweise für die in 4.2.1.3 beschriebene Verlustberechnung des Programms „TopBench“ verwendet oder in einem automatisch erzeugten, interaktiven Messprotokoll archiviert und eingesehen werden.

Die Erfassung der Durchlassverluste als Spannungsabfall über der Halbleiterstrecke erfolgt unter Verwendung entweder einer Clamping-Schaltung mit Stromspiegel, wie beispielsweise in [56] vorgestellt, oder zusätzlichem Hilfsschalter. Bei der Clamping-Ausführung wird die hohe Sperrspannung schaltungstechnisch vom Spannungstastkopf ferngehalten. Über entsprechend angepasste Clamping-Schaltungen ist dabei ein verzögerungs-, offset- und störfreies Messen der Spannung möglich. Ohne Clampingschaltung übernimmt ein Hilfsschalter die hohe Sperrspannung, sodass auch hier eine optimale Tastkopfverstärkung für den geringen Spannungsabfall im Leitzustand gewählt werden kann. Anders als die Durchlassverluste stellen sich die Schaltverluste als zeitkritisch zu erfassende Energie dar. Nachfolgend wird der generelle Ablauf der Datenerfassung des automatisierten Messsystems beschrieben.

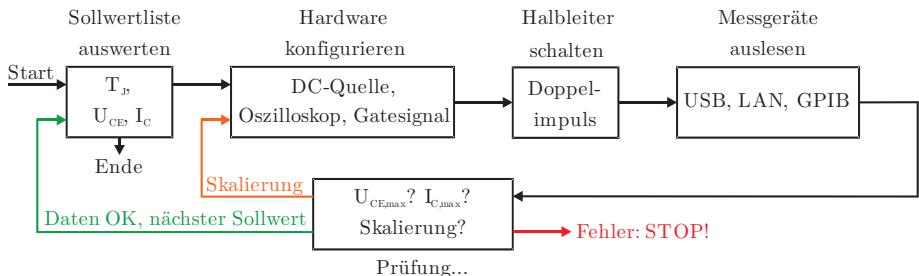


Abbildung 4.13: Ablauf der automatisierten Halbleitervermessung

Nach dem Start des automatischen Messvorgangs wird auf Basis der eingestellten Schrittweite, der Temperatur-, Strom- und Spannungsgrenzen sowie der verwendeten Messgeräte die angeschlossene Hardware per Steuerungssignal (z.B. per standardisierter GPIB-Verbindung) konfiguriert (siehe Abbildung 4.13). Nach erfolgter Einrichtung wird der Gatetreiber mit einem passenden Pulsmuster (in der Regel ein Doppelimpuls) und der zuvor aus der Spannung und der bekannten Induktivität berechneten Einschaltzeit aktiviert. Das vorkonfigurierte Messsystem nimmt hierbei über Trigger-Eingänge den zeitlichen Verlauf der Strom- und Spannungswerte in einer, für die Messung der Schaltverluste sinnvollen, zeitlichen Auflösung auf. Eine nachgelagerte Signalprüfung erkennt hierbei bereits Abweichungen von den erwarteten Größen. Liegt eine erkannte Abweichung innerhalb sicherer Grenzen, wird lediglich die Skalierung nachjustiert, um eine optimale Ausnutzung der Messgeräteeingänge sicherzustellen. Andernfalls wird bei Überschreiten von Sicherheitsgrenzen ein Fehler gemeldet und die automatische Messung gestoppt. Gibt die Signalprüfung das gemessene Datenpaket frei, wird der nächste Sollwert angesprungen, bis die zu messenden Werte abgearbeitet sind.

Die gemessenen zeitlichen Verläufe von Strom und Spannung lassen dabei unter Berücksichtigung des Messfehlers und der Messtoleranzen Rückschlüsse auf die statischen und dynamischen Halbleiterverluste zu. Halbleiterhersteller bieten in der Regel Definitionen an, die eine Umrechnung der gemessenen Strom- und Spannungsverläufe des Testhalbleiters nachvollziehbar bewerten und in geeignete Schaltenergien umrechnen lassen. Abbildung 4.14 zeigt die implementierten Zeiten und Pegelgrenzen für Gatespannung, Kollektorstrom und Kollektor-Emitter-Spannung zur Bestimmung der Bauteileigenschaften eines IGBTs und einer Leistungsdiode. Unter Verwendung der definierten Grenzen können somit auch Halbleitereigenschaften, wie z.B. Verzögerungs-, Anstiegs- und Abfallzeiten für Strom und Spannung, ermittelt werden. Für eine Verlustberechnung ist zunächst jedoch ausschließlich die Definition der Integrationsgrenzen der Ein- und Ausschaltenergien von Bedeutung.

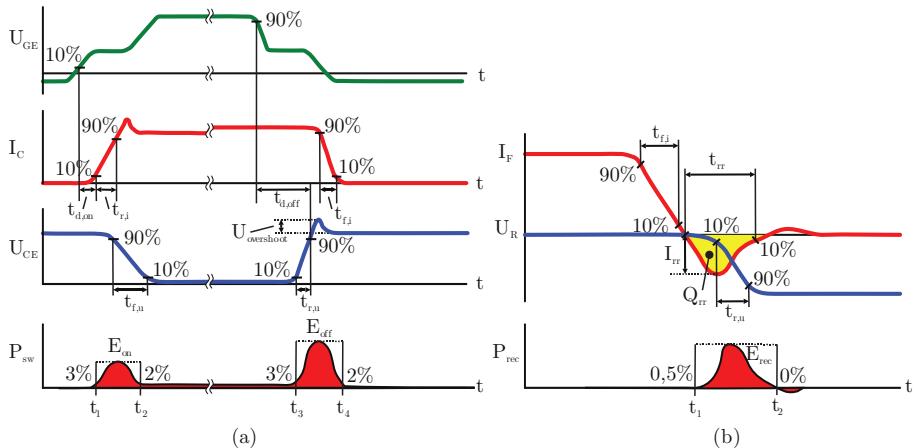


Abbildung 4.14: Mögliche Definition der Schaltverluste eines IGBTs (a) und einer Diode (b)

Auf Basis dieser Definitionen wertet das Analysetool der Messsoftware die aufgezeichneten Strom- und Spannungsverläufe vollautomatisch aus. Dabei werden die erkannten Grenzen jeweils grafisch dargestellt, um dem Benutzer eine direkte Bewertung der automatischen Erkennung zu ermöglichen. Besonders bei Messungen mit geringer Spannung und/oder geringem Strom können beim Schaltvorgang größere Oszillationen bei Strom und Spannung auftreten. Da IGBTs besonders bei geringen Kollektor-Emitter-Spannungen eine verhältnismäßig hohe parasitäre Kapazität aufweisen fördert dies somit die Störungen zusätzlich. In Abbildung 4.15 ist beispielhaft die grafische Oberfläche des Analysetools des automatischen Messsystems dargestellt. Neben den drei Messgrößen Gatespannung, Kollektor-Emitter-Spannung und Kollektorstrom werden die für jeden Messpunkt ermittelten Schaltenergien sowie die Schaltenergien aller Messpunkte als Verlauf über dem Kollektorstrom dargestellt. Ein interaktiver Messbericht in Form einer Excel-Tabelle kann abschließend für eine Messreihe vollautomatisch angelegt werden. Dabei werden nicht nur die Schaltenergien, sondern auch sämtliche Halbleitereigenschaften, wie z.B. Anstiegs- und Abfallzeit von Strom und Spannung, Gatedelay,  $dudt_{max}$ ,  $didt_{max}$  und die Abschaltüberspannung für jeden Datenpunkt ermittelt und ausgegeben. Über Hyperlinks innerhalb der Tabelle kann zudem das Analysetool an dem jeweiligen Messpunkt aufgerufen werden, um ggfs. Anpassungen an den Parametern vorzunehmen.

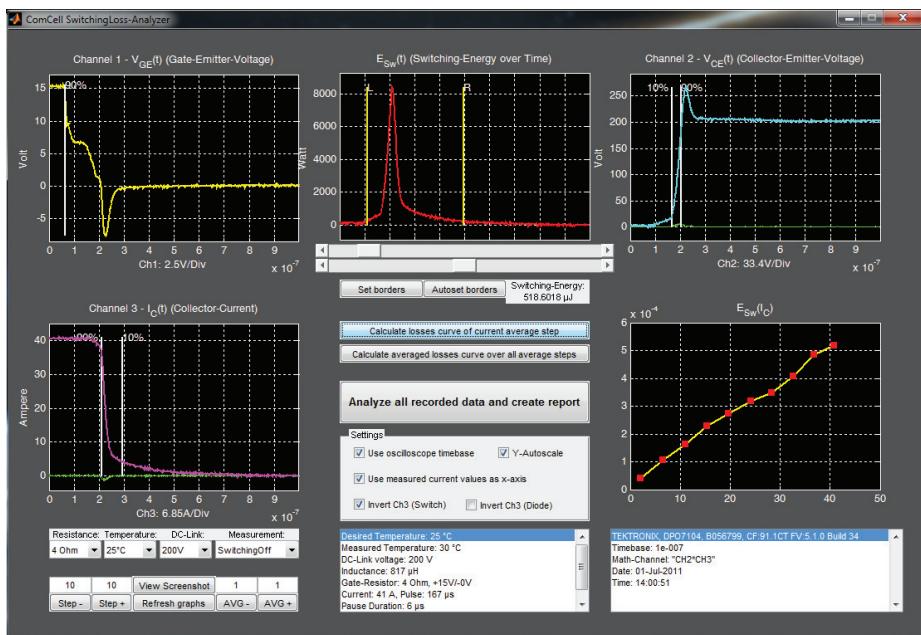


Abbildung 4.15: Entwickeltes automatisiertes Mess- und Analysesystem für Halbleiterverluste

#### 4.2.2 Chipflächenoptimierung

Bei hohen Leistungen ist es Stand der Technik Leistungshalbleitermodule in Parallelschaltung zu betreiben um hohe Ströme schalten zu können. Auch die Halbleitermodule selbst sind bereits eine Parallelschaltung von meist vier bis zwölf einzelnen Halbleiterchips. So ist es für die Auslegung von besonderem Interesse, wie viele dieser Halbleiterchips und somit auch der Halbleitermodule parallel geschaltet werden müssen, um einen bestimmten Strom sicher betreiben zu können. Unter Vernachlässigung der thermischen Kapazität des Moduls wirkt sich der Bauteilstrom direkt auf die Junction- und die Bodenplatten-Temperatur des Moduls aus. Also kann die Temperatur als Indikator für eine sinnvolle Auslegung herangezogen werden.

Mit Hilfe der Software „TopBench“ wird über die berechnete Verlustleistung unter Verwendung von thermischen Widerstandsangaben die Junction-Temperatur eines einzelnen Halbleiterchips berechnet. Liegen lediglich Verlustinformationen für ein gesamtes Modul vor, werden die Werte der Verlustdatenbank für einen einzelnen Halbleiterchip mit Hilfe der angegebenen Anzahl der Halbleiterchips innerhalb des Moduls automatisch berechnet. Schließlich wird in einer Schleife automatisch geprüft, ob die berechnete Junction-Temperatur des Halbleiterchips unterhalb der maximal erlaubten

Junction-Temperatur liegt. Ist dies der Fall, wird die Optimierungsschleife verlassen. Trifft dies nicht zu, wird die Anzahl an verwendeten parallelen Halbleiterchips inkrementiert und die Temperaturberechnung erneut durchgeführt. Abbildung 4.16 zeigt diesen Vorgang als grafischen Ablauf. Die Optimierungsschleife wird dabei für verschiedene Eingangsspannungen, Leistungen und Leistungsfaktoren durchgeführt, sodass sämtliche Betriebszustände einer Schaltung berücksichtigt werden.

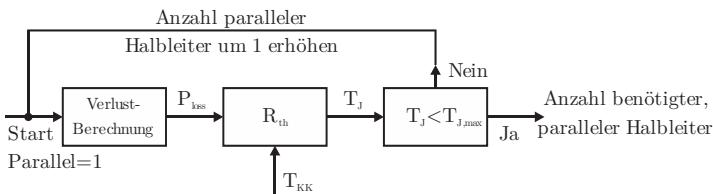


Abbildung 4.16: Ablauf für automatische Chipflächenoptimierung

Für einen theoretischen Topologievergleich lassen sich neben den real möglichen parallelen Halbleiterchips zusätzlich auch Bruchteile eines Halbleiterchips berechnen, sodass eine feinere Granularität einen besseren Vergleich der minimal benötigten Chipfläche für eine Stromrichtertopologie erlaubt.

#### 4.2.3 Verifizierung anhand Verlustleistungsmessungen

Neben durchgeführten Verifizierungen mit Simulationsergebnissen sollen die Ergebnisse der Berechnungssoftware mit real gemessenen Verlustleistungen validiert werden. Hierzu werden Messungen eines Serienresonanzwandlers, eines 10kW 3-Level NPC und eines 0,6MW Zentralwechselrichters mit B6-Topologie als Vergleichsbasis herangezogen. Da das Programm „TopBench“ vorerst ausschließlich für die Berechnung der Stromverluste einer Drossel vorgesehen ist, fließen daher AC-Verluste, wie z.B. Skin- und Proximity-Verluste eines magnetischen Bauteils, nicht in das Ergebnis mit ein. Da diese Verluste allerdings im Gesamtwirkungsgrad der elektrischen Messung der Vergleichsschaltungen eingeschlossen sind, ist ein direkter Vergleich der gemessenen und berechneten Verluste je nach Höhe der AC-Verluste nicht ohne Abweichung möglich. Die mit einem Leistungsmessgerät elektrisch erfassten Werte stellen zudem ausschließlich eine summierte Darstellung aller Verluste der Schaltung dar. So wird für die untersuchte Serienresonanzschaltung neben einzelnen Strom- und Spannungsmessungen zusätzlich zu der elektrischen Verlustleistungsmessung auch Ergebnisse einer Thermografiemessung für den Vergleich aufgeführt.

Über eine Thermografiekamera wird hierbei die thermische Emission eines Bau teils aufgenommen und anhand der Differenz  $\Delta T$  zur Umgebungstemperatur unter

Verwendung des zuvor ermittelten thermischen Widerstands  $R_{th}$  auf die Verluste innerhalb der jeweiligen Komponente geschlossen. Dieses Verfahren wurde sowohl für die Halbleiterschalter als auch die Dioden und die Drosseln des Systems durchgeführt. Abbildung 4.17 zeigt die ermittelten Verluste der Serienresonanzschaltung für 16kHz und 32kHz Schaltfrequenz. Für die errechneten Schaltverluste wurden gemessene Schaltenergien eines Schaltvorgangs des Aufbaus verwendet.

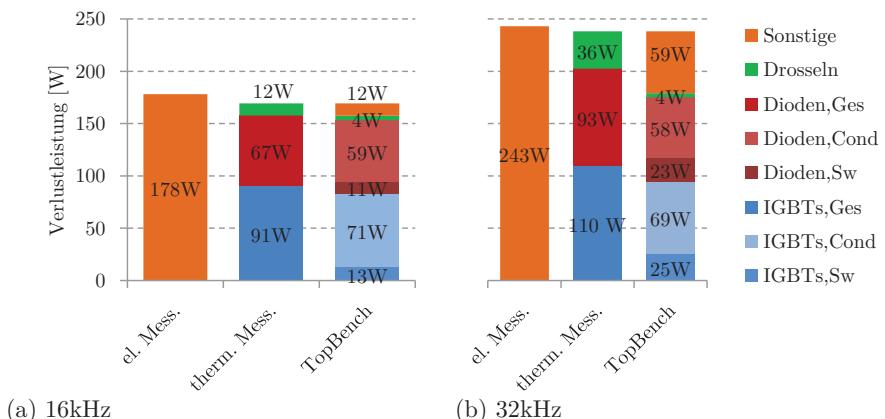


Abbildung 4.17: Vergleich von Verlustmessung und -berechnung einer Resonanzschaltung

Für beide Schaltfrequenzen gibt es eine gute Übereinstimmung der gemessenen und berechneten Verluste. Wie erwartet fallen vor allem bei der höheren Schaltfrequenz die AC-Verluste der Drossel schwerer ins Gewicht, sodass hier eine größere Diskrepanz zwischen Berechnung und Messung vorliegt.

Abbildung 4.18 zeigt für einen 10kW 3L-NPC den Vergleich zwischen gemessenen und berechneten Verlusten als Darstellung des Wirkungsgradverlaufs. Abbildung 4.18a zeigt dabei die NPC-Schaltung mit je zwei parallelen Halbleiterschaltern des schnell schaltenden Typs IKW40N120H3 von Infineon für alle vier Schalter. Abbildung 4.18b verwendet hingegen lediglich für die inneren Schalter der Topologie eine Parallelschaltung und wurde nur mit jeweils einer einzelnen Beschaltung mit IKW40N120H3 für die äußeren Schalter bestückt. Abbildung 4.18c zeigt schließlich die NPC-Schaltung mit je einer Parallelschaltung aus zwei IKW40N120H3 für die äußeren Schalter und je einem einzelnen, langsam schaltenden IKW40N120T2 für die inneren Schalter.

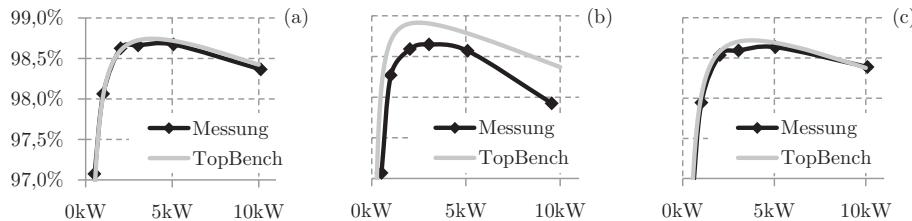


Abbildung 4.18: Vergleich von berechneten und gemessenen Wirkungsgradkurven einer 10kW 3L-NPC-Schaltung

In allen drei Fällen liegen die gemessenen Verluste jeweils gleichauf oder, wie erwartet, höher als die berechneten Verlusten. Vor allem in Abbildung 4.18b ist dies auf eine ungenügende Kühlung der Halbleiter zurückzuführen, da hier besonders im höheren Leistungsbereich ein deutliches Absinken des Wirkungsgrades zu erkennen ist, was auf erhöhte Durchlassverluste schließen lässt. Die Berechnung zeigt somit für diesen Fall, dass die Schaltung nicht mit der maximalen Effizienz für diese Halbleiterbestückung arbeitet, was im speziellen Fall auf eine ungünstig angebrachte Isolationsfolie zwischen Halbleiter und Kühlkörper zurückzuführen ist, die einen zu hohen thermischen Widerstand verursachte. Abbildung 4.18a und Abbildung 4.18c hingegen zeigen eine gute Übereinstimmung über den gesamten Kurvenverlauf. Da in der vermessenen NPC-Schaltung im Vergleich zum Serien-Resonanz-Wandler verhältnismäßig geringe AC-Verluste innerhalb der Drossel anfallen, ist das Ergebnis schlüssig, da die Kupferverluste der Drossel bei der Berechnung jeweils berücksichtigt wurden.

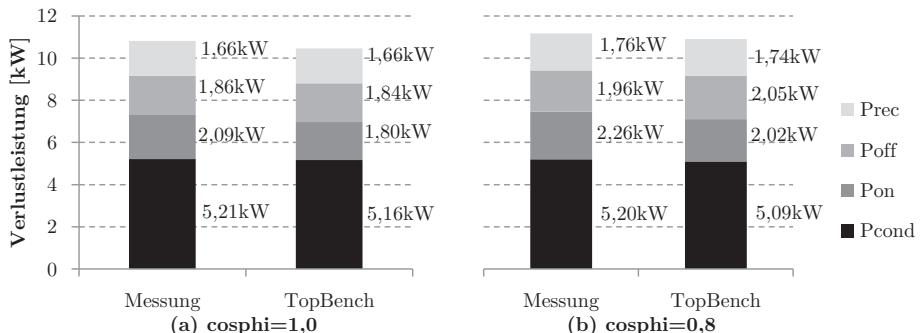


Abbildung 4.19: Vergleich von gemessenen und berechneten Halbleiterverlusten eines 0,6MW Wechselrichters bei  $\cos\varphi=1,0$  (a) und  $\cos\varphi=0,8$  (b)

Auch bei Verwendung von 1.400A Halbleitermodulen in einem 0,6MW Wechselrichter stimmen berechnete und gemessene Verlustleistungen gut überein. Abbildung 4.19 zeigt hierfür den direkten Vergleich der berechneten und gemessenen Verluste bei zwei verschiedenen Leistungsfaktoren.

## 4.3 Topologievergleich und Ranking

Das in Kapitel 1.1 beschriebene Ziel und die Motivation dieser Arbeit ist vor allem eine Reduzierung der Kosten von Photovoltaik-Anlagen in großtechnischer Anwendung als PV-Park. Wie in Kapitel 3 ausführlich aufgezeigt, bietet die Literatur eine Fülle an erprobten sowie neu entwickelten Topologien, die zum Teil miteinander kombiniert und mit verschiedenen Parametern betrieben werden können. Eine optimale Lösung stellt dabei ein System dar, das in einem weiten Betriebsbereich geringste Verluste verursacht, dennoch robust gegenüber Störungen und äußeren Einflüssen ist, geringe Baugrößen aufweist und dennoch wirtschaftlich ist. Obwohl geringe Verluste eine geringere Kühlleistung und somit kleinere Kühlkörper oder Lüfter bedeuten, sind einem höheren Wirkungsgrad dennoch enge wirtschaftliche Grenzen gesetzt. Gemäß der eingangs in Kapitel 1 gezeigten Abbildung 1.1 soll daher im Folgenden eine für 1.500V geeignete Topologie gefunden werden, die nicht zwangsläufig den besten Wirkungsgrad, sondern einen wirtschaftlich sinnvollen Mittelweg zwischen Kosten, Volumen, Spannungsbelastung, Schaltfrequenz und dem Wirkungsgrad bietet. Hierzu werden sämtliche Schaltungen aus Kapitel 3 anhand von gewählten und im Folgenden beschriebenen Vergleichsfaktoren miteinander verglichen, eine kurze Abschätzung des technischen Risikos gegeben und eine Rangfolge präsentiert. Untersuchte Wechselrichter ohne inhärente Spannungsanhebung werden beim Vergleich mit dem in Kapitel 4.3.6 als optimale Konfiguration vorgestellten Hochsetzsteller untersucht, sofern die gewählte AC-Netzspannung dies fordert. Der Eingangsspannungsbereich des Gesamtsystems wird dabei weiterhin mit  $U_{pv,min}=750V$  bis  $U_{pv,max}=1.500V$  angenommen.

### 4.3.1 Minimal benötigte Chipfläche

Mit einem Anteil von über 40% stellt der IGBT-Stack den größten Kostenanteil an einem Stromrichter der MW-Klasse. Dabei werden je nach Stromtragfähigkeit mehrere Halbleiter-Module parallel geschaltet, um eine gewünschte Leistung erzielen zu können. Für den Vergleich von 2-, 3- oder Multi-Level-Topologien muss berücksichtigt werden, dass sich der Laststrom ggf. auf mehrere Zweige aufteilt, sodass ein einfacher Vergleich der Strombelastung einzelner Halbleiter nicht ausreicht. Unter Verwendung der in Kapitel 4.2.2 beschriebenen Chipflächenoptimierung des Programms „TopBench“ wird daher die optimale Mindestchipfläche einzeln für jede Topologie und jeden Halbleiter berechnet. Dabei werden unter anderem Parameter der jeweils ausgewählten

Halbleiter, die gewählte Kühlkörpertemperatur, Schaltfrequenz, die Halbleiterspannungen und das gewählte AC-Netz berücksichtigt. Als Ergebnis wird schließlich ein Chipflächenwert in cm<sup>2</sup> für jeden einzelnen Halbleiter berechnet, welcher summiert als Basis für den anschließend durchgeführten Topologievergleich verwendet wird.

Für den Kühlkörper wird für alle untersuchten Schaltungen eine Oberflächentemperatur von 105°C angenommen. Die Anzahl der parallelgeschalteten Halbleiterchips wird schließlich vom Programm so angepasst, dass eine Junction-Temperatur von 145°C zu keinem Zeitpunkt überschritten wird. Hierzu wird der gesamte Eingangsspannungsbereich in einem gewählten Raster von 20 Schritten von U<sub>pv</sub>=750V bis U<sub>pv</sub>=1.500V abgefahren und die Junction-Temperatur jedes einzelnen Bauteils berechnet. Überschreitet ein Bauteil die festgesetzte Grenztemperatur, werden weitere Halbleiterchips parallelgeschaltet. Durch dieses feine Raster können auch die spannungsabhängigen Leistungsverteilungen der Plus-Topologien ausreichend berücksichtigt werden.

#### 4.3.2 Volumen magnetischer Komponenten

Ohne die stromanstiegsbegrenzenden Eigenschaften von zusätzlichen magnetischen Bauelementen ist ein Betrieb von Leistungselektronik derzeit noch nicht vorstellbar. Bei einem Kostenanteil von rund 30% des Stromrichters erhöhen sie das Volumen und Gewicht aufgrund der Wicklungen und des Kernmaterials. Zentralwechselrichter verwenden zwar meist Gehäuse in Form eines wetterfesten Schaltschranks, jedoch sind über Größe und Gewicht des Schrankes auch Folgekosten bei Fundament, Transport, Montage und Grundstück einzurechnen.

Zum Bewerten der einzelnen Topologien wird ein Vergleichsfaktor für die magnetischen Komponenten auf Basis der gespeicherten Energie ermittelt. Die in Form des magnetischen Felds gespeicherte Energie der Drossel lässt sich anhand Formel (4.14) darstellen. Die Baugröße einer Drossel ist dabei mit der zu speichernden Energie verknüpft, sodass ein genereller Vergleich auch ohne detaillierte Kenntnis des Spulenaufbaus möglich ist.

$$W_L = \frac{1}{2} \cdot L \cdot I_{max}^2 \quad (4.14)$$

Halbiert man nun die Induktivität z.B. aufgrund einer Verdopplung der Schaltfrequenz, halbiert sich nach (4.14) auch die Energie des Magnetfeldes. Die Energie als Vergleichsbasis verwendend entspräche dies aber auch einer Halbierung der Baugröße, was der Realität jedoch nicht entspricht. Da sich das Bauvolumen nicht vollständig linear-proportional zur gespeicherten Energie verhält, wird nach Ermittlung der Energie W<sub>L</sub> gemäß Formel (4.14) diese mit einem einzuführenden Exponenten δ relativiert und auf die Energie einer Referenzschaltung normiert. Formel (4.15) zeigt die Berechnung

des normierten Baugrößenfaktors  $F_L$  zusammen mit dem Exponenten  $\delta$ , welcher zwischen 0 und 1 eingestellt werden kann. Die Auswirkung auf den so errechneten Baugrößenfaktor  $F_L$  in Abhängigkeit der Schaltfrequenz zeigt Abbildung 4.20 für eine Referenzschaltung bei  $f_{sw}=3\text{kHz}$ . Für gängige Speicherdiode kann für  $\delta$  ein empirisch ermittelter Wert zwischen 0,6 und 0,8 angenommen werden.

$$F_L = \frac{W_L^\delta}{W_{L,ref}} \quad (4.15)$$

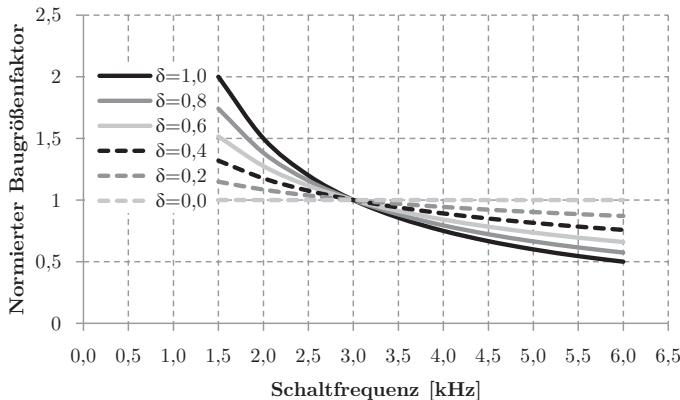


Abbildung 4.20: Auswirkung der angepassten Proportionalität auf die Baugröße

### 4.3.3 Aufwand in Bezug auf Kondensatoren

Besonders im Zwischenkreis des Wechselrichters muss ggf. eine erhebliche Kapazität bei entsprechender Spannungsfestigkeit auch nach etlichen Betriebsjahren sichergestellt werden. Für den Vergleich mit anderen Komponenten wird zunächst die minimal benötigte Zwischenkreiskapazität und die Nennspannung für jede Topologie ermittelt. In [51] werden Proportionalitätsfaktoren für den Zusammenhang zwischen Nennspannung, Strombelastung, Kapazität und dem Volumen vorgestellt, sodass hierüber Volumenfaktoren ermittelt werden können.

In dieser Arbeit wird jedoch abweichend hierzu eine Auslegung anhand eines konkreten Filmkondensators vom Typ „Electronicon PK16XI“ durchgeführt. Dieser Kondensatortyp kann in Zwischenkreisen von MW-Stromrichtern problemlos eingesetzt werden und besitzt hierfür niederinduktive Anschlüsse. Auch eine erweiterte Selbstheilungsfähigkeit der dielektrischen Strukturen bei Durchschlägen aufgrund Überspannung ist vorhanden. Über die zuvor ermittelte Nennspannung und die benötigte Kapazität wird hierbei anhand der Datenblattangaben eine nach Anzahl, Volumen und Flächennutzung optimierte Auswahl an Kondensatoruntertypen durchgeführt. Das Volumen

der nach diesem Teilranking besten Lösung wird letztendlich als Kostenfaktor für den Vergleich herangezogen. Abbildung 4.21 zeigt die Berechnung des minimal benötigten Kondensatorvolumens.

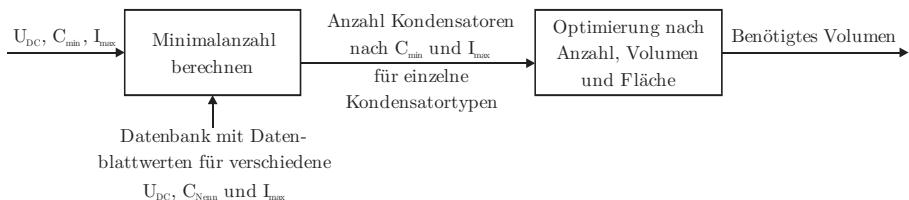


Abbildung 4.21: Volumenermittlung der Kondensatorbank anhand Datenblattangaben

#### 4.3.4 Treiberaufwand

Als Festkosten pro schaltenden Halbleiter kann der Gatetreiber vereinfacht betrachtet werden. Unter Annahme, dass auch bei einer Parallelschaltung von Halbleitermodulen jeweils pro Modul ein vollwertiger Gatetreiber eingesetzt wird, kann anhand der zuvor berechneten minimalen Chipfläche pro Schalter und der Berücksichtigung der Anzahl an einzelnen Halbleiterchips pro Modul die benötigte Anzahl an Gatekreisen ermittelt werden. Bei einem Vergleich von 1.200V und 1.700V Gatetreibern wird hierbei von gleichen Kosten ausgegangen, sodass letztendlich lediglich die Anzahl an benötigten Gatetreibern pro Topologie berücksichtigt wird.

#### 4.3.5 Vergleichsfaktoren

Insgesamt sieben Faktoren werden beim Vergleich der einzelnen Topologien berücksichtigt. Dabei werden die vier vorgestellten physikalischen Vergleichsfaktoren in Form der Chipfläche, des Drosselvolumens, des Kondensatorvolumens und der Treiberanzahl über Kostengewichtungsfaktoren in einem Gesamtkostenfaktor zusammengeführt. Die drei zusätzlichen Faktoren für die maximalen Verluste der jeweiligen Schaltung, die Kupferverluste aufgrund der AC-Netzspannung und einem Faktor für das technische Risiko für den tatsächlichen Aufbau werden zudem ergänzend mit einem einstellbaren Prozentsatz in das Gesamtranking einbezogen werden. Zwar besitzen die maximalen Verluste keine unmittelbare Verknüpfung zu den Kosten, allerdings können somit der Kühlungsaufwand und indirekt die Kosten für das Kühlssystem einbezogen werden.

Die Gewichtung der angesprochenen Kostenfaktoren zeigt Abbildung 4.22 auf Basis einer groben Kostenabschätzung aktueller Zentralwechselrichter der MW-Klasse.

Diese Abschätzung bezieht sich dabei lediglich auf die gezeigten vier Komponenten des Stromrichtersystems selbst und vernachlässigt alle übrigen Parameter. Demnach überwiegen die Kosten der Halbleiter mit 40%, gefolgt von den magnetischen Komponenten, die aufgrund des hohen Metallanteils einen hohen Anteil von 30% an den Gesamtkosten einnehmen. Der Anteil der Treiber- und Kondensatorkosten belaufen sich schließlich auf je 15%.

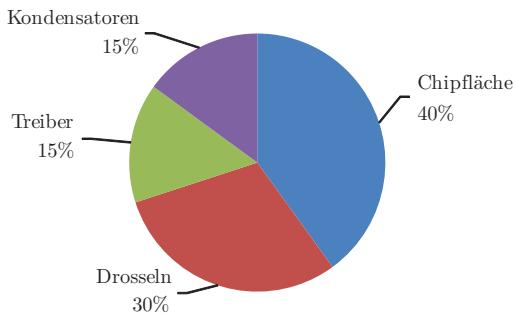


Abbildung 4.22: Kostenverteilung eines typischen Utility-Scale-Wechselrichters<sup>5</sup>

Abbildung 4.23 zeigt übersichtlich, wie der endgültige Topologievergleich für das angestrebte optimale Wechselrichtersystem für 1.500V Systemspannung durchgeführt wird. Nach Ermittlung der physikalischen Größen erfolgt die Kostengewichtung mit den vorgestellten Faktoren und über eine Normierung auf eine Referenzschaltung die Ermittlung einer Rangfolge. Über die Einbeziehung eines Technologie-Risikofaktors sollen bekannte Probleme bei der Konstruktion und der Schaltung an sich berücksichtigt werden. Dies betrifft z.B. die Konstruktion der Busbar oder Einschränkungen des Betriebs bei Blindleistung und stellt somit einen Faktor mit gewisser Unschärfe dar, der jedoch nicht vernachlässigt werden sollte. Der Verlustleistungsfaktor und ein Faktor für den Kupferaufwand soll die Auswahl der optimalen Schaltung für ein 1.500V System weiter spezifizieren. Die zuletzt genannten Faktoren werden über eine Skala zwischen 0 und 10 bewertet und mit der angegebenen Gewichtung in das Gesamtranking einbezogen.

<sup>5</sup> Quelle: Fachgebiet Leistungselektronik, Prof. P. Zacharias, Universität Kassel

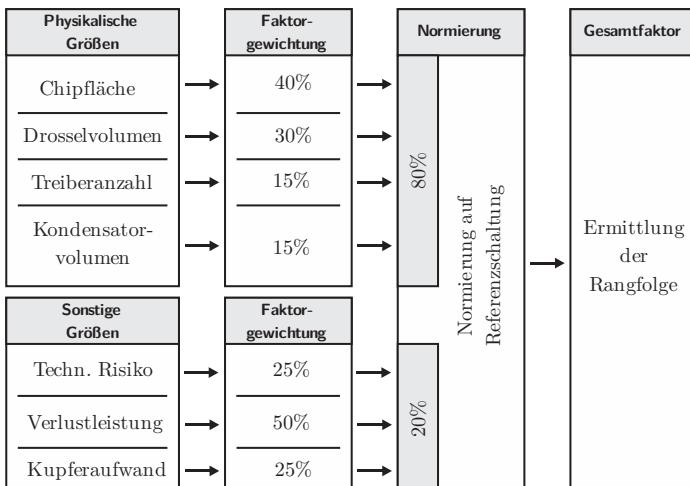


Abbildung 4.23: Berechnung der Rangfolge für Topologievergleich

#### 4.3.6 Vergleich von DC/DC-Topologien

Für die in Kapitel 4.3.7 durchgeföhrten Vergleiche der DC/AC-Wandler werden für einige höhere AC-Ausgangsspannungen Hochsetzsteller benötigt. Um die Parametervielfalt einzugrenzen, soll an dieser Stelle zunächst eine optimale Hochsetzstellerkonfiguration für 1.500V Systemspannung ermittelt werden. Hierzu wird für die Abschätzung der Halbleiterkosten und des Materialaufwands der DC-Drossel die minimal benötigte Chipfläche für verschiedene Schaltfrequenzen für ein 1.200V/1.400A Si-IGBT-Modul von Infineon (FF1400R12IP4), ein 1.200V/100A SiC-MOSFET von Cree (CAS100H12AM1) und ein 1.700V/300A Funktionsmuster-SiC-Modul mit Hilfe der Software „TopBench“ gemäß Kapitel 4.2 berechnet. Die ermittelten Werte sind für das Si-Modul in Abbildung 4.24 über einen Drosselfaktor aufgetragen. Dieser Drosselfaktor stellt eine Multiplikation der minimal benötigten Induktivität L zum Erreichen der Lückengrenze bei minimaler Eingangsspannung, einem normierten Stromfaktor  $f_i$  und der Anzahl an Drosseln dar. Der Stromfaktor  $f_i$  gibt dabei an, ob die Wicklungen mit dem vollen Strom oder, wie beim Interleaved-HSS bzw. HSPU, lediglich mit der Hälfte belastet werden. Als Schaltfrequenz wird ein Bereich von  $f_{sw}=1,5\text{kHz}$  bis  $10,0\text{kHz}$  bei einer maximalen Leistung von  $P_{max}=1,0\text{MW}$  betrachtet.

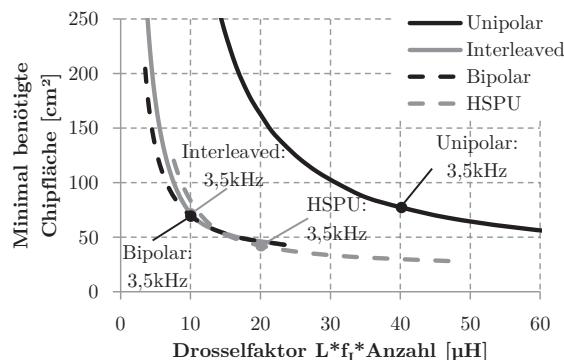


Abbildung 4.24: Chipflächenvergleich HSS mit Infineon FF1400R12IP4 Si-Modulen

Bei den gezeigten Kurven ist jeweils der optimale Auslegungspunkt für alle vier Topologien mit zugehöriger Schaltfrequenz markiert. Unterhalb der Markierung wird eine höhere Induktivität, oberhalb der Markierung eine größere und ggf. nicht sinnvoll umsetzbare Chipfläche benötigt.

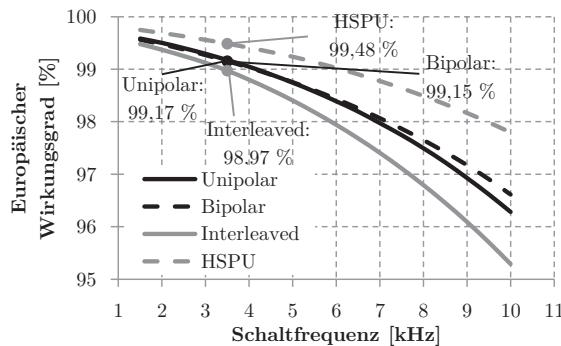


Abbildung 4.25: Wirkungsgradvergleich HSS mit Infineon FF1400R12IP4 Si-Modulen bei  $U_{pv}=1.125\text{V}$

Für die Beurteilung der Wandlungseffizienz zeigt Abbildung 4.25 die entsprechenden europäischen Halbleiterwirkungsgrade für eine PV-Spannung von 1.125V. Aufgrund der durch die Berechnungssoftware angeglichenen Chipflächen für eine maximale Junction-Temperatur von 145°C liegen die drei herkömmlichen Schaltungen dicht beieinander und erreichen Wirkungsgrade von bis zu 99%. Die Hochsetzsteller verlieren dabei mit steigender Schaltfrequenz deutlich an Effizienz, während die Serien-Parallel-Schaltung geringer von der Schaltfrequenz beeinflusst wird. Die Ergebnisse zeigen, dass

Schaltfrequenzen oberhalb von 4kHz offensichtlich nicht für herkömmliche Si-Halbleiter ohne Schaltentlastung sinnvoll erscheinen, da bereits 1% Verluste einer abzuführenden Verlustleistung von etlichen Kilowatt entsprechen. Zusammenfassend zeigt Abbildung 4.26 alle vier Schaltungen unter Verwendung von Si-Modulen mit den wichtigsten Vergleichsparametern.

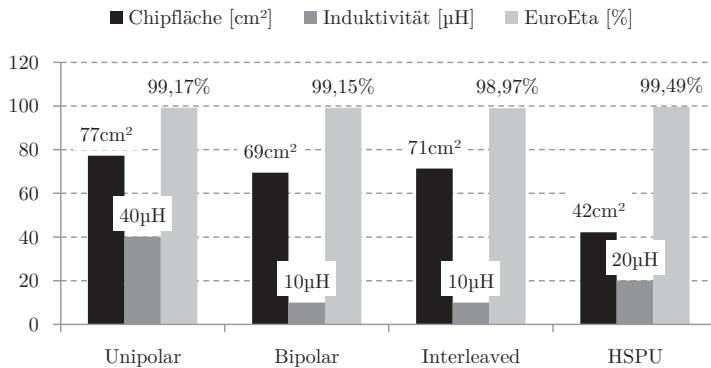


Abbildung 4.26: Schaltungsvergleich Hochsetzsteller  
für 1.500V PV-Systemspannung mit Si-IGBTs

Im Vergleich zu den etablierten Silizium-Modulen besitzen SiC-Module deutlich geringere Schaltverluste, sodass weit höhere Schaltfrequenzen auch bei Hochstromanwendungen zukünftig angewandt werden können. Abbildung 4.27 zeigt für im Handel erhältliche CAS100H12AM1 SiC-Module von Cree die optimale Auslegung. Auffällig ist vor allem, dass der Chipflächenbedarf erst bei Schaltfrequenzen ab 20kHz nennenswert ansteigt, sodass mit SiC bestückte Großwechselrichter zukünftig durchaus jenseits der 16kHz-Grenze betrieben werden können. Den Berechnungen zufolge wird somit auch der unipolare HSS interessant. Trotz einfachen Aufbaus kann mit SiC die benötigte Drosselinduktivität im Vergleich zu Si-Modulen aufgrund der Vervielfachung der Schaltfrequenz auf ein Zehntel reduziert werden. Der Trend zu einfacheren Kommutierungskreisen bei modernen Stromrichtern wird hierdurch weiter bestärkt. Da für die angestrebte Anwendung bei 1.500V jedoch weiterhin von einer Serienschaltung zweier SiC-Halbleiter ausgegangen werden muss, erscheint der bipolare Hochsetzsteller als gute Lösung.

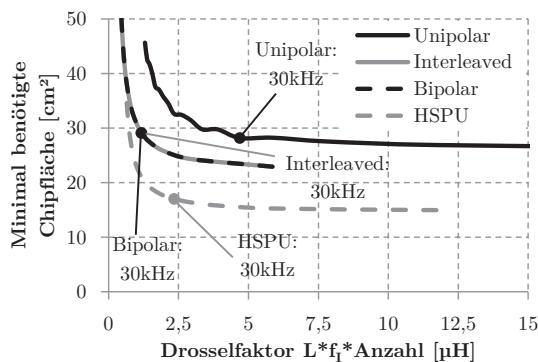


Abbildung 4.27: Chipflächenvergleich HSS mit Cree CAS100H12AM1 SiC-Modulen

Ergänzend zu Abbildung 4.27 zeigt Abbildung 4.28 den berechneten Verlauf des europäischen Wirkungsgrades für 1.125V Eingangsspannung über die Schaltfrequenz. Bemerkenswert ist vor allem, dass nun im Vergleich zu den untersuchten Si-Modulen der bipolare Hochsetzsteller im Vergleich zum unipolaren Standardmodell deutlich schlechter bei höheren Frequenzen abschneidet.

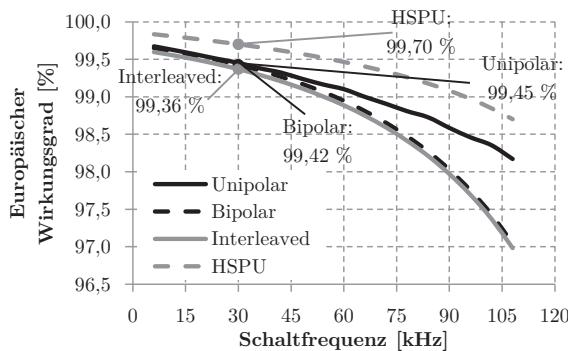


Abbildung 4.28: Wirkungsgradvergleich HSS mit Cree CAS100H12AM1 SiC-Modulen

Um einen Ausblick auf die Performance zukünftiger Halbleiter zu ermöglichen, soll als dritte Betrachtung eine Hochsetzstellerkonfiguration mit 1.700V/300A SiC-Modulen ohne Verwendung einer Serienschaltung betrachtet werden. Über eine optimierte Aufbau- und Verbindungstechnik für hohe Zwischenkreisspannungen (siehe Kapitel 2.3) soll die Schaltüberspannung dabei soweit minimiert werden können, dass zukünftig ein Kommutieren bei 1.500V Zwischenkreisspannung möglich wird. Für die folgende Betrachtung wird dies bereits angenommen. Abbildung 4.29 stellt analog zu den

vorhergegangenen Halbleitern die minimal benötigte Chipfläche für das Erreichen einer Junction-Temperatur von 145°C über die minimal benötigte Induktivität für einen Lückbetrieb bei minimaler Eingangsspannung dar. Als optimaler Auslegungspunkt stellt sich für beide Hochsetzstellervarianten eine Schaltfrequenz von 30kHz als günstig heraus.

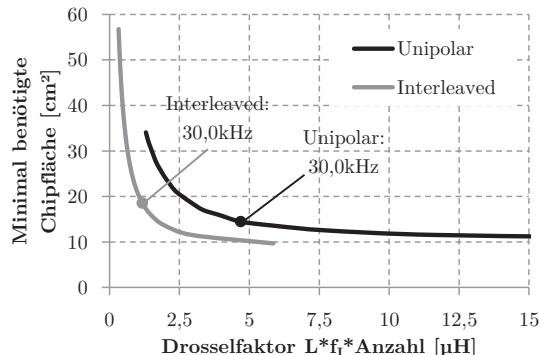


Abbildung 4.29: Chipflächenvergleich HSS mit 1.700V/300A SiC-Modulen

Die 1.700V/300A SiC-Module lagen zum Zeitpunkt der Arbeit lediglich als Funktionsmuster vor. Dennoch zeigt sich, dass auch mit den 1.700V Modulen höhere Wirkungsgrade im Vergleich zu herkömmlichen Si-Bauteilen möglich sind (siehe Abbildung 4.30).

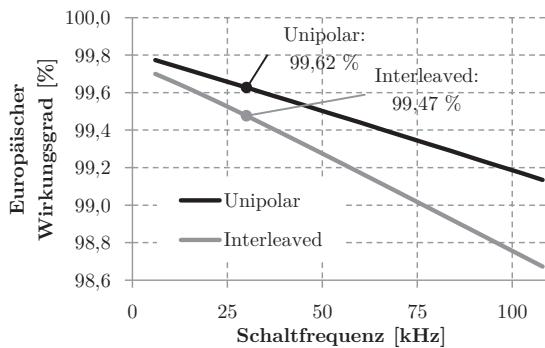


Abbildung 4.30: Wirkungsgradvergleich HSS mit 1.700V/300A SiC-Modulen

Für die im folgenden Kapitel 4.3.7 berechneten und verglichenen DC/AC-Topologien wird somit bei Betrachtung mit 1.200V Si- und SiC-Halbleitern ein bipola-

rer Hochsetzsteller angenommen, da diese Schaltungsvariante einen guten Kompromiss zwischen Drosselbauvolumen, Chipflächenbedarf und Wirkungsgrad darstellt. Zwar bietet die hochfrequente Serien-Parallel-Schaltung bei geringem Chipflächenbedarf einen hervorragenden Wirkungsgrad, jedoch sind etwaige Auswirkungen auf die PV-Generatoren noch nicht hinreichend untersucht. Alle Berechnungen mit 1.700V/300A-Modulen werden hingegen mit einem unipolaren Hochsetzsteller durchgeführt.

#### 4.3.7 Vergleich von DC/AC-Topologien

Um eine für 1.500V Systemspannung optimierte Wechselrichtertopologie zu ermitteln, werden die in Kapitel 3 vorgestellten Schaltungen in drei Halbleiterkonfigurationen verglichen:

Konfiguration 1: 1.200V/1.400A Si-Modul (Serienprodukt)

Konfiguration 2: 1.200V/100A SiC-Modul (Serienprodukt)

Konfiguration 3: 1.200V/300A und 1.700V/300A SiC-Modul (Funktionsmuster)

Tabelle 4.1: Parameter für Topologievergleich

Eigenschaft	Wert
$P_{ac}$	1,0MVA
$U_{pv}$	750V ... 1.500V (in 20V Schritten)
$U_{ac}$	360V <sub>ac</sub> , 400V <sub>ac</sub> , 480V <sub>ac</sub> * , 540V <sub>ac</sub> **, 690V <sub>ac</sub> , 900V <sub>ac</sub>
$f_{sw, Si}$	1,5kHz ... 10,0kHz (in 0,5kHz Schritten)
$f_{sw, SiC}$	6,0kHz ... 108,0kHz (in 6,0kHz Schritten)
<b>Konfiguration 1</b>	Infineon FF1400R12IP4 1.200V/1.400A
<b>Konfiguration 2</b>	Cree CAS100H12AM1 1.200V/100A
<b>Konfiguration 3</b>	Funktionsmuster 1.200V/300A Funktionsmuster 1.700V/300A
$\cos\varphi$	1,0
<b>Max. AC-Ripple</b>	40%
$T_{KK} / T_{J,max}$	105°C / 145°C

\*erst ab  $U_{zk}>790V$ , \*\*erst ab  $U_{zk}>890V$

Für alle drei Konfigurationen werden zunächst, basierend auf den Parametern aus Tabelle 4.1, die minimal benötigte Chipfläche, minimale Induktivitäten, maximale Verluste, Euro-, CEC- und maximale Halbleiterwirkungsgrade über die Software „Top-Bench“, gemäß Kapitel 4.2 und analog zu den zuvor bewerteten Hochsetzstellern, berechnet. Die Berechnung von minimal benötigter Chipfläche, Verlusten und Halbleiterwirkungsgraden wird dabei für verschiedene Eingangsspannungen durchgeführt. Dyna-

mische Systemeigenschaften, wie z.B. die eingangsspannungsabhängige Leistungsverteilung bei den Plus-Topologien (siehe Kapitel 3.2.3), werden hierbei ebenfalls berücksichtigt. Die Ermittlung der minimal benötigten Chipfläche erfolgt dabei durch Berechnung aller Schaltungen bei 20 verschiedenen Eingangsspannungen in einem 37,5V Raster zwischen  $U_{pv}=750\text{V}$  und  $U_{pv}=1.500\text{V}$ . Anschließend werden die in Kapitel 4.3.5 erläuterten Kostengewichtungsfaktoren für jede Schaltung ermittelt. Verrechnet mit den verbleibenden Gewichtungsfaktoren zum technischen Risiko, der maximalen Verlustleistung und des Kupferaufwands auf Basis der jeweiligen AC-Netzspannung kann schließlich ein umfassendes Ranking der untersuchten Wechselrichtertopologien aufgestellt werden.

Aus den insgesamt rund 3.000 berechneten Schaltungsvariationen bestehend aus unterschiedlichen Schaltfrequenzen und AC-Netzspannungen wird über das beschriebene Rankingverfahren für jede Topologie die optimale Konfiguration ermittelt. Abbildung 4.31 zeigt diese Ergebnisse für die 12 Topologien bei Verwendung der Konfiguration 1 mit Si-Halbleitern. Die 5L-NPCB6-Schaltung wird zudem bei zwei verschiedenen Betriebsmodi getrennt betrachtet (siehe Kapitel 3.2.2). Schalter- und Diodenaufwand, Drosselinduktivität, Treiber, Kondensatoraufwand und maximale Verluste sind in Abbildung 4.31 jeweils auf die erstplatzierte Schaltung 3L-ANPC bei  $540\text{V}_{ac}$  und  $f_{sw}=3,5\text{kHz}$  normiert, um einen leichteren Vergleich zu ermöglichen. Anhang A enthält schließlich die berechneten absoluten Werte zusammen mit zusätzlichen Ergebnissen. Für die vereinfachte Darstellung werden ausschließlich die besten Konfigurationen für die nun 13 Schaltungsvarianten dargestellt. Alternative Schaltfrequenz- und AC-Spannungsvarianten sind aus Gründen der Übersichtlichkeit nicht abgebildet.

Wie Abbildung 4.31 zeigt, liegen zwei der vier 3-Level-Topologien, ANPC und NPC jeweils bei  $f_{sw}=3,5\text{kHz}$ , auf den ersten beiden Rängen. Sie bieten z.B. im Vergleich zur Serienschaltung von Halbleitern bei der B6-Schaltung einen guten Kompromiss zwischen Halbleiteraufwand und benötigter Induktivität. Die Netzspannung von  $540\text{V}_{ac}$  ist jedoch ohne Hochsetzsteller nicht für Eingangsspannungen unterhalb von  $890\text{V}$  möglich, sodass als Einschränkung erst ab einer Zwischenkreisspannung von  $U_{zk}=890\text{V}$  in das AC-Netz eingespeist werden kann. Bei leicht höherem Halbleiteraufwand ermöglicht die drittbeste Schaltung 2L-MI, ebenfalls bei  $540\text{V}_{ac}$  und  $f_{sw}=2,5\text{kHz}$ , insgesamt geringere Verluste, allerdings mit Einschränkungen in Bezug auf die Blindleistungsfähigkeit.

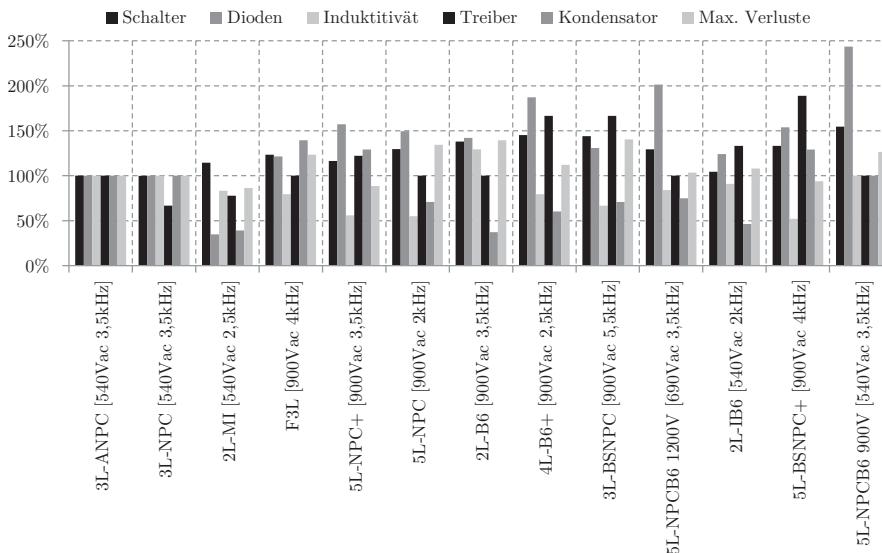


Abbildung 4.31: Gewichtete und normierte Rankingtabelle für 1.200V Si-Halbleiter

Die Multi-Level-Schaltungen sind auf den hinteren Rängen platziert, da entweder ein größerer technischer Aufwand im Design der Busbar oder mehr Chipfläche benötigt wird. Aufgrund der hohen Anzahl an Halbleitern bietet sich hier allerdings eine höhere Ausgangsspannung von meist 900V<sub>ac</sub> an, um die Systemströme zu verringern. Neben dem höheren technischen Risiko der Modusumschaltung des 5L-NPCB6 auf Platz 10 benötigt diese Schaltung auch doppelt so viel Diodenfläche im Vergleich zu den 3L-NPCs. Da der Betriebsmodus bei höherer Eingangsspannung oberhalb von 1.200V bzw. bei Platz 13 von 900V einen herkömmlichen 3L-NPC-Betrieb vorsieht, kann die Netzdrossel nicht kleiner als bei einem 3-Level-Wechselrichter ausgelegt werden. Einzig eine Steigerung des Wirkungsgrades über verschiedene Eingangsspannungen ist hier für 1.500V ggfs. von Vorteil.

Aus technischer Sicht bietet somit der 3-Level ANPC optimale Voraussetzungen für den Einsatz bei 1.500V Systemspannung, da sowohl herkömmliche 1.200V Halbleiter sicher eingesetzt werden können als auch ein für hohe Leistungen durchaus umsetzbares Busbar-System eingesetzt werden kann und kein technisches Risiko besteht. Sowohl der NPC, aufgrund der Überspannungen der inneren Schalter als auch der F3L,

aufgrund der zu regelnden Kondensatorspannung, bergen dagegen ein höheres technisches Risiko.

Als Ausblick für den Einsatz zukünftiger leistungselektronischer Schaltungen auf Basis von SiC zeigt Abbildung 4.32 den zuvor für Si-Halbleiter durchgeführten Topologievergleich nun in Konfiguration 2 mit 1.200V/100A SiC-Modulen. Zwar ist die Realisierung eines MW-Wechselrichters mit diesen Halbleitern derzeit nicht sinnvoll durchführbar, allerdings liegen die für die Berechnung verwendeten Module bereits als Serienprodukt vor und erlauben somit einen realistischen Ausblick auf zukünftige Halbleiterschalter. Im Vergleich von Abbildung 4.31 und Abbildung 4.32 zeigt sich vor allem, dass mit SiC-Halbleitern die Komplexität des Zwischenkreises deutlich reduziert werden kann, da die geringeren Schaltverluste der Halbleiter auch höhere Schaltfrequenzen bei einfachen Schaltungen, in diesem Fall der B6-Schaltung, erlauben.

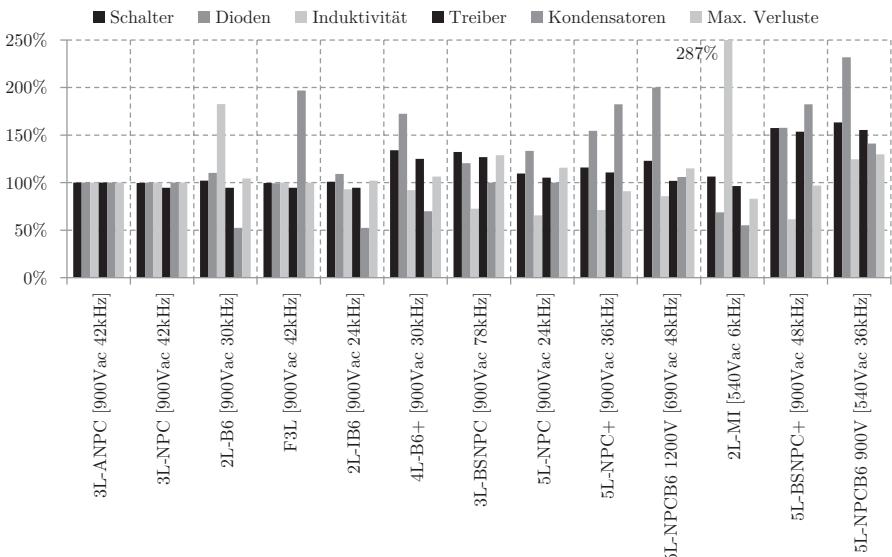


Abbildung 4.32: Gewichtete und normierte Rankingtabelle für 1.200V SiC-Halbleiter

Weiterhin erhöht sich die optimale Netzspannung auf nunmehr 900V<sub>ac</sub>, da die geringeren Schaltverluste den Einsatz eines Hochsetzstellers eher erlauben. Der 3L-ANPC verbleibt, gefolgt vom 3L-NPC, an der Spitze des Topologievergleichs, jedoch rückt die B6-Schaltung nun auf Platz 3 vor. Die benötigte minimale Induktivität liegt

hier zwar weiterhin Prinzip bedingt höher als bei den Multilevel-Schaltungen, jedoch kann aufgrund der erhöhten Schaltfrequenzen die Baugröße im Vergleich zu Si-Halbleitern deutlich verringert werden. Die 5-Level-Topologien belegen nun die letzten Plätze des Rankings. Weiterhin zeigt sich, dass die bei Si-Halbleitern übliche Schaltfrequenz zwischen 2,5kHz und 4kHz vergleichbar zu den DC/DC-Schaltungen mehr als verzehnfacht werden kann. Frequenzen zwischen 30kHz und 48kHz scheinen demnach für Wechselrichter mit SiC-Halbleitertechnik durchaus realisierbar und mit Blick auf die AC-Induktivität günstig.

Die Annahme des Kapitels 2.3 bezüglich der Höhenstrahlungsfestigkeit von SiC-Halbleitern aufgreifend, betrachtet die dritte Konfiguration in Abbildung 4.33 den Direktbetrieb von 1.700V Halbleitern bei 1.500V Systemspannung. Hierzu werden 300A SiC-Module als Funktionsmuster mit 1.200V und 1.700V Sperrspannungsvermögen für die Berechnung eingesetzt. Die 1.700V-Module werden dabei selbst bei Kommutierung mit 1.500V Zwischenkreisspannung als Einzelschaltung angenommen. Für einen solchen Betrieb muss in der Realität ein sehr niederinduktiver Aufbau sowohl des Halbleitermoduls als auch der Schaltung selbst sichergestellt werden, um die auftretenden Schaltüberspannungen so gering wie möglich zu halten.

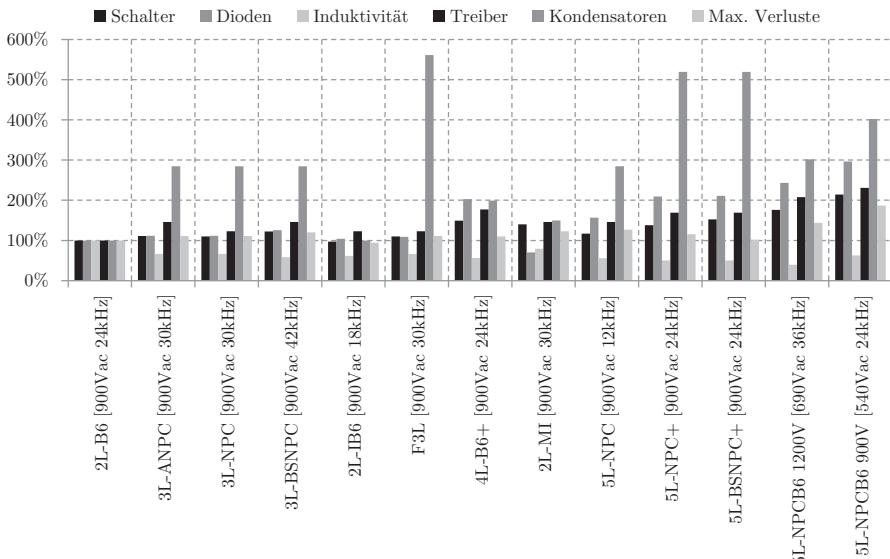


Abbildung 4.33: Gewichtete und normierte Rankingtabelle für 1.700V SiC-Halbleiter

Vergleichbar zu den vorherigen SiC-Halbleitern stellt sich weiterhin eine hohe Ausgangsspannung als optimale Lösung dar, Schaltungen mit komplexen Zwischenkreisen verbleiben ebenfalls auf den hinteren Rängen. Die 2L-B6- als auch die 3L-BSNPC-Topologie profitieren dabei am ehesten von der direkten Kommutierung bei 1.500V, da keine Serienschaltung mehr benötigt wird und somit z.B. auch die Anzahl der benötigten Treiber reduziert werden kann. Auch mit den 300A-Funktionsmustern etabliert sich eine Schaltfrequenz zwischen 24kHz und 42kHz für die Wechselrichter höherer Leistung und erlaubt somit weiterhin eine Reduzierung der magnetischen Bauteile im Vergleich zur etablierten Si-Technik. Neben den hier aufgeführten Ergebnissen enthält Anhang A zusätzliche Berechnungsergebnisse für die aufgeführten Wechselrichterschaltungen.

## 4.4 Zusammenfassung

Die in diesem Kapitel präsentierte Benchmarking- und Berechnungssoftware „TopBench“ erlaubt neben dem Vergleich von Topologien auch das direkte Benchmarking von Halbleiterschaltern auf Basis gemessener oder über Datenblattangaben ermittelter Eigenschaften. Für das messtechnische Erfassen von Halbleitereigenschaften wurde zudem eine automatisierte Messmethode vorgestellt, die über die entwickelte Software „ComCell“ ein interaktives Datenblatt eines Halbleiterschalters erstellt.

Über die auf diese Weise ermittelten statischen und dynamischen Eigenschaften von leistungselektronischen Halbleiterschaltern konnte schließlich ein umfassender Topologievergleich durchgeführt werden. Dessen Ziel war in erster Linie die Ermittlung einer für 1.500V Systemspannung optimierten Schaltungsvariante unter Berücksichtigung der gewählten Eingangsspannung, Schaltfrequenz und AC-Netzspannung sowie weiterer technischer Faktoren. Neben einem für MW-PV-Anwendungen üblichen Si-Leistungsmodul wurden zudem SiC-Halbleiter bewertet und ein Ausblick in die nahe Zukunft gegeben. Demnach wird durch den Einsatz von SiC-Halbleitern die Schaltfrequenz von derzeit üblichen 3kHz auf 24kHz bis 42kHz verzehnfacht, sodass magnetische Bauelemente in ihrer Baugröße verringert werden können. Dies wird jedoch zweifelsfrei weitere Fragen nach entsprechenden Kernmaterialien aufwerfen, die für hohe Ströme geeignet erscheinen und zeitgleich eine kostengünstige Lösung bieten. Auch die seriennmäßige Verwendung von Luftspulen kann ggfs. als Lösung in Betracht gezogen werden, um Kernmaterialien gänzlich vermeiden zu können, sodass lediglich Skin- und Proximity-Effekte der Leiter zu betrachten sind. Weiterhin wird es mit SiC eine Tendenz der Stromrichterstrukturen hin zu einfacheren Kommutierungskreisen geben, die einen nie-

derinduktiven Aufbau im Vergleich zu komplexeren Aufbauten erlauben, was die Schaltüberspannung reduzieren und somit die maximale Kommutierungsspannung erhöhen kann.

Sofern zukünftig ein niederinduktiver Aufbau des 5L-NPC+ über entsprechend optimierte Busbars möglich ist, bietet diese Schaltung aufgrund der Entlastung des Hochsetzstellerpfades durch den direkten PV-Generatoranschluss zum AC-Ausgang sicher eine interessante Alternative zu etablierten Lösungen. Obgleich sich die Blindleistungsfähigkeit ohne zusätzliche Halbleiter schalter auf lediglich drei Spannungslevels beschränkt stellt die Schaltung aufgrund der geringen Spannungsbelastung einen guten Einsatzort für Si-Halbleiter dar. Mit geringen technischen Risiken und etablierter Technik lässt sich dagegen die B6-Schaltung mit Serienschaltung realisieren. Trotz höherem Chipflächenbedarf erlaubt diese Topologie einen verhältnismäßig geringen Treiber- und Kondensatoraufwand bei höherer Induktivität und höheren maximalen Verlusten. Die Schaltung fordert allerdings den geringsten Aufwand beim Design der Busbars, da lediglich zwei Busbarplatten für DC+ und DC- aufeinander laminiert werden müssen. Weiterhin ermöglicht die einfachere Busbarkonstruktion eine robuste und niederinduktive Verschaltung der Leistungsmodule, weswegen im nachfolgenden Kapitel diese Lösung im Detail untersucht wird.



## 5 Realisierung eines 1.500V-Systems

Für B6- oder BSNPC Schaltungen für 1.000V Systemspannung werden bei Einsatz von 1.200V IGBTs die 1.000V des PV-Feldes lediglich als Leerlaufspannung bei abgeschaltetem oder elektrisch getrenntem Wechselrichter erlaubt, sodass die Halbleiter keinesfalls mit dieser hohen Spannung geschaltet werden. Zum Anfahren der Wechselrichterschaltung wird z.B. eine Anlaufschaltung in Form eines Choppers verwendet, welcher über einen Lastwiderstand auf dem Dach des Wechselrichterschranks die Spannung des PV-Generators kurzzeitig absenkt, sodass die Schaltung bei geringerer PV-Spannung den Betrieb aufnehmen kann. Bei belastetem PV-Feld verbleibt die PV-Spannung schließlich bei klassischen PV-Systemen unterhalb der Leerlaufspannung. Die in Kapitel 1.1 angesprochene Leistungsreduzierung zur Netzstabilisierung oder aber die angesprochene Überdimensionierung des PV-Feldes führen jedoch unumgänglich zu einer erhöhten Betriebsspannung, welcher die Halbleiter direkt ausgesetzt sind. Für PV-Systemspannungen von 1.000V mit B6-Topologie werden daher bereits jetzt 1.700V Halbleiter eingesetzt, sodass die Wechselrichter auch bis 1.000V Zwischenkreisspannung sicher schalten und somit einspeisen können. Der Wechselrichter bleibt somit auch bei netzqualitätssichernden Betriebsmodi vollständig einsatzfähig. Für Systemspannungen oberhalb von 1.000V ist dies jedoch aufgrund der Spannungsbelastung der Halbleiter nicht ohne weiteres möglich.

Einige Schaltungsarten, wie die in dieser Arbeit untersuchten Multi-Level Inverter, verringern die Spannungsbelastung der einzelnen Halbleiter durch den topologischen Aufbau direkt, sodass sie zunächst als Lösungsmöglichkeit angesehen werden können. Wie der Topologievergleich in Kapitel 4.3 zeigt, bietet allerdings auch die B6 mit einer Serienschaltung von zwei IGBTs, obgleich für Si-Halbleiter nicht als kostengünstigste, eine mögliche Lösung für ein 1.500V-System. Ohne technisches Risiko oder laufende Patente bleibt daher die B6 bei Wechselrichterherstellern weiterhin eine beliebte Zieltopologie. Eine Serienschaltung zweier aktiver Halbleiterbauelemente verhält sich allerdings anders als z.B. eine Serienschaltung zweier passiver Widerstände. Dabei ist vor allem die Spannungsaufteilung sowohl im statischen als auch dynamischen Fall nicht zwingend gleichmäßig auf beide Bauteile verteilt. Die Serienschaltung von Dioden ist weithin bekannt und kann oftmals allein durch Parallelschalten von Widerständen und Kondensatoren stabilisiert werden. Steuerbare Halbleiter sind hingegen im Aufbau deutlich komplexer als Dioden und lassen sich im dynamischen Fall, also besonders

während der Schaltvorgänge, nicht ohne massive Verluste über diese Methode kontrollieren. Um einer Gefährdung oder gar Zerstörung von Bauteilen vorzubeugen, sind im Vergleich zur Diode aufwendigere Vorkehrungen und Verfahren notwendig, sodass ein sicherer Betrieb möglich wird. In diesem Kapitel werden hierzu verschiedene Methoden erläutert, eine Kombination mehrerer Verfahren als mögliche Lösung für 1.500V Systeme vorgestellt und im Laborversuch untersucht.

## 5.1 Verhalten von IGBTs bei Serienschaltung

Toleranzen innerhalb von Halbleiterbauelementen sind in den letzten Jahren durch bessere Fertigungsmethoden weiter gesenkt und kontrollierbarer geworden. Dennoch verbleibt eine natürliche Parameterstreuung, die vor allem bei einer Parallel- oder Serienschaltung zu ungewolltem, meist unsymmetrischem Verhalten bei Strom- oder Spannung führen kann. Für die Konstruktion eines Halbleiterstacks mit zwei oder mehreren parallelen und/oder seriellen IGBTs werden daher zur Verringerung der Streuung in der Regel Bauteile aus der gleichen Fertigungscharge verwendet, um Toleranzen durch die Produktion zumindest zu minimieren. Dennoch verhalten sich komplexere Bauteile aufgrund einer natürlichen Varianz nicht identisch.

Ohne Gegenmaßnahmen verteilen sich bei einer Parallelschaltung von IGBTs vor allem die Kollektorströme aufgrund unterschiedlicher Schalt- und Verzögerungszeiten nicht zwingend gleichmäßig auf die einzelnen Halbleiterchips und -module. Eine ungleichmäßige Stromaufteilung kann jedoch langfristig die Lebensdauer des Bauteils beeinträchtigen oder bei hohen Überstromspitzen auch kurzfristig zu einer thermischen Überlast und somit zur Zerstörung des Bauteils führen. Eine Symmetrierung der Ströme kann hierbei z.B. über ein prozessorgestütztes schnelles Wechseln von Gatewiderständen während des Einschaltens erreicht werden, um unterschiedliche Übertragungskennlinien der Halbleiter aktiv ausgleichen zu können. Entsprechend aktive Gatetreiber sind seit einigen Jahren auf dem Markt verfügbar und in produktiven Systemen bereits etabliert.

Besonders die Spannungsaufteilung auf die einzelnen Bauteile ist hingegen bei einer Serienschaltung zu beachten. Anders als bei der Parallelschaltung sind die Bauteile nicht direkt durch thermische Überlastungen gefährdet, sondern allem voran durch eine Belastung durch Überspannung. Bei der Spannungssymmetrie wird hierbei zwischen statischer Spannungssymmetrie bei abgeschaltetem Halbleiterschalter und dynamischer Spannungssymmetrie beim Ein- und Abschaltvorgang des Halbleiters unterschieden. Für die statische Spannungsverteilung ist vor allem der Sperrstrom  $I_{CES}$  der IGBTs ausschlaggebend, für die dynamische Spannungsverteilung im Schaltvorgang sind zudem die Gate-Emitter-Threshold-Spannung  $U_{GE,th}$ , die einzelnen Verzögerungszeiten  $t_{d,on}$  und  $t_{d,off}$ , die Spannungs- und Stromanstiegs- und -abfallzeiten  $t_{r,u}$ ,  $t_{f,u}$ ,  $t_{r,i}$  und

$t_{f,i}$  als auch die Ladung der parasitären Kapazitäten von Bedeutung. Dabei sind alle Parameter sowohl von der Bauteiltemperatur als auch teilweise vom Kollektorstrom abhängig. Der generelle Abschaltprozess eines üblichen Trench/Feldstopp-IGBTs sowie das Abschaltverhalten bei unterschiedlichen Kollektorströmen, wird unter anderem in [57] detailliert beschrieben. Daher sollen in diesem Kapitel vor allem die Auswirkungen sowohl von Schaltüberspannungen als auch Spannungsunsymmetrien bei IGBT-Serienschaltung behandelt werden. Nachfolgend aufgeführte Parameter sind dabei maßgeblich an einer unsymmetrischen Spannungsaufteilung beteiligt.

### 5.1.1 Parasitäre Kapazitäten

Abbildung 5.1 zeigt beispielhaft für einen IGBT die Verteilung der wichtigsten parasitären Kapazitäten. Die für die Dimensionierung des Gatetreibers wichtige Eingangskapazität  $C_{ies}$  setzt sich dabei nach [58] aus den Kapazitäten  $C_1$ ,  $C_3$ ,  $C_4$  und  $C_6$  zusammen. Ebenfalls für den Gatetreiber von Bedeutung, setzt sich die Gate-Kollektor-Kapazität bzw. Rückwirkungskapazität  $C_{res}$  aus  $C_2$  und  $C_5$  zusammen. Als limitierende Größe des Kollektor-Emitter-Spannungsanstiegs über die Zeit ( $du/dt$ ) entspricht schließlich die Ausgangskapazität  $C_{oss}$  der Kapazität  $C_7$ . Weichen nun bereits einige dieser Kapazitäten im Vergleich zwischen beiden Serien-IGBTs voneinander ab, so verhalten sich die Halbleiter auch während des Schaltvorgangs unterschiedlich, sodass die Spannungsaufnahme unterschiedlich verlaufen kann. Somit beeinflussen die parasitären Kapazitäten vor allem die dynamische Spannungsaufteilung während des Schaltvorgangs selbst. Da selbst die Busbar als Verbindung zwischen einzelnen IGBT-Anschlüssen als größere Metallfläche eine parasitäre Kapazität ausüben kann, stellt sich auch diese als eine Quelle für Unsymmetrien dar.

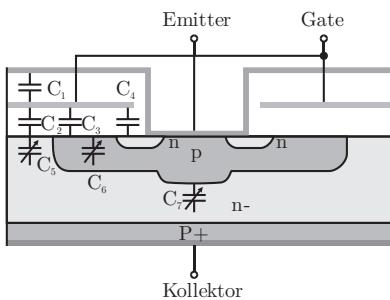


Abbildung 5.1: Parasitäre Kapazitäten innerhalb eines IGBTs [58]

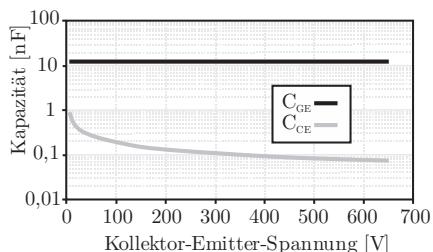


Abbildung 5.2: Spannungsabhängigkeit von Bauteilkapazitäten [58]

Abbildung 5.2 zeigt die Abhängigkeit der Gate-Emitter- und Kollektor-Emitter-Kapazität von der anliegenden Kollektor-Emitter-Spannung. Da es sich bei den Kapazi-

täten demnach nicht um statische, sondern sich in Abhängigkeit zu weiteren Parametern (hier der Bauteilspannung) ändernden Größen handelt, ist ein stabiler Betrieb einer Serienschaltung ohne Hilfsmittel nicht ohne weiteres möglich.

### 5.1.2 Sperrströme

Die statische Symmetrie wird nach [59] vor allem aufgrund unterschiedlicher Sperrkennlinien und Sperrströme der IGBTs beeinflusst. Der am Bauteil auftretende Spannungsabfall ist demnach direkt von dem fließenden Sperrstrom abhängig, welcher jedoch eine starke Temperaturabhängigkeit aufweist. Dabei steigt der Sperrstrom exponentiell mit der Temperatur an, sodass bereits geringe Temperaturunterschiede z.B. aufgrund unterschiedlicher Positionen auf dem Kühlkörper eine nicht zu vernachlässigende Asymmetrie hervorrufen können. Auch herstellungsabhängige Unterschiede im Sperrverhalten sind hier zu beachten.

### 5.1.3 Verzögerungs-, Signallauf- und Schaltzeiten

Faktoren wie unterschiedliche Schaltzeiten, Signallaufzeiten und verschiedene Gate-Threshold-Spannungen beeinflussen den Ein- und Ausschaltzeitpunkt eines IGBTs zum Teil erheblich. Bei zwei in Serie geschalteter IGBTs übernimmt beim Abschaltvorgang derjenige IGBT zunächst eine Sperrspannung, der zuerst abgeschaltet wird. Beim Einschalten hingegen überträgt der zuerst eingeschaltete IGBT seine Sperrspannung dem noch sperrenden Halbleiter. Sind die Verzögerungszeiten zwischen den Schaltvorgängen beider IGBTs zu lang, kann sich die Sperrspannung oberhalb der maximalen Sperrspannung eines einzelnen Bauteils einstellen, was zur Zerstörung des Bauteils selbst und umgebender Komponenten führt. Neben dem Schaltzeitpunkt sind auch die Schaltgeschwindigkeiten von Bedeutung, sodass eine Verschaltung eines langsamen mit einem schnelleren IGBT ebenfalls von Nachteil ist.

Am Beispiel eines handelsüblichen 40A Si-IGBT-Chips von Infineon wird in Abbildung 5.3 die Einschaltverzögerung und die Spannungsabfallszeit beim Einschalten in Abhängigkeit des Gatewiderstands und der Bauteiltemperatur dargestellt. Abbildung 5.4 zeigt analog hierzu die Ausschaltverzögerung und die Spannungsanstiegszeit beim Abschalten. Die Darstellungen wurden auf Basis der im Datenblatt angegebenen Diagramme ermittelt und durch Messungen überprüft. Während sich die Einschaltverzögerung und die Spannungsabfallszeit bei Änderung der Temperatur oder des Gatewiderstands nur um wenige Nanosekunden verändert, variiert vor allem die Ausschaltverzögerung um mehrere hundert Nanosekunden.

Für den Gatewiderstand werden zwar in der Regel Festwiderstände eingesetzt, jedoch können sich auch hier Bauteiltoleranzen oder alterungsbedingte Änderungen

negativ auf die Symmetrie auswirken. Problematischer stellt sich jedoch die Temperaturverteilung dar. Durch die übliche Modulbauweise kann aufgrund der benötigten Fläche auf dem Kühlkörper keine homogene Temperaturverteilung sichergestellt werden (siehe Kapitel 5.3.3), sodass sich unterschiedliche Schaltzeitpunkte aufgrund von Temperaturunterschieden einstellen können. Liegen nun zusätzlich Signallaufzeitdifferenzen durch z.B. Bauteiltoleranzen im Ghettreiber oder Logikgatter vor, so kann eine Symmetrie nicht ohne zusätzliche Hilfsmittel sichergestellt werden. Durch geeignete Kalibrierungen und aktive Jitter-Kompensation sind moderne Ghettreiber jedoch in der Lage zeitstabile Signale zu liefern. Dennoch können sich über die Betriebszeit Abweichungen in den Komponenten ausbilden, sodass eine aktive Überwachung und Kompensation notwendig wird.

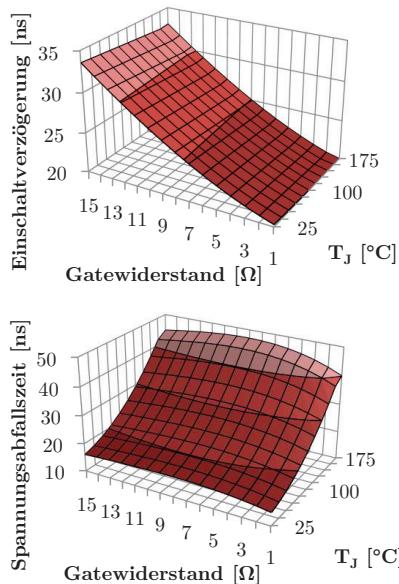


Abbildung 5.3: Einschaltverhalten eines Si-IGBTs über  $R_g$  und  $T_J$

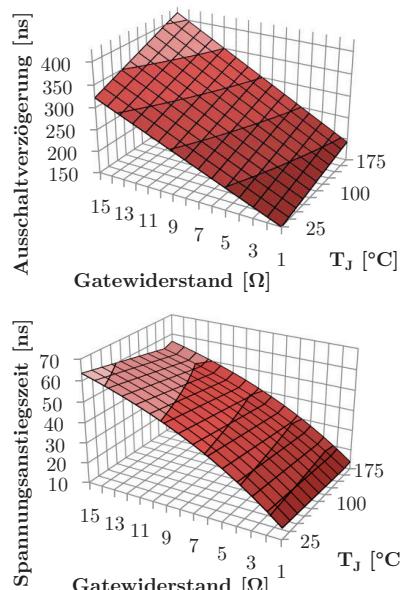


Abbildung 5.4: Ausschaltverhalten eines Si-IGBTs über  $R_g$  und  $T_J$

Abbildung 5.5 stellt beispielhaft eine unsymmetrische Spannungsverteilung beim Aus- und Einschalten von drei seriell geschalteten IGBTs dar. Aufgrund unterschiedlicher Ein- und Ausschaltzeitpunkte sowie verschiedener Schaltgeschwindigkeiten stellt sich neben der dynamischen Asymmetrie eine ungleiche statische Spannungsverteilung während des Sperrzustandes ein. IGBT 1 und 2 werden im Vergleich zu IGBT 3, wenn auch nur kurzzeitig, mit deutlich höherer Spannung beaufschlagt. Die Überspannung beim Abschalten der IGBTs ist zusätzlich auf die nicht vermeidbare parasitäre Induktivität zurückzuführen, die in Anschlüssen und Verbindungen innerhalb der Schaltung

und des Halbleitermoduls selbst präsent ist. Da Induktivitäten den Stromfluss auch nach dem Abschalten kurzzeitig aufrechterhalten, entsteht diese Überspannung über den IGBTs und ist dabei auch vom zuvor geführten Kollektorstrom abhängig.

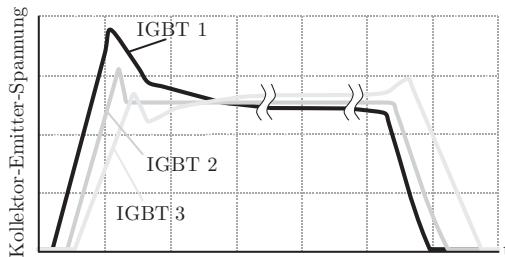


Abbildung 5.5: Beispielhafte Spannungsaufteilung bei Serienschaltung von IGBTs

## 5.2 Verfahren zur Spannungssymmetrierung von Halbleitern

Die Literatur hält zahlreiche Methoden bereit, mit denen die Spannung zweier oder mehrerer Halbleiterschalter symmetriert werden kann. Im Folgenden sollen verschiedene Möglichkeiten betrachtet werden. Eine Auswahl und experimentelle Untersuchung geeigneter Methoden für 1.500V Systemspannung folgt schließlich in Kapitel 5.3. Grundsätzliche Symmetriermaßnahmen, wie das zuvor erwähnte Auswählen von Halbleitermodulen aus gleicher Fertigungscharge für eine möglichst geringe Parameterstreuung als auch das optimale und möglichst symmetrische Design der externen Komponenten sind für eine Serienschaltung obligatorisch und werden daher im Folgenden nicht gesondert betrachtet.

### 5.2.1 Passives Schutz- und Symmetriernetzwerk

Vergleichbar zu einer Serienschaltung mehrerer Kondensatoren, beispielsweise für einen Zwischenkreis mit Mittelabgriff, kann auch bei einer Halbleiter-Serienschaltung ein zu jedem Bauteil parallelgeschaltetes Widerstandsnetzwerk eine Symmetriewirkung erzielen (Abbildung 5.6). Liegt eine Spannungsunsymmetrie vor, fließt ein hierdurch angeregter Ausgleichsstrom durch die Widerstände und sorgt somit für einen allmählichen Spannungsausgleich, wie in Abbildung 5.8 dargestellt. Da zur Einschränkung der Verluste der Ausgleichsstrom durch Widerstände mit typischerweise  $50\text{k}\Omega$  bis  $200\text{k}\Omega$  begrenzt werden sollte, greift das Netzwerk erst innerhalb etlicher Mikrosekunden und ist somit ausschließlich für eine statische Symmetrierung geeignet. Die Auslegung sollte dabei in Relation zum Sperrstrom des IGBTs erfolgen und nach [60] einem Verhältnis des Widerstandsstroms  $I_R$  zum IGBT-Sperrstrom  $I_{CES}$  von 3:1 bis 10:1 entsprechen. Eine Symmetriewirkung im dynamischen Bereich des Schaltvorgangs kann

durch Hinzufügen eines Energiespeichers in Form eines Kondensators erzielt werden. Zur Verlustbegrenzung werden typischerweise eine Strombegrenzung sowie eine Diode, wie in Abbildung 5.7 als RCD-Netzwerk gezeigt, verwendet. Während des Abschaltens steigt die Spannung über dem jeweiligen Halbleiterschalter an, sodass zeitgleich der Kondensator über die Diode geladen wird. Zum einen kann somit sowohl die Spannungsanstiegs geschwindigkeit beeinflusst als auch die Überspannung durch Streuinduktivitäten und Oszillationen reduziert werden. Beim Einschalten des Halbleiterschalters wird schließlich der Kondensator über den Widerstand langsam entladen, während die Diode des Netzwerks in Sperrrichtung betrieben wird. Somit werden ein Kurzschluss des Kondensators und hierdurch hervorgerufene elektromagnetische Störungen aufgrund von Strompeaks vermieden. Auch das Hinzufügen magnetisch gekoppelter Netzwerke zur kurzzeitigen Energiespeicherung ist möglich, was jedoch den Aufwand weiter erhöht.

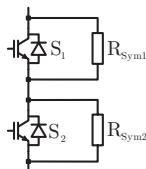


Abbildung 5.6:

Symmetrierwiderstände

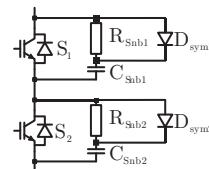


Abbildung 5.7:

Typisches RCD-Netzwerk

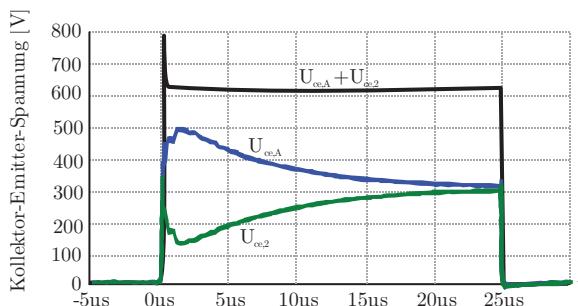


Abbildung 5.8: Auswirkung eines passiven Schutznetzwerkes auf Spannungsverteilung

Abbildung 5.8 zeigt gemessene Spannungsverläufe einer Serienschaltung zweier IGBTs mit passiver Schutzbeschaltung durch je einen einzelnen Parallelwiderstand sowie die Darstellung der summierten Spannung beider Halbleiter. Bei den vermessenen Halbleitern handelt es sich um baugleiche IGBTs mit identischer Gatebeschaltung. Jedoch wurde eine Temperaturdifferenz von 28,5K durch Aufheizen des zweiten IGBTs erzwungen, sodass das Schaltverhalten des zweiten IGBTs gegenüber dem Ersten deut-

lich verändert wird. Direkt zu Beginn des Abschaltprozesses liegt zunächst eine nahezu gleichmäßige Verteilung der Spannung aufgrund der parasitären Kapazitäten der IGBTs vor. Bereits wenige Nanosekunden später bildet sich jedoch nach Aufladung der Kapazitäten eine starke Differenz zwischen beiden Halbleitern aus, die erst innerhalb von  $20\mu\text{s}$  bis  $25\mu\text{s}$  über das passive Netzwerk ausgeglichen werden kann. Das passive Netzwerk ist demnach in der Lage, die Spannungsverteilung bei sperrenden Halbleitern auszubalancieren. Jedoch ist es nicht in der Lage schnelle Spannungsverschiebungen während des Schaltvorgangs zeitnah zu kompensieren. Ein zusätzlicher Schutz der Halbleiter wird somit zwingend benötigt.

### 5.2.2 Aktives Symmetriernetzwerk

Die Ideen der Patentschriften [61], [62] und [63] aufgreifend, kann das in Kapitel 5.2.1 beschriebene Symmetriernetzwerk über einen aktiven Hilfsschalter schaltbar gemacht werden. Hierdurch werden statische Verluste, z.B. bei erfolgter Symmetrierung, gänzlich vermieden, sodass der Parallelwiderstand des Hauptschalters deutlich geringer gewählt werden kann, um ein schnelleres Eingreifen der Schaltung zu ermöglichen. Abbildung 5.9 zeigt die prinzipielle Verschaltung von Hilfs-IGBTs mit einem als einzelnes Bauteil abgebildeten Widerstandsnetzwerk.

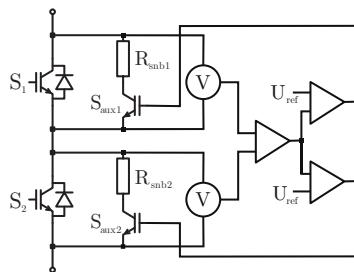


Abbildung 5.9: Hilfs-IGBT für schaltbares Parallelwiderstandsnetzwerk

Über eine analoge Spannungsmessung wird die Spannungsverteilung über beiden Hauptschalter fortlaufend verglichen. Liegt die Spannungsdifferenz beider Hauptschalter außerhalb eines gewählten Spannungstoleranzbandes, so wird der Hilfs-IGBT des Hauptschalters mit der höheren Spannung so lange aktiviert, bis die Spannung erneut innerhalb des Toleranzbandes liegt (siehe Abbildung 5.10). Die Spannungsdifferenz wird dabei über die somit hinzugeschalteten Symmetrierwiderstände, wie in Kapitel 5.2.1 beschrieben, ausgeglichen. Die Spannungsmessung sind jedoch höhere zeitliche Anforderungen gestellt, da eine schnelle Messung innerhalb weniger Nanosekunden benötigt wird. Daher ist, anders als bei der in Kapitel 5.2.7 beschriebenen Methode, keine

großzügige Filterung möglich. Dort wird die Spannungsmessung einmalig erst etliche Mikrosekunden nach Abschalten der Hauptschalter ausgewertet.

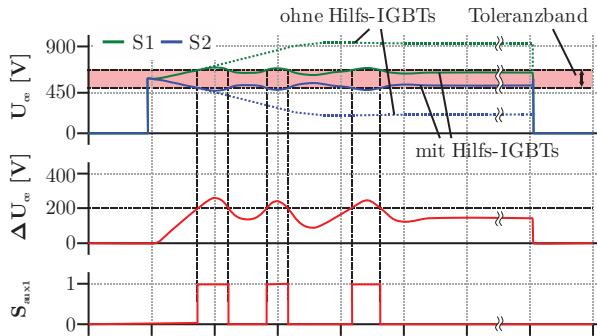


Abbildung 5.10: Prinzipielle Spannungsverläufe und Funktionsweise der Hilfs-IGBTs

Die Kontrollierbarkeit dieser Hilfsschaltung ist allerdings ohne zusätzlichen Steuerungsaufwand auf das analoge Komparatorsystem begrenzt. Ein dauerhaftes Eingreifen der Schaltung sollte daher durch zusätzliche Symmetriemaßnahmen auch aufgrund der anfallenden Verluste verhindert werden, um einer thermischen Überlastung des Widerstandsnetzwerkes vorzubeugen. Durch entsprechende Wahl des Toleranzbandes kann diese Schaltung ergänzend zu weiteren Symmetriemaßnahmen verwendet werden, um die Zuverlässigkeit der Serienschaltung weiter zu verbessern.

### 5.2.3 Jitter-Kompensation durch Ausgleichsdrossel

Vor allem beim Abschaltvorgang erzeugt der lediglich minimier-, aber nicht gänzlich vermeidbare Jitter des digitalen Signals eine schlechte Spannungsverteilung, da die Halbleiter nicht zum gleichen Zeitpunkt geschaltet werden. Das Einfügen einer magnetisch gekoppelten Komponente in den Pfad des Gatestroms der einzelnen IGBTs kann den Schaltzeitpunkt der Gatesignale synchronisieren, indem der Jitter ausgefiltert wird [64]. Abbildung 5.11 zeigt die von Fuji Electric vorgestellte Positionierung eines Gate-Balancing-Kerns in den Gateverbindungen einer Serienschaltung von zwei IGBTs.

Schaltet beispielsweise  $S_1$  eine Zeit  $t$  vor  $S_2$  ab so bildet sich eine Spannungsdifferenz zwischen beiden Gatetreibern, sodass Spannung  $U_1$  negativ und Spannung  $U_2$  positiv wird. Somit wird der Gatestrom  $I_{G1}$  wieder erhöht, während  $I_{G2}$  verringert wird. Beide Halbleiter schalten bei dieser Schaltung sehr zeitnah ein und aus, auch wenn der Gatetreiber oder die Steuerleitungen ein ungenaues Timing aufweisen. Aufgrund der

unterschiedlichen Spannungspotentiale müssen die beiden Wicklungen jedoch für Spannungen oberhalb von 900V ausgelegt sein, da eine Seite des magnetischen Bauteils im Sperrbetrieb von  $S_1$  auf positiver Zwischenkreisspannung und die andere auf halber Zwischenkreisspannung liegen.

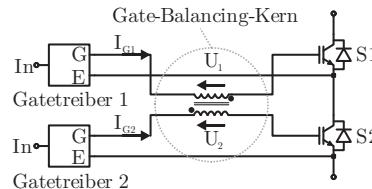


Abbildung 5.11: Jitterreduzierung durch Gate-Balancing-Kern in einer Serienschaltung

#### 5.2.4 Master-Slave-Konzepte

Eine kostengünstige Variante stellt ein bekanntes Verfahren zur Serienschaltung von Thyristoren dar. Dabei wird lediglich ein einzelner vollwertiger Gatetreiber mit isolierter Eingangsstufe ausgelegt, welcher als Master fungiert und am untersten IGBT der Serienschaltung installiert wird. Dieser Gatetreiber schaltet den angeschlossenen IGBT in bekanntem Verfahren. Die Slave-Treiber hingegen werden über eine hochsperrfähige Diode an den Master-Treiber angekoppelt. Sinkt nun das Potential am Emitter des Slave-IGBTs durch das Einschalten des darunter liegenden IGBTs ab, so beginnt die Diode zwischen Master und Slave zu leiten und schaltet den Slave-Treiber und somit den Slave-IGBT ein. Wird der unterste IGBT durch den vollwertigen Gate-treiber wieder abgeschaltet, so hebt sich auch das Emitter-Potential der darüber liegenden IGBTs an, sodass die Verbindungsdiode gesperrt wird. Die Slave-Treiber schalten somit die angeschlossenen IGBTs ebenfalls ab. Jede Schalthandlung des Slaves tritt dabei zeitverzögert zum Master ein. Nach [59] beeinflusst dies zwar nicht die Symmetrierung beim Abschaltvorgang der IGBTs, jedoch kann die gleichmäßige Spannungsaufteilung beim Einschalten nicht sichergestellt werden. Somit sollte eine Kombination mit zusätzlichen Schutzvorkehrungen in Erwägung gezogen werden. Das Prinzip der Master-Slave-Schaltung ist auch als Boot-Strap-Schaltung zur Spannungsversorgung von Gatetreibern bei Wechselrichterbrücken bekannt.

#### 5.2.5 Dynamisch angepasste Schaltgeschwindigkeit

Durch schnelles Messen und Anpassen des Gatewiderstands kann der Stromanstieg beim Einschalten eines IGBTs beeinflusst werden [65]. Dies wird in digitalen Treiberendstufen vor allem für das gleichmäßige Verteilen des Stroms in Parallelschaltungen verwendet. Durch Begrenzen des Gatestroms beim Abschalten kann jedoch auch die Ausbildungsgeschwindigkeit der Raumladungszone und somit die Aufbauzeit

schwindigkeit des elektrischen Feldes innerhalb des IGBTs in engen Grenzen eingestellt werden, sodass die Spannungsanstiegs geschwindigkeit beeinflusst werden kann. Die Eingriffszeit beschränkt sich jedoch auf wenige Nanosekunden, sodass eine extrem kurze Regelzeitkonstante benötigt wird, die derzeit nur leistungsfähige Feld-Programmierbare-Gate-Arrays (FPGAs) oder analoge Systeme bieten. Der Gatetreiber muss weiterhin über eine sehr schnelle Spannungsmessung und ein schaltbares Gatewiderstandsnetzwerk verfügen.

In Abbildung 5.12 ist beispielhaft ein System zur dynamischen Einstellung des Gatewiderstands für die Parallelschaltung dargestellt. Neben dem Active-Clamping (Kapitel 5.2.6) und einer Überwachung der Strom- und Spannungsanstiegs geschwindigkeit sind zwei Umschalt netzwerke für die Ein- und Ausschalt-Gatewiderstände abgebildet. In den kommerziell verfügbaren Treibern sind zwischen drei und acht Festwiderständen kombinierbar, sodass zwischen 7 und 255 nutzbare Widerstandswerte möglich sind. Für Parallelschaltungen von IGBTs sind Gatetreiber auch mit bis zu 14 Festwiderständen als Laborprototyp untersucht worden, um eine sehr feine Granularität zu erzielen. Aufgrund des geringen Zeitfensters beim Schaltvorgang sind dem Einwirken jedoch enge Grenzen gesetzt, sodass eine hohe Auflösung nicht zwingend eine Verbesserung der Stromaufteilung bedeutet.

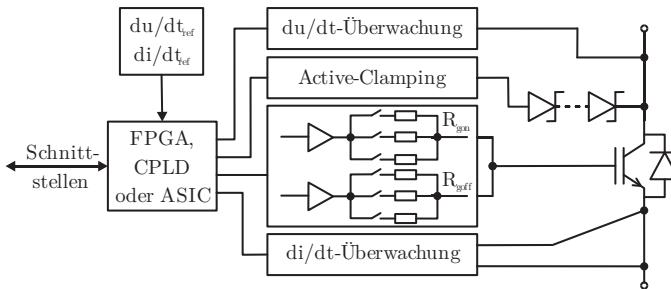


Abbildung 5.12: Treibersystem mit dynamischer Anpassung des Gatewiderstands

Da dieses Verfahren nur mit voreingestellten Parametersätzen der zu schaltenden Halbleiter und damit einhergehenden Referenzwerten der gewünschten Strom- und Spannungsanstiege voll funktionsfähig ist, erscheint der Aufwand für den Einsatz in kostenoptimierten Utility-Scale-Anwendungen im Vergleich zu anderen Verfahren für die Serienschaltung sehr hoch. Auch das kurze Zeitfenster, in welchem ein Eingriff in das Abschalten des IGBTs möglich ist, erlaubt nur eine geringe Fehlertoleranz und wird aufgrund des hohen Aufwands nicht weiter in dieser Arbeit behandelt.

### 5.2.6 Active-Clamping-Verfahren

Ein etabliertes Verfahren zur aktiven Spannungsbegrenzung von IGBTs stellt das Active-Clamping [66] dar. Hierbei wird über ein Netzwerk aus Zenerdiode eine Rückkopplung der IGBT-Spannung zum Treiber ermöglicht. Steigt die Bauteilspannung oberhalb der Durchbruchspannung der Diodenkette  $D_{lx}$  in Abbildung 5.13, so wird ein Strom über Diode  $D_2$  und Widerstand  $R_2$  direkt in das Gate des IGBTs geführt. Dieser Gatestrom beginnt den Halbleiter noch während des Abschaltens wieder einzuschalten, wodurch sich die Spannung über dem Bauteil abbauen kann. Das Verfahren arbeitet je nach Ausführung unabhängig vom eigentlichen Gatetreiber und kann selbst bei Defekt des Treibers einen aktiven Schutz des Halbleiters bieten. Weiterhin arbeitet es aufgrund der nicht-steuerbaren Bauteile nahezu verzögerungsfrei. Für gängige 1.200V IGBTs wird typischerweise eine Dioden-Durchbruchspannung von 900V (75% Nennspannung, siehe Kapitel 2.2) eingestellt, die z.B. durch sechs in Serie geschalteter 150V-Zenerdioden erzielt werden kann. Durch das Active-Clamping werden hierbei auch zusätzlich die antiparallelen Leistungsdioden des IGBTs geschützt. Einzelne Dioden können jedoch in Ermangelung einer aktiven Steuerungsmöglichkeit nicht von diesem Verfahren geschützt werden und müssen auf andere Schutzmechanismen zurückgreifen.

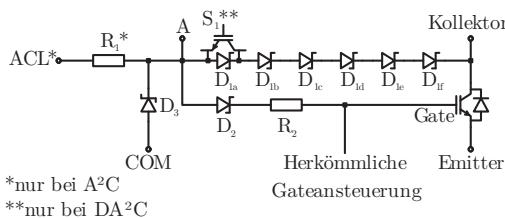


Abbildung 5.13: Beispiel einer Dynamic-Advanced-Active-Clamping-Schaltung

Eine Erweiterung des soeben beschriebenen Verfahrens stellt das Advanced-Active-Clamping ( $A^2C$ ) [66] sowie das Dynamic-Advanced-Active-Clamping ( $DA^2C$ ) [67] dar. Bei herkömmlichen Gatetreibern wird zum Abschalten des Gates ein interner Halbleiterschalter gegen  $V_{ee}$  geschaltet. Beginnt nun das Active-Clamping das Wiedereinschalten des Hauptschalters zum Abbau der Sperrspannung, so fließt ein Teil des Stroms der Diodenkette auch durch die Endstufe des Treibers, der für das sichere Abschalten von Leistungs-IGBTs typischerweise auf ein Potential von -10V geschaltet wird. Da dies hohe Verluste innerhalb der Zenerdioden und des Gatetreibers selbst verursacht, wird beim Advanced-Active-Clamping der Gatetreiber am Wiedereinschalten beteiligt. Über den in Abbildung 5.13 dargestellten Widerstand  $R_1$  wird hierzu das Potential von Knotenpunkt „A“ auch innerhalb des Treibers über den Hilfsanschluss „ACL“ abgebildet. Steigt nun die Spannung an Punkt „A“ in Bezug auf das Referenz-

potential von Knoten „COM“ detektiert dies der Treiber und schaltet die interne Endstufe ab, um den Stromfluss in Richtung  $V_{ee}$  zu unterbinden. Je nach Ausstattung des Gatetreibers schaltet dieser dabei die Endstufe nicht sofort vollständig ab, sondern betreibt den internen Halbleiter in Abhängigkeit der Spannung am Punkt „A“ zunächst im linearen Betrieb. Erst bei einer Spannung oberhalb von 15V bis 18V wird der Hilfschalter schließlich vollständig abgeschaltet, um ein vollständiges Einschalten des IGBTs zu erlauben, da andernfalls die Sperrspannung des IGBTs diesen gefährden würde. Auf diese Weise ist ein sicheres Abschalten, Spannungsbegrenzen und ein Verringern der Verluste gleichzeitig möglich. Abhängig von Kollektorstrom, Schaltspannung und Bauteilen ergeben sich typischerweise pro Clamping-Vorgang Schaltenergien zwischen 50 $\mu$ J und 10mJ pro Diodenkette, die als Verlustwärme abzuführen sind.

Das DA<sup>2</sup>C Verfahren erlaubt in Erweiterung des A<sup>2</sup>C über einen zusätzlichen antiparallelen Hilfsschalter  $S_1$  zur Zenerdiode  $D_{1a}$  das dynamische Einstellen der Durchbruchspannung der Diodenkette (siehe Abbildung 5.13).  $S_1$  wird dabei zusammen mit dem Hauptschalter eingeschaltet und erst einige Mikrosekunden nach dem Abschaltsignal des IGBTs deaktiviert. Dies erlaubt ein sehr frühzeitiges Eingreifen des Active-Clampings im Abschaltprozess. Nach dem Deaktivieren des Hilfsschalters ist die volle Spannung der Zenerdioden eingestellt, sodass die statische DC-Zwischenkreisspannung sicher durch den Hauptschalter gesperrt werden kann.

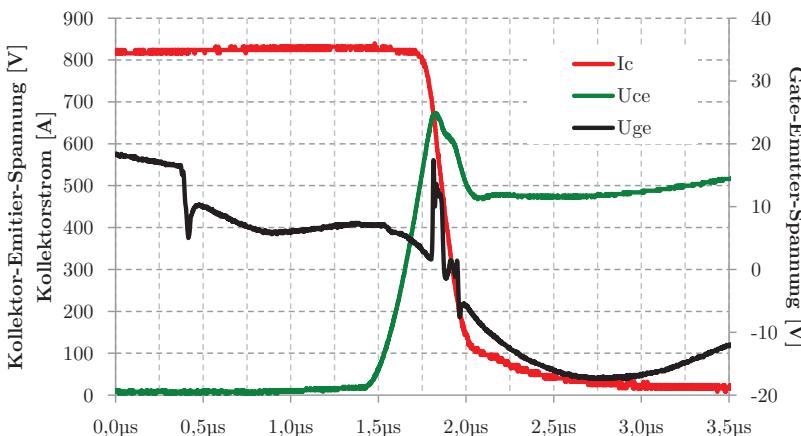


Abbildung 5.14: Gemessenes Schaltverhalten unter Einsatz des A<sup>2</sup>C-Verfahrens

(Infineon FF1400R12IP4 1.200V IGBT mit CTconcept 2SP0320T  
Gatetreiber,  $U_{zk}=900V$ ,  $I_C=832A$ ,  $T_{amb}=23^\circ C$ ,  $U_{thresh}=600V$ )

In Abbildung 5.14 wird das Eingreifen des Advanced-Active-Clampings bei einem IGBT einer Serienschaltung von zwei 1.200V IGBTs im Laborversuch gezeigt. Dabei wird ein Kollektorstrom von  $I_C=832\text{A}$  bei einer angelegten Zwischenkreisspannung von  $U_{zk}=900\text{V}$  ab dem Zeitpunkt  $t=0,41\mu\text{s}$  über ein Abfallen der Gatespannung abgeschaltet. Nach Ablauf der Verzögerungszeit von  $0,95\mu\text{s}$  beginnt die Kollektor-Emitter-Spannung zu steigen. Bei  $t=1,65\mu\text{s}$  wird der Kollektorstrom abgebaut, während die Bauteilspannung weiter ansteigt. Nach Überschreiten der für diese Messung eingestellten Dioden-Durchbruchspannung von  $U_{thresh}=600\text{V}$  bei  $t=1,77\mu\text{s}$  wird die Gatespannung über die Active-Clamping-Schaltung angehoben, sodass ein positiver Gatestrom in das Gate geführt wird. Der IGBT wird somit während des Abschaltprozesses teilweise wieder eingeschaltet, was einen Abbau der Spannung zufolge hat. Fällt die Bauteilspannung bei  $t=1,875\mu\text{s}$  wieder unterhalb der eingestellten 600V, so wird auch die Gateversorgung durch die wieder sperrenden Dioden abgeschaltet. Bei  $t=2,0\mu\text{s}$  endet der Abschaltprozess des IGBTs mit dem Leiten des Tail-Stromes, bis sämtliche Ladungsträger aus dem p-n-Übergang ausgeräumt sind. 3,1 $\mu\text{s}$  nach dem Abschalten des Gatesignals beträgt der Kollektorstrom lediglich 16A, was 2% des abzuschaltenden Kollektorstroms entspricht, sodass der IGBT somit als abgeschaltet betrachtet werden kann. Je nach Auslegung des Zwischenkreises treten nach Abschalten des IGBTs nun noch für 10 $\mu\text{s}$  bis 20 $\mu\text{s}$  Oszillationen in der Sperrspannung des Bauteils auf, die jedoch ebenfalls von der Schutzbeschaltung begrenzt werden können. Das Verhalten des Active-Clampings bei einer Serienschaltung wird im anschließenden Kapitel 5.3 detailliert untersucht.

Alternativ zum diodenkettensteuerten Clamping kann die Überspannung auch aktiv über den Leistungsteil des Gatetreibers begrenzt werden. Das unter anderem in [68] beschriebene als „Feedback Control“ bekannte Verfahren verwendet hierzu einen Spannungsteiler, welcher zum einen geringere Verluste und zum anderen kleinere Toleranzen und Temperaturabhängigkeiten gegenüber der Diodenkette des Active-Clampings aufweist. Die am Spannungsteiler gemessene Spannung wird, wie in Abbildung 5.15 gezeigt, in den Leistungsteil des Gatetreibers geführt. Übersteigt die so gemessene Kollektor-Emitter-Spannung einen bestimmten Schwellwert, wird der Leistungsteil aktiviert und das Gate des IGBTs auf herkömmliche Weise eingeschaltet. Da bei diesem Verfahren allerdings maximal die Gatetreiberspannung zusammen mit dem eingesetzten Gatewiderstand verwendet werden kann, liegt die Reaktionszeit typischerweise oberhalb der des Advanced-Active-Clampings, da der Gatestrom stärker als bei der Diodenkette begrenzt wird.

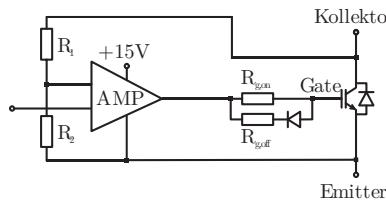


Abbildung 5.15: Feedback Control als Alternative zum Advanced-Active-Clamping

### 5.2.7 Dynamisch angepasster Schaltzeitpunkt

Neben der Spannungsanstiegs- und -abfallgeschwindigkeit ist der Schaltzeitpunkt bei der Serienschaltung einer der wichtigsten Parameter. Basierend auf einer Veröffentlichung von Dongsheng Zhou aus dem Jahr 2001 [69] soll an dieser Stelle eine kostengünstige Methode zur aktiven Korrektur des Schaltzeitpunktes zur Spannungssymmetrierung vorgestellt werden. Durch die Verwendung einer geeigneten, hochauflösenden Pulsweiten-Modulation kann der Schaltzeitpunkt der IGBTs in Abhängigkeit der Bauteiltemperatur, der Kollektor-Emitter-Spannung und weiterer Parameter zeitlich angepasst werden. Dabei ist die zu sperrende Gesamtspannung beim Abschalten beliebig zwischen den einzelnen IGBTs der Serienschaltung in Stufen verteilbar, sodass über eine implementierte Regelstrecke die Spannungsaufteilung eingestellt werden kann.

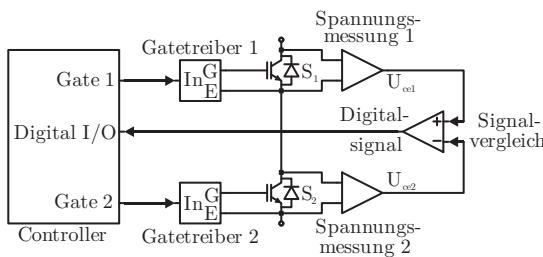


Abbildung 5.16: Prinzipschaltung der aktiven Zeitkorrektur der Gatesignale

Wie in Abbildung 5.16 dargestellt, wird bei der aktiven Zeitkorrektur zunächst die Kollektor-Emitter-Spannung der einzelnen IGBTs gemessen und über eine analoge Signalverarbeitung das Bauteil mit der höchsten Spannungsbelastung ermittelt. Das so erzeugte Digitalsignal wird als Zeiger des Bauteils mit der höheren Spannung dem Controller zur Verfügung gestellt. Somit wird pro Serienschaltung statt zwei analoger Eingänge lediglich ein einzelner Digitaleingang am Controller benötigt, sodass für den Betrieb einer B6-Schaltung mit Serienschaltung lediglich sechs zusätzliche Digitaleingänge benötigt werden.

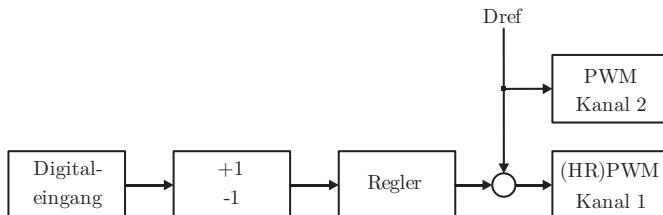


Abbildung 5.17: Vereinfachtes Reglersystem für aktive Spannungssymmetrierung über Anpassung der PWM-Referenz

Im Controller selbst ist hierzu ein Regelkreis implementiert, der anhand des erzeugten Digitalsignals den Schaltzeitpunkt eines der beiden IGBTs anpasst (Abbildung 5.17). Der Halbleiter mit der im abgeschalteten Zustand geringeren Spannungsbelastung wird beim nächsten Schaltvorgang im Vergleich zum anderen Halbleiter einen Zeitschritt früher abgeschaltet. Dabei wird im abgebildeten Regler neben dem Zeitverzettel für den Halbleiter zusätzlich auch die Anzahl an Korrekturen aufaddiert, sodass mit jedem Korrekturschritt das Zeitinkrement selbst vergrößert wird und somit die Korrekturschrittweite ansteigt. Beim ersten Flankenwechsel des Digitalsignals wird der aufsummierte Fehler in Form der Anzahl an Korrekturschritten auf Null zurückgesetzt. Mittels dieser Methode ist trotz Digitalsignals eine höhere Dynamik des Regelsystems möglich, die ein schnelleres Ausregeln der Spannungen erlaubt. Dennoch erhöht die Verwendung eines Analogeingangs die Regelgeschwindigkeit und erlaubt zudem ein Setzen der Zeitkorrekturschritte in Abhängigkeit der Höhe der Differenzspannung bei der Hauptschalter.

Nachteilig ist allerdings, dass das Korrekturverfahren dabei lediglich im eingeschwungenen Zustand in der Lage ist, die Spannungsverteilung gleichmäßig auf beide Halbleiterschalter zu verteilen. Für das Einschalten des Systems sowie sprunghafte Zustandsänderungen sind zusätzliche Schutzvorkehrungen gegen Überspannungen vorzusehen, die ergänzend zum Verfahren eingesetzt werden können. Zum Hochfahren des Systems muss daher eine solche Schutzbeschaltung je nach verwendeter Schaltfrequenz und eingestellter Regelparameter die Halbleiter für einige wenige Pulse schützen, bevor der Regelkreis die Spannungsaufteilung gleichmäßig verteilt. Die ergänzenden Schutzmethoden müssen daher thermisch lediglich für die Einschwingzeit der Zeitkorrektur ausgelegt werden.

Bereits bei Verwendung von standardmäßigen Si-IGBTs mit niedrigem Gatewiderstand sind Spannungsanstiegs geschwindigkeiten von  $10\text{kV}/\mu\text{s}$  ohne weiteres erreichbar. Unterscheiden sich z.B. aufgrund unterschiedlicher Bauteiltemperaturen die Anstiegsgeschwindigkeiten beider IGBTs der Serienschaltung (siehe Abbildung 5.4 in Ka-

pitel 5.1.3), so sind bereits Abweichungen weniger Nanosekunden ausreichend, um eine deutliche Spannungsabweichung auszubilden. Daher wird für die aktive Schaltzeitkorrektur eine entsprechend genaue Zeiteinstellung der Pulsweitenmodulation benötigt. Herkömmliche PWM-Bausteine arbeiten auf Basis des Systemtakts und liefern bei einem Controllersystem mit z.B. 100MHz eine zeitliche Auflösung von lediglich 10ns. Für schnellschaltende Halbleiter ist dies allerdings in der Regel nicht ausreichend. Während FPGAs mittlerweile im GHz-Bereich verarbeiten können und somit eine Zeitauflösung von unter einer Nanosekunde erlauben, erhöht dies die Systemkosten im Vergleich zu üblichen Mikrocontrollersystemen. Die Verwendung von modernen hochauflösenden PWM-Systemen bietet sich an, die über eine autarke Taktzeugung parallel zum Prozessortakt eine deutlich genauere zeitliche Auflösung der Signale erlauben. Eine detaillierte Beschreibung eines möglichen Aufbaus mit experimenteller Untersuchung dieses Verfahrens befindet sich im folgenden Kapitel 5.3.

Soll aus Kostengründen auf Spezialbauteile verzichtet werden, bietet sich der Einsatz von Leiterbahnschleifen zur Signallaufzeitverzögerung an. Bei einer Signallaufzeit in Kupfer von typischerweise 5ns/m muss passend zur minimalen zeitlichen Auflösung lediglich die Länge der Leiterschleife eines zusätzlichen zweiten PWM-Kanals angepasst werden. Unter Verwendung dieser zwei getrennten PWM-Ausgänge jeweils mit und ohne Leiterbahnschleife kann somit die zeitliche Auflösung verdoppelt werden. Liegt die minimale zeitliche Auflösung z.B. bei 2,5ns (400MHz-Systemtakt), so ist eine Leiterschleife von 25cm ausreichend, um das zweite PWM-Signal 1,25ns zu verzögern. Ein Oder-Gatter oder eine Diode genügen schließlich, um ein einzelnes zeitlich höher aufgelöstes Signal zu erzeugen.

### 5.3 Experimentelle Untersuchungen

Als kostengünstige und technisch gut umsetzbare Lösung für den Betrieb einer Serienschaltung aus zwei Halbleitern wird für den Einsatz bei 1.500V Systemspannung in diesem Kapitel eine Kombination aus drei verschiedenen Schutz- und Symmetrierverfahren vorgeschlagen und anhand von Laboraufbauten untersucht. Die kombinierten Verfahren aus statischer Symmetrierung durch Parallelwiderstände bzw. eines RCD-Snubbers und dem (Advanced-)Active-Clamping erlauben dabei einen Schutz der Halbleiter allein durch Einsatz nicht-steuerbarer Bauteile, sodass auch während eines Ausfalls der Steuerung ein Mindestschutz der Halbleiter bestehen bleibt. Komplettiert werden beide Verfahren durch die dynamische Korrektur der Ausschaltzeit über einen Regalgorithmus innerhalb des PWM-Controllers. Im Folgenden wird zunächst die dynamische Korrektur der Ausschaltzeit in einem Aufbau bei geringer Leistung untersucht. Dabei wird ein Regelsystem nach Kapitel 5.2.7 implementiert, welches selbst unterschiedlichste Halbleiter stabil in einer Serienschaltung betreiben kann. Anschlie-

Bend soll die Kombination aller drei Schutz- und Symmetrierverfahren in einem Aufbau bei hoher Leistung bis hin in den MW-Bereich untersucht werden.

### 5.3.1 Laboraufbau zur dynamischen Anpassung des Schaltzeitpunkts

Übliche Spannungswellenkreiswechselrichter folgen dem Grundprinzip des Tiefsetzstellers, bei dem ein getakteter Halbleiterschalter über das einstellbare Tastverhältnis der PWM eine höhere Spannung in eine tiefere Spannung umsetzt (siehe Kapitel 2.5). Da in Halbleitermodulen lediglich einzelne Halbleiterchips parallelgeschaltet werden, verhält sich ein Aufbau kleinerer Leistung mit einem einzelnen Halbleiterchip, unter Vernachlässigung der thermischen Aspekte, ähnlich. Somit kann anhand eines einfachen Tiefsetzstellaufbaus (Abbildung 5.18) mit Serienschaltung zweier IGBTs und zweier Dioden als Freilauf das Verhalten der IGBTs in skalierter Form untersucht werden. Abbildung 5.19 zeigt eine Nahaufnahme des Laboraufbaus des Tiefsetzstellers mit den auf mehrere Kühlkörper montierten Halbleitern, Temperatursensoren, der Spannungsmessung, den Gattertreibern und auf einem Aluminiumkörper aufgebrachten Heizwiderständen. Die Ansteuerung der IGBTs und ein PI-Reglersystem für die aktive Symmetrierung der Spannungsverteilung wird mit Hilfe eines in Matlab/Simulink programmierten 32-Bit C2000 Mikrocontrollersystems mit F28335 Mikroprozessor von Texas Instruments realisiert.

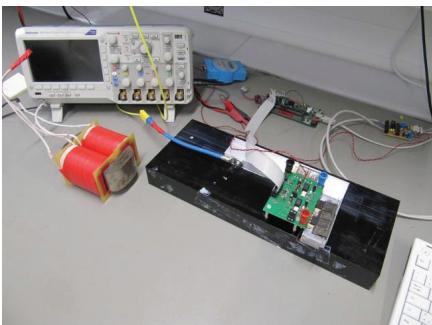


Abbildung 5.18: Laboraufbau des Tiefsetzstellers mit geringer Leistung

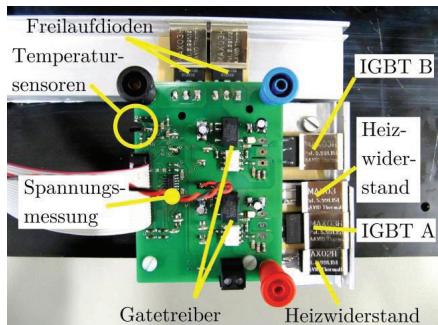


Abbildung 5.19: Nahaufnahme der Tiefsetzstellerschaltung

Notwendige Zwischenkreis- und Ausgangskondensatoren werden über herkömmliche Filmkondensatoren über längere Verbindungsleitungen angeschlossen, um höhere Kommutierungsinduktivitäten zu erzwingen. Die Ausgangsinduktivität für die Stromglättung stellt eine 10,2mH Drossel dar, welche mit feindrahtiger Litze für HF-Anwendungen ausgelegt und auf einem verfügbaren AMCC-Metallbandkern gewickelt wurde. Diese Filter sind zwar für den Betrieb der Schaltung, nicht aber für die Wirkungsweise der Schutz- und Symmetrierfunktionen notwendig, sodass an dieser Stelle

nicht weiter auf diese Komponenten eingegangen werden soll, da sie Standardkomponenten einer leistungselektronischen Schaltung darstellen.

Für die Untersuchung der Regelbarkeit der Spannungsverteilung auch bei unterschiedlicher Temperaturverteilung der beiden Halbleiterschalter sind mehrere Heizwiderstände auf einem Teil des Aluminiumkühlkörpers für IGBT A angebracht, die über eine externe Schaltung angesteuert werden. Jeweils ein digitaler Temperatursensor mit  $0,1^{\circ}\text{C}$  Auflösung überträgt dabei die Gehäusetemperatur jedes einzelnen IGBTs für eine Temperaturregelung. Somit können ungleichmäßige Temperaturverteilungen des Kühlkörpers eingeprägt werden. Sämtliche Regelparameter sowohl des Tiefsetzstellers als auch der Temperaturregelung können schließlich über eine für diese Messung geschriebene Steuerungssoftware eingestellt und ausgelesen werden (siehe Abbildung 5.20).

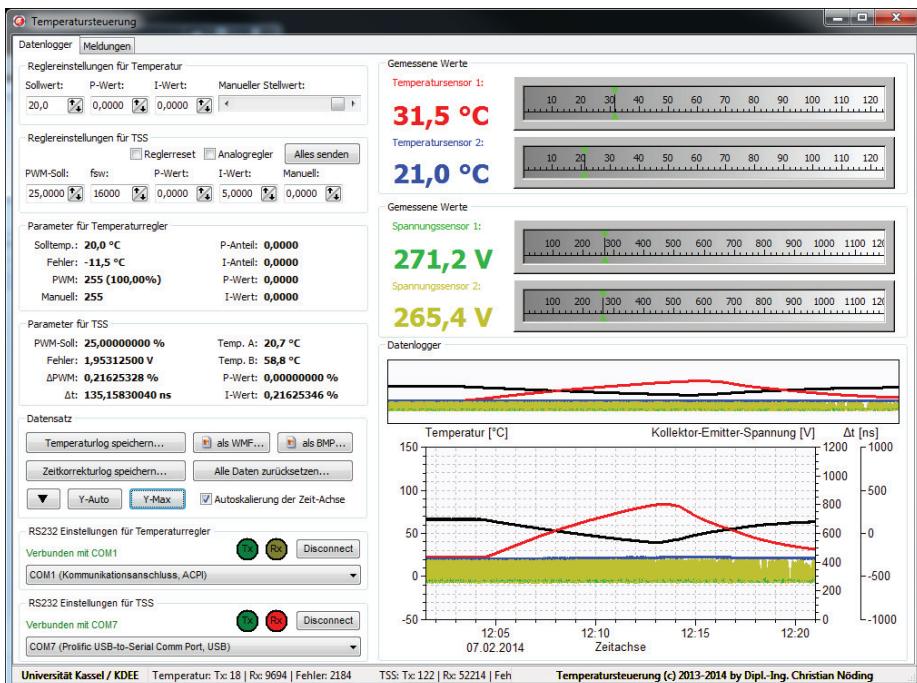


Abbildung 5.20: Steuer- und Messsoftware für Temperatur und Tiefsetzsteller

Um auch bei schnellschaltenden Halbleitern die Spannungsverteilung möglichst fein einstellen zu können, wird, wie in Kapitel 5.2.7 erläutert, ein hochauflösender PWM-Generator mit 24-Bit Auflösung eingesetzt. Dieser bietet einen eigenen hochfrequenten Referenztakt und ist daher nicht an den langsameren Systemtakt des Controllers angeschlossen, sodass eine deutlich höhere zeitliche Auflösung der Gatesignale mit

150ps Schrittweite möglich ist. Abbildung 5.21a zeigt beispielhaft eine Standard-PWM im Vergleich zur in Abbildung 5.21b gezeigten hochauflösenden PWM.

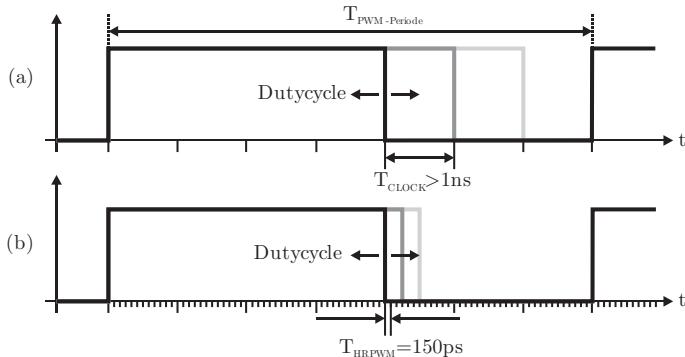


Abbildung 5.21: Vergleich von Standard-PWM (a) und hochauflösender PWM (b)

### 5.3.2 Laboraufbau für hohe Leistung

Die im Labor verfügbaren Dauerleistungen bewegen sich zwischen 50kW und 100kW. Ein Betrieb bei Leistungen eines MW-Wechselrichters übersteigt daher die vorhandenen Leistungskapazitäten. Die in Frage kommenden Symmetrierungsverfahren bei einer Serienschaltung können jedoch auch bei kurzzeitigen Stromimpulsen untersucht werden, sodass hohe Leistungen lediglich für wenige Mikrosekunden benötigt werden. Hierzu werden in einer Kommutierungszelle Mehrfachschaltimpulse bei hoher Spannung zeitlich versetzt abgegeben. Mit einem entsprechend dimensionierten Kondensator-Energiepeicher im Zwischenkreis können bei Spannungen von 1.000V bis 1.500V problemlos Ströme von einigen hundert Ampere im Labor erzeugt werden.

Unter Verwendung von zwei Infineon FF1400R12IP4 1.200V Halbbrücken-IGBT-Modulen mit je einem CTconcept 2SP0320T Gatetreiber können in einer aufgebauten Kommutierungszelle Pulse mit einer Leistung bis in den MW-Bereich durchgeführt werden. Abbildung 5.22 und Abbildung 5.23 zeigen den für die Messungen verwendeten Laboraufbau mit installierten Gatetreibern. Über sechs parallelgeschaltete  $335\mu\text{F}$  Folienkondensatoren mit einer Nennspannung von jeweils 2.000V wird die benötigte Energie gepuffert und über eine massive Kupferverbindung (Busbar) zu den IGBTs geführt (siehe Abbildung 5.24). Zusätzlich zu den Gatetreibern mit Active-Clamping-Schaltung als Schutzvorrichtung sind für jeden IGBT Symmetrierungswiderstände gemäß Kapitel 5.2.1 angebracht, um eine statische Spannungsaufteilung auf beide IGBTs zu ermöglichen.

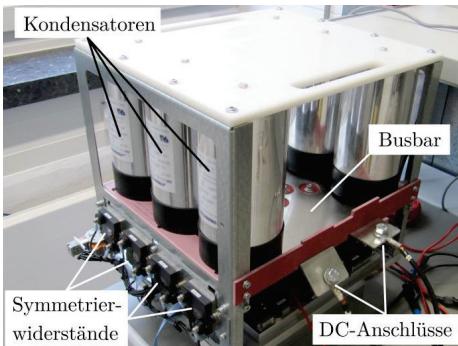


Abbildung 5.22:  
Laboraufbau zur Serienschaltung  
bei hoher Leistung



Abbildung 5.23:  
Seitenansicht des Laboraufbaus mit  
Gatetreibern und IGBT-Modulen

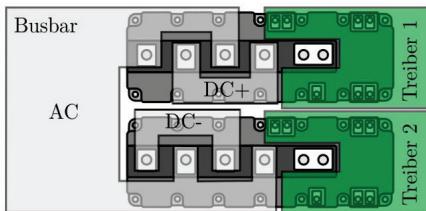


Abbildung 5.24: Verschaltung der beiden  
Halbleitermodule mit zwei Gatetreibern

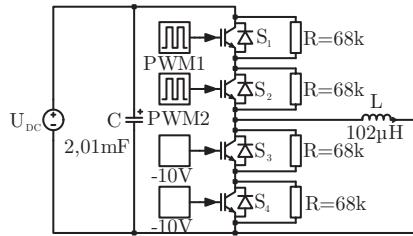


Abbildung 5.25: Schaltplan  
Kommutierungszelle für 1.500V

Als Ansteuerung kommt analog zum vorherigen Laboraufbau ein Texas Instruments C2000 F28335 32-Bit Mikrocontrollersystem mit hochauflösender Pulsweitenmodulation zum Einsatz. Die Gates der beiden IGBTs des unteren Halbleitermoduls werden bei diesem Versuchsaufbau dauerhaft über die Gatetreiber auf -10V geschaltet, da in dieser Beschaltung lediglich die antiparallelen Dioden als Freilauf benötigt werden. Ein Prinzipschaltplan der Kommutierungszelle ist in Abbildung 5.25 dargestellt. Neben dem 2,01mF großen Zwischenkreis sind die vier IGBTs mit antiparallelen Dioden und parallelgeschalteten 68kΩ Symmetrierungswiderständen zu sehen. Ausgangsseitig ist eine strombegrenzende 102µH Luftspule aus mehreren Metern Kupferkabel angeschlossen. Durch den Einsatz einer Luftspule werden vor allem Sättigungseffekte eines Kernmaterials vermieden, sodass Strompulse mit mehreren hundert Ampere kurzzeitig problemlos geschaltet werden können.

Die Strommessung erfolgt in dieser Kommutierungszelle aufgrund der hohen Ströme ausgangsseitig vor der Luftspule mit Hilfe einer Rogowski-Spule (Abbildung 5.26). Bei diesem Messprinzip wird, anders als z.B. beim Hall-Prinzip, kein Sensor in

einen Luftspalt eines Magnetkreises eingebracht, sondern es handelt sich um eine spezielle Art der transformatorischen Strommessung. So besteht die Rogowski-Spule aus einer kernfreien Luftspule, die um einen stromdurchflossenen Leiter befestigt wird. Über entsprechende Hilfsschaltungen wird schließlich die gemessene magnetische Spannung so aufbereitet, dass der Strom des zu messenden Leiters exakt abgebildet werden kann. Die Spannungen der einzelnen Halbleiter werden über herkömmliche Differential-Tastköpfe eines Oszilloskops aufgenommen.

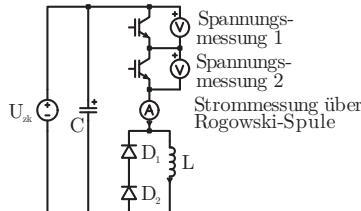


Abbildung 5.26: Strom- und Spannungsmessung in der Kommutierungszelle

### 5.3.3 Temperaturverteilung in einem Halbleitermodul

Montiert auf einen Kühlkörper kann, sowohl bei niedrigen als auch hohen Leistungen, keine homogene Temperaturverteilung der Halbleiter-Module und der Halbleiterchips innerhalb eines Moduls selbst sichergestellt werden. Bei Einsatz eines Halbbrückenmoduls können, je nach verwendeter Kühlung, die oberen Halbleiterchips sogar eine um mehrere Kelvin abweichende Temperatur aufweisen als die unteren Halbleiterchips. Bei Serienschaltung ganzer Module verstärkt sich die Differenz zudem, da keine gemeinsame Bodenplatte für eine homogenisierte Temperaturverteilung verwendet werden kann.

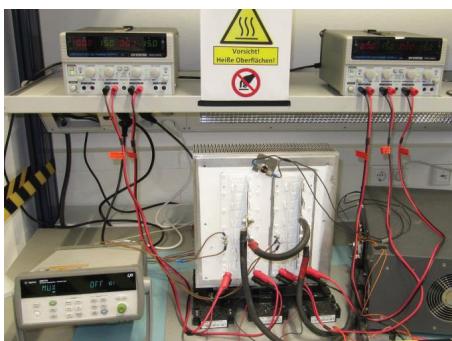


Abbildung 5.27: Messaufbau zur thermischen Bewertung zweier Halbleitermodule

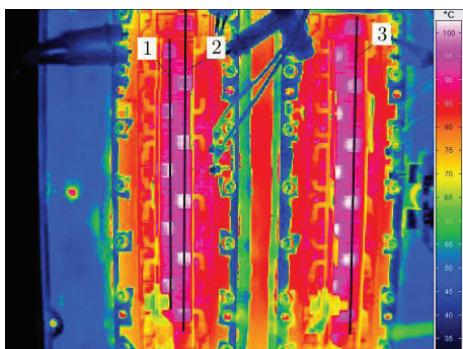


Abbildung 5.28: Thermografiebild bei geöffneten Halbleitermodulen mit DC-Strom

Die Temperaturverteilung innerhalb eines Halbleitermoduls wurde an zwei geöffnet betriebenen und vergussmassenfreien Modulen mit einer Thermografiekamera vermessen. In Abbildung 5.27 ist der hierfür verwendete Messaufbau zu sehen, der die beiden Module auf einem gemeinsamen Kühlkörper und angeschlossener Messeinrichtung zeigt. Um Reflexionen der Oberfläche bei der Thermografie zu vermeiden, sind beide Module mit nicht-leitendem Kreidespray flächig besprüht. Während der Messung wurde der Kühlkörper nicht zwangsbelüftet, um zunächst eine möglichst gleichmäßige Temperaturverteilung zu erzielen. Die aufgenommene Temperaturverteilung kann in Abbildung 5.28 betrachtet werden. Die mit einem DC-Strom erwärmten Halbleiterchips erreichen dabei keine gleichmäßige Temperatur, da vor allem die am Rand des Moduls liegenden Halbleiterchips besser gekühlt werden können, während die inneren Halbleiterchips von den angrenzenden Chips mit erwärmt werden. Für eine bessere Einschätzung der Temperaturverteilung sind drei Linienvverläufe entlang der Halbleitermodule in Abbildung 5.29 abgebildet.

Im Durchschnitt bildet sich eine Temperaturdifferenz von 5 bis 7 Kelvin zwischen den äußeren und den inneren Halbleiterchips aus. Betrachtet man die Verläufe von Linie 2 und Linie 3, also den direkten Vergleich zwischen zwei baugleichen Modulen, so kann eine Temperaturdifferenz von 2 bis 3 Kelvin beobachtet werden. Bei Verwendung der Zwangsbelüftung werden je nach Geometrie des Kühlkörpers und der Temperaturdifferenz der Kühlungsluft vor allem diejenigen Halbleiterchips besser gekühlt, die näher am Lufteinströmungspunkt liegen. Es bilden sich daher Temperaturdifferenzen von bis zu 50 Kelvin zwischen den inneren Chips und den Chips nahe dem Lufteinlass aus. Somit sollte bei der Konstruktion des Halbleiterstacks bereits auf eine optimale und vor allem symmetrische Montage des Halbleitermoduls geachtet werden. Die thermischen Kapazitäten der Modulbodenplatten und der Halbleiterchips selbst können dabei in der Regel vernachlässigt werden.

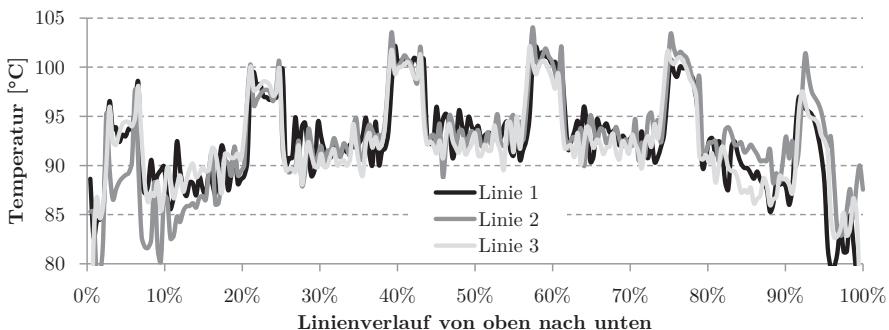


Abbildung 5.29: Temperaturverlauf entlang Linien aus Abbildung 5.28

### 5.3.4 Untersuchung des dynamisch angepassten Schaltzeitpunkts

#### 5.3.4.1 Übersicht

Zunächst wird der in Kapitel 5.3.1 beschriebene Tiefsetzsteller mit zwei identischen 40A IGBTs (Infineon IKW40N120H3) bestückt und bei gleichem Gatewiderstand und gleicher Temperatur vermessen. Die Verwendung von 40A-Bauteilen für einen skalierten Aufbau ist von daher gerechtfertigt, dass in großen Leistungsmodulen lediglich Parallelschaltungen einzelner Halbleiterchips verwendet werden. Aufgrund der besseren Kühlung können diese Halbleiterchips schließlich bis über 100A belastet werden.

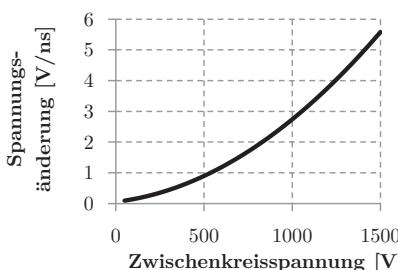


Abbildung 5.30: Relative Änderung der Spannungsverteilung pro 1ns Zeitversatz über Zwischenkreisspannung bei 25°C

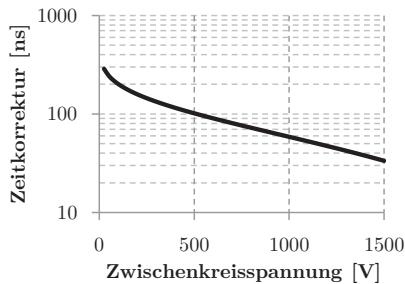


Abbildung 5.31: Absolut benötigte Zeitanpassung über Zwischenkreisspannung bei 25°C

Abbildung 5.30 zeigt für den verwendeten Aufbau den gemessenen Spannungsunterschied pro Zeitdifferenz bei Raumtemperatur, 20A Kollektorstrom und  $8\Omega$  Gatewiderstand. 1ns Zeitversatz entspricht bei 500V bereits 1V Spannungsunterschied. Bei 1.000V erhöht sich diese Differenz auf 2,75V und erreicht bei 1.500V bis zu 5,25V. Da die parasitären Kollektor-Emitter-Kapazitäten eines IGBTs, wie in Kapitel 5.1.1 gezeigt, unter anderem von der Sperrspannung abhängig sind, zeigt Abbildung 5.31 die benötigte Zeitanpassung über der Zwischenkreisspannung des Tiefsetzstellers für eine symmetrische Spannungsaufteilung. Bei geringen Sperrspannungen ist die parasitäre Kapazität der Halbleiter besonders hoch, was größere Auswirkungen auf die Spannungsverteilung hat, sodass das Taktsignal bei 500V Zwischenkreisspannung um bis zu 100ns korrigiert werden muss, was nach den Messungen in Abbildung 5.30 einer Spannungsänderung von 100V entspricht. Bei 1.500V Zwischenkreisspannung muss hingegen lediglich um 36ns korrigiert werden, was aufgrund der höheren Spannungsänderung pro Nanosekunde nun jedoch einer Spannungsabweichung von 190V entspricht.

#### 5.3.4.2 Zeitkorrektur bei Temperaturdifferenz und verschiedenen Gatewiderständen

In Abbildung 5.32 sind gemessene Zeitkorrekturwerte für verschiedene Temperaturen und Gatewiderstände des IGBT A aufgetragen, während IGBT B stets einen Ga-

tewiderstand von  $8\Omega$  bei Raumtemperatur von  $22^\circ\text{C}$  behält. Die unterschiedlichen Gatewiderstände sollen bei dieser Untersuchung starke Abweichungen im Gatetreibersystem nachstellen, die beispielsweise durch Alterung oder hohe Bauteiltoleranzen eintreten können. Der eingestellte Zeitkorrekturwert folgt hier einem weitgehend linearen Verlauf, sodass eine direkte Verknüpfung der Temperaturdifferenz und dem Zeitversatz des Schaltzeitpunktes beobachtet werden kann. Eine Differenz von  $10\text{K}$  erfordert bei diesem Aufbau eine Zeitkorrektur von ca.  $30\text{ns}$ . Da außer der Zeitkorrektur keine weiteren Symmetriemaßnahmen verwendet werden, drifteten die Kollektor-Emitter-Spannungen während der Messung nach einigen Mikrosekunden auseinander, da die Zeitkorrektur keinen Einfluss auf die statische Spannungssymmetrie hat. Der Einsatz z.B. eines zusätzlichen Snubernetzwerkes parallel zu den IGBTs scheint somit unerlässlich.

Anhand der eingestellten Zeitkorrektur kann zudem auf eine relative Temperaturdifferenz geschlossen werden. In Zentralwechselrichtern wird das als „Condition-Monitoring“ bezeichnete fortwährende Überwachen kritischer Systemkomponenten durchgeführt. Somit kann durch Aufzeichnen und Vergleichen der Zeitkorrekturwerte sogar auf eine relative Änderung des Zustands der Halbleiter geschlossen und so z.B. Materialänderungen oder ggf. ein nahender Defekt eines Halbleiters erkannt werden.

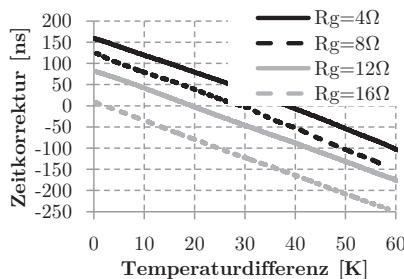


Abbildung 5.32: Zeitkorrektur über Temperaturdifferenz und verschiedenen Gatewiderständen

Betrachtet man die in Abbildung 5.33 und Abbildung 5.34 gezeigten Schaltvorgänge, so kann deutlich der zeitliche Versatz beim Ein- und Ausschalten erkannt werden, wobei lediglich der Abschaltimpuls zeitlich aktiv korrigiert wird. Die Gatetreiber weisen dabei bereits untereinander einen zeitlichen Versatz von etlichen Nanosekunden auf. Abbildung 5.33 zeigt das Einschalten der beiden IGBTs, wobei IGBT A mit  $R_g=12\Omega$  einige Nanosekunden später im Vergleich zu IGBT B mit  $R_g=8\Omega$  einschaltet und somit kurzzeitig eine erhöhte Sperrspannung übernimmt. In Abbildung 5.34 ist der zeitlich korrigierte Abschaltvorgang abgebildet. IGBT A nimmt aufgrund des größeren Gatewiderstands trotz eines früheren Abschaltimpulses deutlich langsamer Spannung

auf. Die Unterschiede in der Spannungsanstiegs geschwindigkeit können durch den Zeitversatz vollständig ausgeglichen werden.

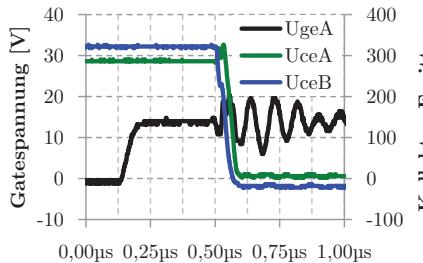


Abbildung 5.33: Nahaufnahme Einschaltimpuls zweier baugleicher IGBTs mit  $8\Omega$  und  $12\Omega$  Gatewiderstand

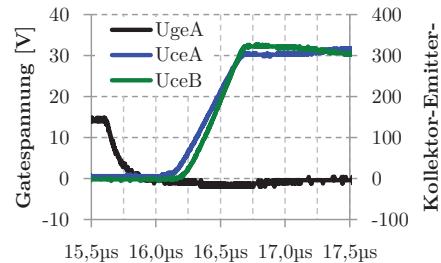


Abbildung 5.34: Nahaufnahme Ausschaltimpuls zweier baugleicher IGBTs mit  $8\Omega$  und  $12\Omega$  Gatewiderstand

### 5.3.4.3 Verwendung unterschiedlicher Halbleiterschalter

In einer zunächst eher anwendungsfernen Kombination von Halbleitern soll die Wirksamkeit der geregelten Zeitkorrektur weiter untersucht werden. Hierzu zeigt Abbildung 5.35 gemessene Zeitkorrekturwerte einer Serienschaltung aus zwei gänzlich unterschiedlichen Halbleiterschaltern. Neben dem zuvor verwendeten IKW40N120H3 IGBT wurden zusätzlich ein Fairchild FGL40N120AND 1.200V 40A IGBT, ein APT28M120B2 1.200V 29A MOSFET von Microsemi und ein IXGH40N120A2 1.200V 75A IGBT von IXYS in Serie zum IKW40N120H3 betrieben. Wie nachfolgend gezeigt, bilden sich zwar beim Einschalten der Halbleiter leichte Spannungsspitzen beim später einschaltenden Halbleiter aus. Allerdings kann das Ausschalten stabilisiert und die Serienschaltung generell betrieben werden, wie Abbildung 5.36 zeigt.

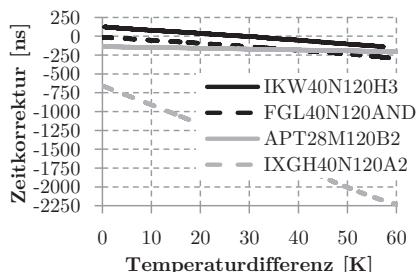


Abbildung 5.35: Zeitkorrektur bei unterschiedlichen Halbleitern

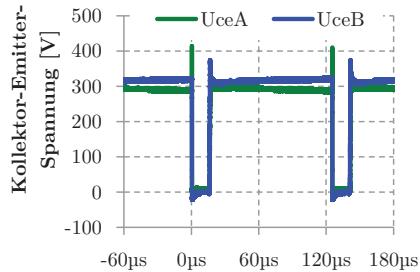


Abbildung 5.36: Spannungsverteilung bei IGBT und MOSFET in Serie

Wie zuvor sind die Nahaufnahmen eines einzelnen Schaltvorgangs nun in Abbildung 5.37 und Abbildung 5.38 dargestellt. Aufgrund der Verzögerung des Gatetreibers

schaltet erneut der Schalter A verzögert ein, sodass nun der MOSFET eine höhere Sperrspannung zu übernehmen hat, bevor dieser ebenfalls eingeschaltet wird und die Spannung abbauen kann. Stärker als bei der Serienschaltung aus zwei IGBTs muss nun IGBT B vor dem schnellen MOSFET abgeschaltet werden, sodass der IGBT kurzzeitig eine gewisse Überspannung zu übernehmen hat, bis der MOSFET ebenfalls sperrt.

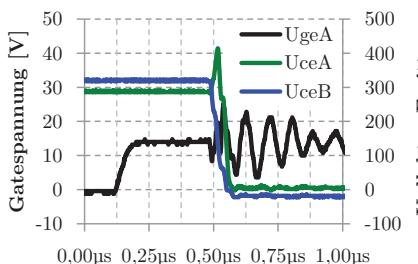


Abbildung 5.37: Nahaufnahme Einschaltimpuls eines IGBTs und eines MOSFETs

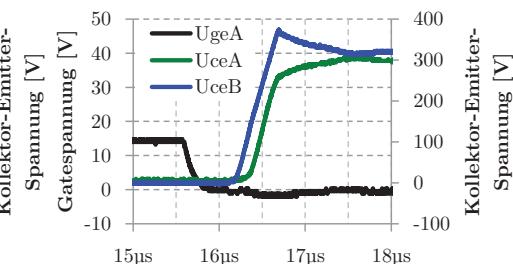


Abbildung 5.38: Nahaufnahme Ausschaltimpuls eines IGBTs und eines MOSFETs

Die Untersuchungen zeigen, dass allein durch Korrigieren des Abschaltzeitpunktes selbst bei vollkommen unterschiedlichen Halbleitern eine Spannungsbalance im dynamischen und statischen Fall erreicht werden kann.

### 5.3.5 Messungen bei hoher Leistung

#### 5.3.5.1 Dynamische Anpassung der Abschaltzeit

Die Funktionsfähigkeit der Anpassung des Abschaltzeitpunkts zur Spannungssymmetrierung konnte bereits in Kapitel 5.3.4 in skalierter Form an diskreten Halbleiterchips bei kleiner Leistung gezeigt werden. Für die Anwendung in Großwechselrichtern muss das Verfahren jedoch auch bei hohen Leistungen problemlos einsetzbar sein. Hierzu wird der Laboraufbau einer Kommutierungszelle mit Serienschaltung zweier IGBTs (siehe Kapitel 5.3.2) verwendet um mehrere Strompulse zu schalten, deren Höhe lediglich durch eine Luftspule begrenzt wird. Jeder Abschaltvorgang wird hierbei unter realen Bedingungen durchgeführt, sodass sowohl kurze thermische Abweichungen aufgrund des hohen Stromes zwischen beiden IGBTs als auch Überspannungen aufgrund parasitärer Induktivitäten berücksichtigt werden können. Insgesamt werden jeweils 11 aufeinanderfolgende Pulse geschaltet, sodass die Spannung des Zwischenkreises lediglich vernachlässigbar absinken, der abzuschaltende Strom jedoch auf über 800A ansteigen kann. Bei einem DC/AC-Stromrichter entspräche dies Näherungsweise dem ersten Viertel einer Netzperiode, in welcher der Kollektorstrom eines Halbleiters pulsförmig und nichtlinear von 0A auf über 800A ansteigt.

In Ergänzung zu Abbildung 5.30 zeigt Abbildung 5.39 die nun um Faktor 12 linear skalierten Ergebnisse des 40A IGBTs, da 12 dieser Einzelchips im IGBT-Modul verbaut sind. Über Heizwiderstände wurde schließlich das 1.400A Modul auf eine NTC-Temperatur von 145°C aufgeheizt und mit zeitlich versetzten Doppelpulsen bei 1.200A Kollektorstrom geschaltet. Den Ergebnissen zufolge ändert sich die Spannungsaufteilung über den Schaltern demnach bei hoher Temperatur und hohem Strom um bis zu 60V pro Nanosekunde, was allerdings stark von Gatebeschaltung und Bauteil abhängt.

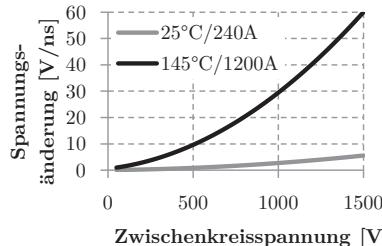


Abbildung 5.39: Änderung der Spannungsverteilung pro 1ns Zeitversatz über der Zwischenkreisspannung bei 25°C/145°C und verschiedenen Kollektorströmen

Abbildung 5.40 zeigt die Signalverläufe des mit 11 Pulsen geschalteten Laboraufbaus bei  $U_{zk}=800V$ , einer Schaltfrequenz von  $f_{sw}=15\text{kHz}$  für ein möglichst kurzes Zeitfenster der Pulse und eines Gatewiderstands beim Abschalten von  $R_{g,off}=3,375\Omega$ . Die Kollektor-Emitter-Spannungsverteilung der beiden Schalter  $S_1$  und  $S_2$  ist dabei nach Abbildung 5.40 offenbar direkt vom Kollektorstrom abhängig. Da die Schaltzeiten eines IGBTs unter anderem auch vom Kollektorstrom bestimmt werden, erscheint dies plausibel. Der Kollektorstrom hat ebenso eine Auswirkung auf die Junction-Temperatur und somit auf das Schaltverhalten der Halbleiter und ist nach Kapitel 5.1 ebenfalls eine mögliche Ursache. Zwar ist der Energieeintrag der einzelnen Pulse keinesfalls ausreichend um die Bodenplatte des Moduls nennenswert zu erwärmen, allerdings erwärmen sich die einzelnen Halbleiterchips inhomogen aufgrund des hohen Stroms, wie Abbildung 5.28 zeigt. Um eine Spannungssynchronisierung des zweiten Impulses zu erreichen, wurde zuvor empirisch eine geeignete Abschaltzeitverschiebung ermittelt. Der Duty cycle wurde daher für  $S_1$  auf 10,000% und für  $S_2$  auf 9,819% eingestellt, was bei 15kHz Schaltfrequenz einer zeitlichen Verschiebung von 120ns entspricht.

Durch die Reduzierung des Dutycycles um 0,181% bei 15kHz Schaltfrequenz wird  $S_2$  im Vergleich zu  $S_1$  120ns früher abgeschaltet und übernimmt somit auch frühzeitiger Spannung. In Abbildung 5.40 ist der erste Puls demnach überkompensiert, da die Kollektor-Emitter-Spannung von  $S_2$  oberhalb von  $S_1$  liegt. Der zweite Impuls ist

ideal aufgeteilt, während die nachfolgenden Pulse aufgrund der steigenden Ströme zunehmen unterkompensiert sind.

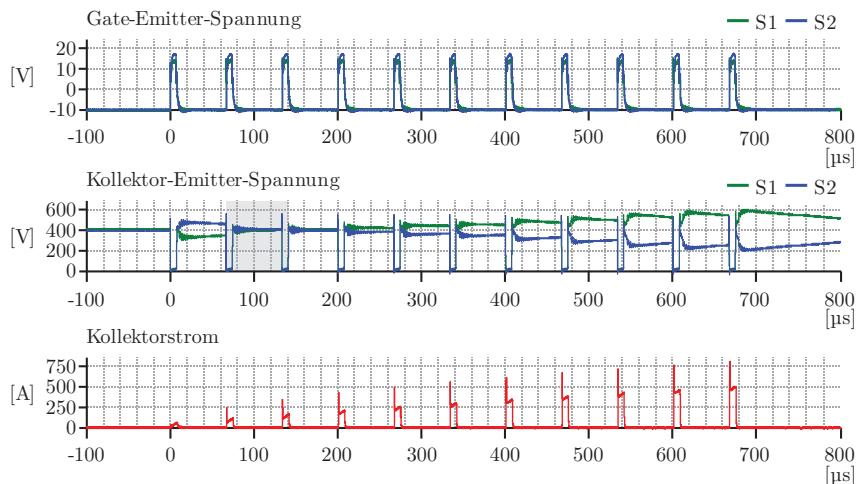


Abbildung 5.40: Signalverläufe bei Serienschaltung und höheren Kollektorströmen

Abbildung 5.41 zeigt den symmetrierten zweiten Puls aus Abbildung 5.40 in Nahaufnahme, während Abbildung 5.42 den letzten Puls bei maximalem Strom zeigt. Es ist zu erkennen, dass das Mikrocontrollersignal für  $S_2$  120ns vor dem Signal für  $S_1$  auf 0V abfällt, um diesen IGBT frühzeitiger abzuschalten und somit mehr Spannung aufnehmen zu lassen. Die Kollektor-Emitter-Spannungen liegen in Abbildung 5.41 zusammen mit den gemessenen Schaltverlusten aufgrund der hier optimal eingestellten Zeit-Korrektur deckungsgleich übereinander. In Abbildung 5.42 verteilen sich sowohl Spannung als auch Schaltverluste dagegen ungleichmäßig auf die beiden Halbleiter schalter.

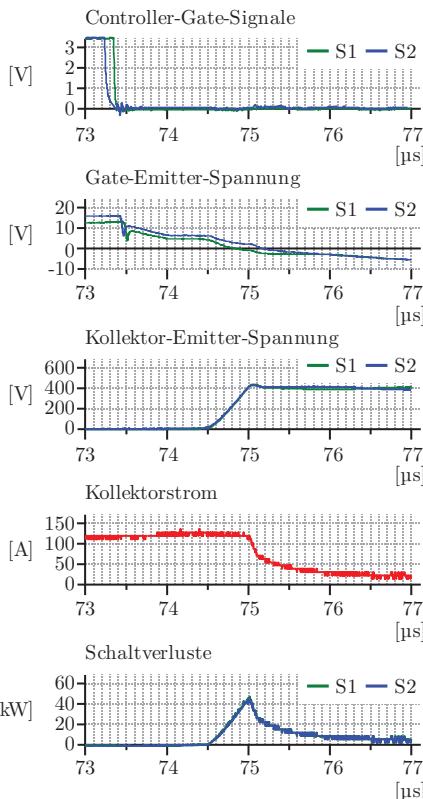


Abbildung 5.41: Nahaufnahme  
Puls 2 aus Abbildung 5.40

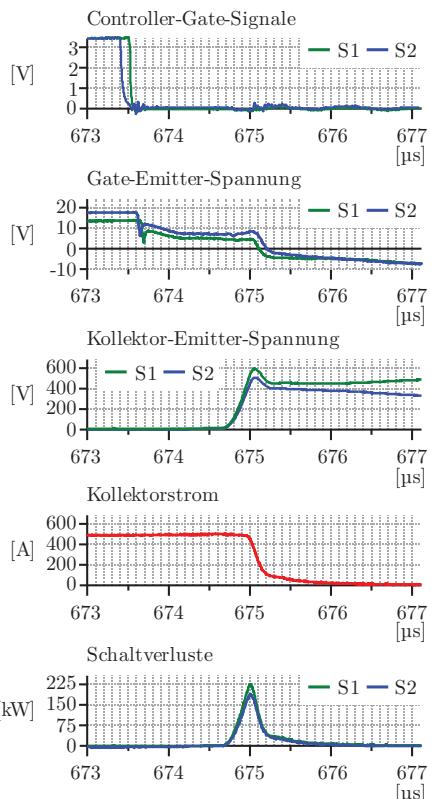


Abbildung 5.42: Nahaufnahme  
Puls 11 aus Abbildung 5.40

Um die Regelbarkeit der Spannungsverteilung bei verschiedenen Kollektorströmen zu prüfen, zeigt Abbildung 5.43 die Kollektor-Emitter-Spannungen für verschiedene Zeit-Korrektur-Einstellungen. Dabei kann unabhängig von der Höhe des Kollektorstroms eine vollständige Spannungssymmetrie hergestellt werden. Daher erscheint der Einsatz eines automatischen Regelungssystems denkbar, wie es in Kapitel 5.3.6 beschrieben wird.

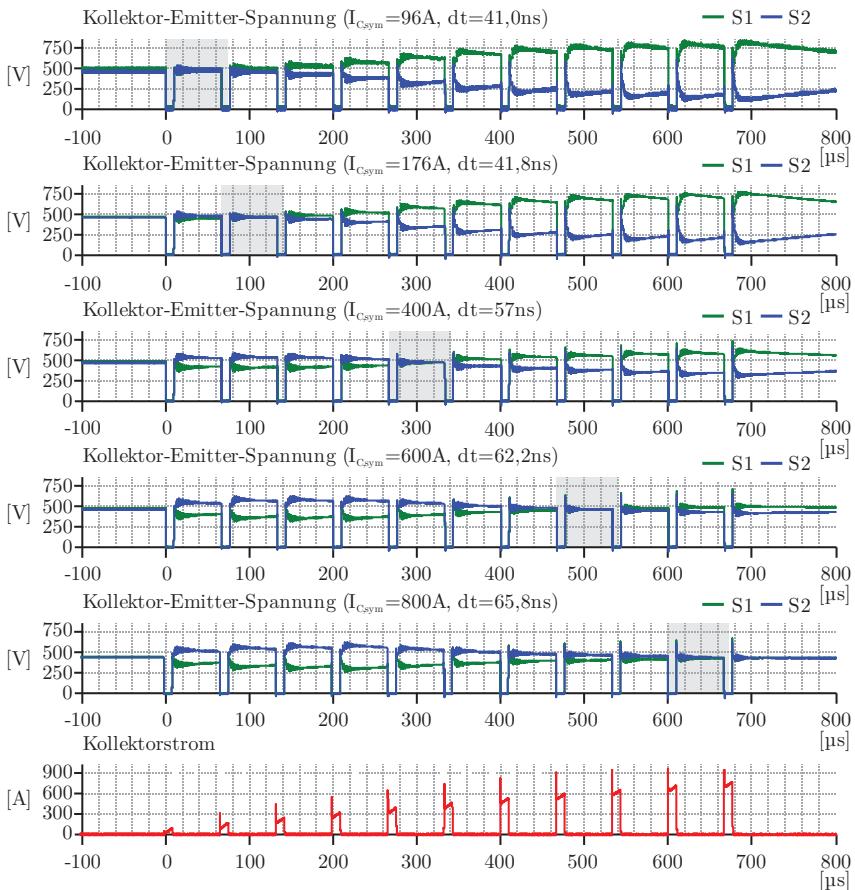


Abbildung 5.43: Spannungssymmetrierung für verschiedene Kollektorströme

### 5.3.5.2 Abhängigkeit der Zeitkorrektur von Kollektorstrom und Gatewiderstand

Wie das vorherige Kapitel zeigt, sind sowohl Schaltgeschwindigkeit als auch Verzögerungszeiten eines IGBTs mitunter von Kollektorstrom, Gatewiderstand und Bauteiltemperatur abhängig. Die Anstiegs geschwindigkeit der Kollektor-Emitter-Spannung über einem IGBT lässt sich direkt mit der Größe des Abschaltwiderstandes einstellen. Da der Abschaltwiderstand des Gatestreibers den Gatestrom begrenzt und somit die Ausräumungszeit der Ladungsträger aus dem Gate bestimmt, wird daher auch die benötigte Zeit für den Sperrvorgang beeinflusst. Abbildung 5.40 aus Kapitel 5.3.5.1 zeigt die benötigten Gate-Zeit-Korrekturen für verschiedene Kollektorströme bei einem Gate-Ausschaltwiderstand von  $R_{g,off}=3,375\Omega$ . Abbildung 5.44 zeigt nun im Vergleich die benötigten Abschalt-Zeitkorrekturen für  $R_{g,off}=3,375\Omega$  und  $R_{g,off}=1,275\Omega$ .

Es ist zu erkennen, dass im Vergleich bei kleinerem Abschaltwiderstand und damit schnellerem Schaltverhalten nun deutlich geringere absolute Korrekturzeiten, aber auch kleinere relative Änderungen zwischen dem 96A- und dem 800A-Impuls benötigt werden. Während beim größeren Widerstand eine Korrekturzeit zwischen 41ns bis 65ns ( $\Delta t=24\text{ns}$ ) benötigt wird, genügen bei kleinerem Gate-Ausschaltwiderstand nun bereits 11ns bis 29ns ( $\Delta t=18\text{ns}$ ). Schnellschaltende Halbleiter erfordern demnach eine höhere zeitliche Auflösung der Abschaltignalkorrektur. Ein Zeitraster von lediglich 10ns ist somit in der Regel unzureichend.

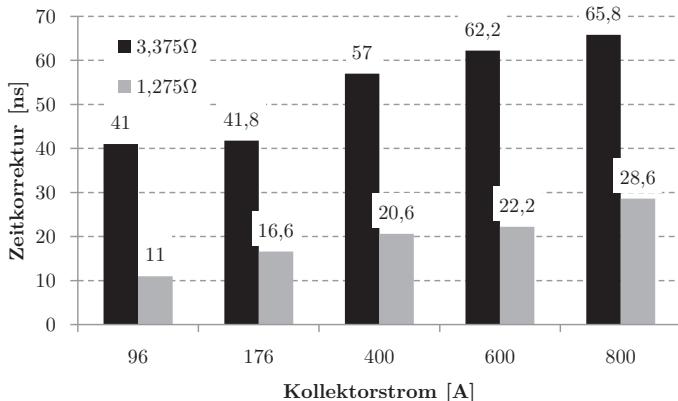


Abbildung 5.44: Zeitkorrekturwerte bei verschiedenen Gatewiderständen

### 5.3.5.3 Active-Clamping bei Serienschaltung

Active-Clamping (siehe Kapitel 5.2.6) als Schutzfunktion für Halbleiter ist vor allem für den Parallelbetrieb von Halbleitermodulen ausgelegt. Um das Verhalten und die Wirksamkeit der Clamping-Schaltung auch bei der Serienschaltung zu bewerten, sollen zwei unterschiedliche Durchbruchspannungen der Active-Clamping-Diodenkette untersucht werden. Die Schaltung wird hierbei jeweils bei  $U_{zk}=900\text{V}$  und einem Abschaltstrom von  $I_C=832\text{A}$  betrieben. Die Gateströme werden dabei als Spannungsabfall über die Ein- und Ausschaltwiderstände des Gatestreibers gemessen. Bei den nachfolgenden Messungen wird keine Zeitanpassung der Gatesignale vorgenommen, sodass sich eine deutliche Spannungsungleichheit über den beiden Serien-IGBTs ausbildet, die einzig durch die Active-Clamping-Schaltung und ein angeschlossenes passives Symmetriernetzwerk in Form eines parallelen Widerstands zu jedem IGBT ausgeglichen werden kann.

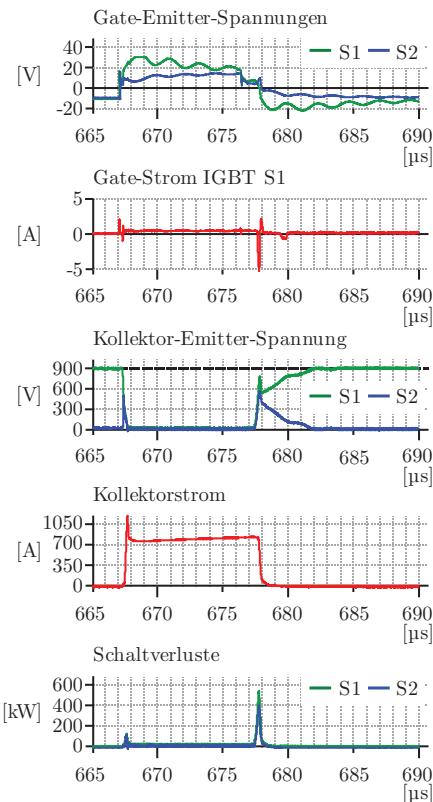


Abbildung 5.45: Puls 11 mit A<sup>2</sup>C  
ab  $U_{\text{thresh}}=900 \text{ V}$  (Übersicht)

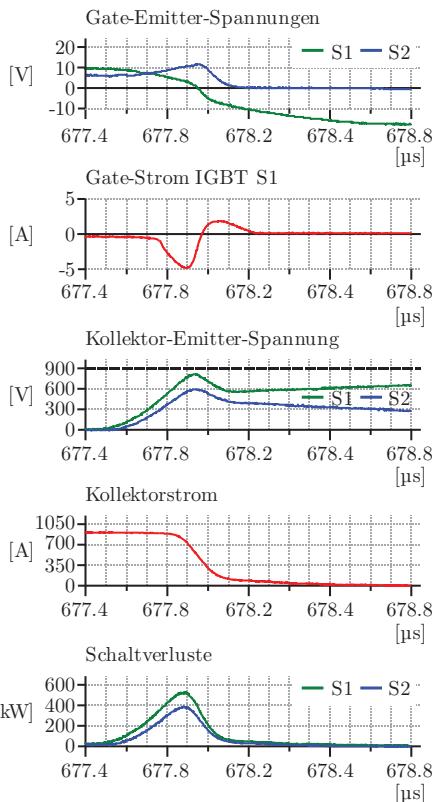


Abbildung 5.46: Puls 11 mit A<sup>2</sup>C  
ab  $U_{\text{thresh}}=900 \text{ V}$  (Nahaufnahme)

Abbildung 5.45 und Abbildung 5.46 zeigen den in Kapitel 5.3.2 beschriebenen Aufbau bei einer eingestellten Dioden-Durchbruchspannung von  $U_{\text{thresh}} = 900 \text{ V}$ . Somit kommt das Active-Clamping zunächst nicht zum Einsatz, da lediglich kurzzeitige Spannungsüberschwinger unterhalb von 900V während des Abschaltens auftreten. Da aufgrund von Laufzeitunterschieden in den Gatesignalen zwischen oberem und unterem IGBT ein Zeitversatz von etlichen Nanosekunden vorliegt und keine Kompensation durch eine Zeitverschiebung stattfindet, schaltet der obere IGBT S<sub>1</sub> im Vergleich zum unteren IGBT S<sub>2</sub> deutlich früher ab und übernimmt somit schließlich die gesamte Zwi-schenkreisspannung. Im vorliegenden Fall könnten nun nach dem Abschalten beider IGBTs lediglich Symmetrierwiderstände während des Sperrens im Verlauf von einigen  $\mu\text{s}$  die Spannungsdifferenzen verlustbehaftet ausgleichen. Abbildung 5.47 zeigt als Über-sicht den Spannungsverlauf aller 11 Pulse. Es kann jeweils der Spannungsausgleich der Symmetrierwiderstände vor allem nach dem letzten Abschaltvorgang beobachtet wer-den.

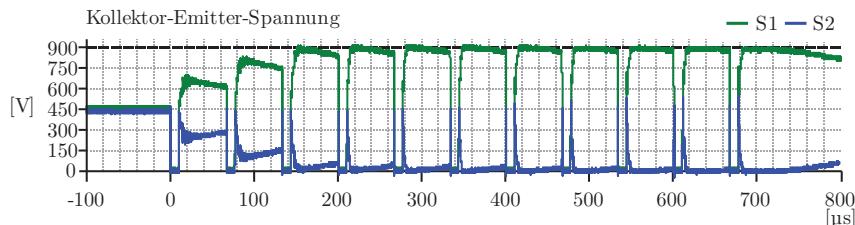


Abbildung 5.47: Übersicht aller 11 Pulse mit  $A^2C$  ab  $U_{\text{thresh}}=900V$

Zu beachten ist die zu Beginn des Abschaltprozesses jeweils kurzzeitige, symmetrische Spannungsverteilung, die auf die parasitären Kapazitäten der Halbleiter zurückzuführen sind. Besonders vorteilhaft gestaltet sich dieses Verhalten in Bezug auf die Schaltverluste beim Abschalten, da zum Zeitpunkt des Tailstroms und der damit anfallenden Verluste eine ähnliche Spannung über beiden IGBTs anliegt und somit in beiden Halbleitern trotz nachfolgend ausgebildeter Unsymmetrie eine ausgeglichene Verlustverteilung möglich ist. Kapitel 5.3.5.5 und 5.3.5.6 betrachten die Schaltverluste der Serienschaltung tiefergehend.

Abbildung 5.48 und Abbildung 5.49 zeigen ein weiteres Mal die vorherige Schalthandlung bei einer Zwischenkreisspannung von  $U_{\text{zk}}=900V$ . Lediglich die Durchbruchspannung der Zener-Dioden wird nun auf  $U_{\text{thresh}}=600V$  herabgesetzt. In Abbildung 5.48 kann man erkennen, dass das Active-Clamping nun ab einer Kollektor-Emitter-Spannung von 600V einsetzt und die Gatespannung als auch der Gatestrom ansteigen, um den IGBT wieder einzuschalten. Bei Absinken der Bauteilspannung unterhalb von 600V wird zunächst die Gatespannung verringert und auch der Gatestrom wieder abgebaut, sodass der Halbleiter den Abschaltprozess nun abschließen kann. Durch das Advanced-Active-Clamping wird offensichtlich ein IGBT mit höherer Spannung zuverlässig auf ein festgelegtes Potential festklemmt, während der zweite IGBT der Serienschaltung die zusätzliche Spannung übernimmt.

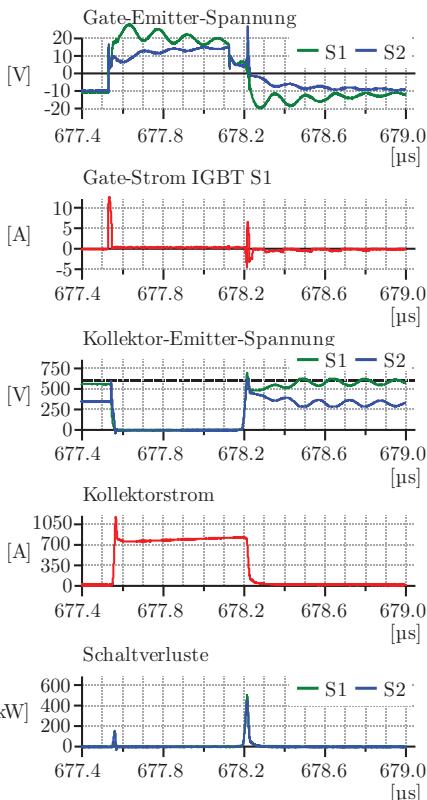


Abbildung 5.48: Puls 11 mit A<sup>2</sup>C ab  
 $U_{\text{thresh}} = 600 \text{ V}$  (Übersicht)

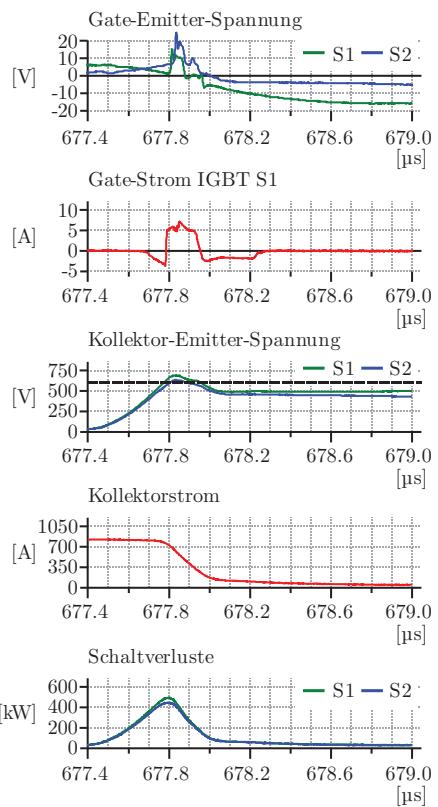


Abbildung 5.49: Puls 11 mit A<sup>2</sup>C ab  
 $U_{\text{thresh}} = 600 \text{ V}$  (Nahaufnahme)

Abbildung 5.50 zeigt vergleichbar zu Abbildung 5.47 den Verlauf der Kollektor-Emitter-Spannungen von S<sub>1</sub> und S<sub>2</sub> für alle 11 Pulse als Übersicht. Während der obere IGBT maximal 600V übernimmt, sperrt der untere IGBT die verbleibenden 300V.

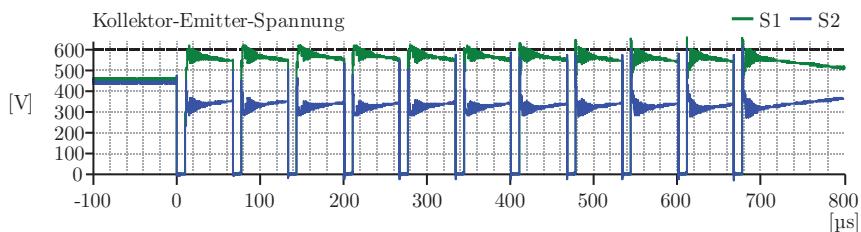


Abbildung 5.50: Übersicht aller 11 Pulse mit A<sup>2</sup>C ab  $U_{\text{thresh}} = 600 \text{ V}$

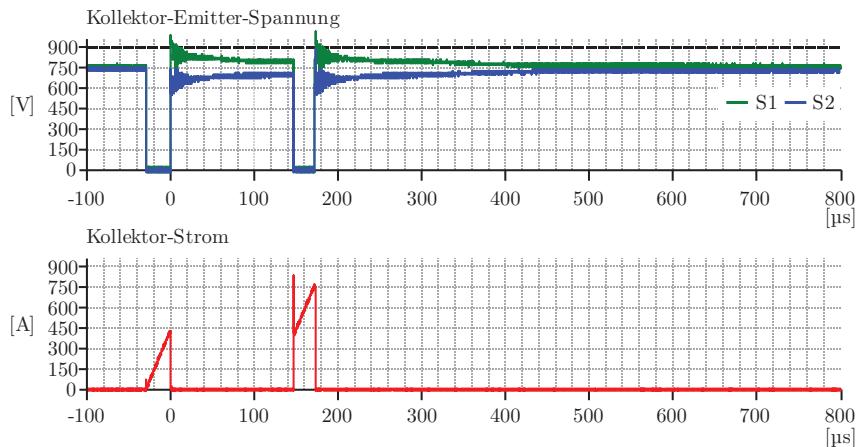


Abbildung 5.51: Schalten bei 1.500V mit Serienschaltung

zweier 1.200V IGBTs mit A<sup>2</sup>C bei  $U_{\text{thresh}}=900\text{V}$

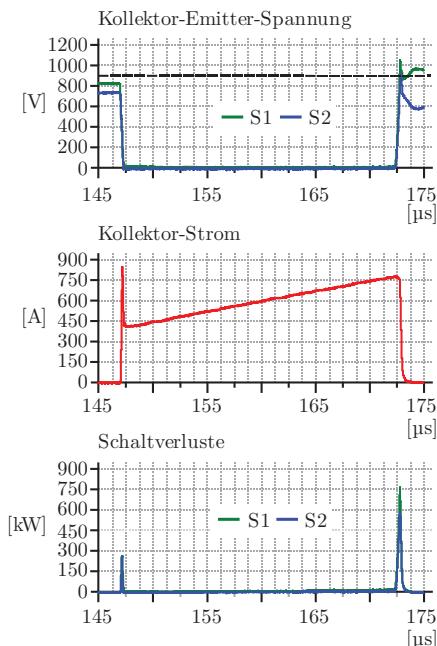


Abbildung 5.52 : Puls 2 aus Abbildung  
5.51: A<sup>2</sup>C bei  $U_{\text{zk}}=1.500\text{V}$  und  $I_c=832\text{A}$

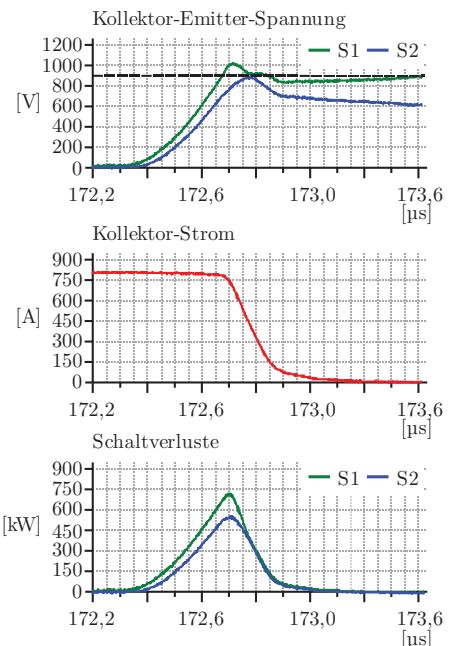


Abbildung 5.53: Puls 2 aus Abbildung  
5.51 (Nahaufnahme)

Abbildung 5.51 bis Abbildung 5.53 zeigen die Wirkungsweise des Advanced-Active-Clampings schließlich bei nicht aktiv symmetrierten Halbleitern und einer Zwi-schenkreisspannung von  $U_{zk}=1.500V$ . Die Clampingschwellen beider Halbleiter sind jeweils auf  $U_{thresh}=900V$  eingestellt. Abbildung 5.51 zeigt die Übersicht des Doppelpulses, während Abbildung 5.52 und Abbildung 5.53 den letzten Puls bei einem Abschalt-strom von  $I_C=832A$  in verschiedenen Vergroßerungen darstellen. Die Diodenkette der Clampingschaltung beginnt bei 900V durchzubrechen und leitet mit steigender Span-nung zunehmend mehr Strom. Somit wird aufgrund der Diodenkennlinie eine maximale Überspannung von 100V zugelassen, bis die Dioden vollständig leiten und die Span-nung deutlich sichtbar begrenzen. Das Advanced-Active-Clamping kann demnach als Lösung zum sicheren Betrieb der Serienschaltung gesehen werden, da neben den IGBTs auch zusätzlich die antiparallelen Dioden der IGBTs geschützt werden.

Mit jeder Anwendung des Clampings leiten die Dioden allerdings einen von der Höhe der Überspannung abhängigen Strom, sodass diese sich aufgrund der anfallenden Verlustleistung erwärmen. Ein dauerhafter Einsatz der Clamping-Schaltung sollte somit in jedem Fall vermieden werden, um eine thermische Überlastung zu verhindern. Da das Active-Clamping zusammen mit dem passiven oder wahlweise aktiven Schutznetzwerk während des Einregelns der Zeitkorrektur des Abschaltsignals den einzigen Schutz vor der Zerstörung der Halbleiter bei großer Unsymmetrie darstellt, sollten die Verluste der Dioden verringert werden, um die sichere Anzahl an Clampingvorgängen innerhalb einer bestimmten Zeit zu erhöhen. Eine Entlastung der Diodenkette kann z.B. über die Dauer des Wiedereinschaltens des Hauptschalters erzielt werden. Wird der Abschalt-MOSFET der Treiberendstufe, wie bei einer Parallelschaltung üblich, nur kurzzeitig während einer hohen Überspannung abgeschaltet, so wird die verbleibende Überspan-nung allein von der Diodenkette abgebaut. In einer Einzelschaltung wäre ein zu langes Abschalten der Treiberendstufe problembehaftet, da die Gefahr eines Brückenzur-schlusses besteht. In einer Serienschaltung hingegen kann der Halbleiterschalter mit der höheren Spannung deutlich länger wiedereingeschaltet werden, da der verbleibende Halbleiterschalter mit niedrigerer Sperrspannung die abgebaute Spannung aufnimmt. Abbildung 5.54 zeigt den Clamping-Vorgang bei einer Zwischenkreisspannung von  $U_{zk}=1.500V$  und einer Wiedereinschaltzeit von 1,5ns. Während dieser Zeit leitet die Diodenkette direkt Strom in das Gate des Hauptschalters, da die Treiberendstufe deaktiviert wird. Nach Abschalten des Hauptschalters kann die nachfolgende Überspannung jedoch nur langsam abgebaut werden und übersteigt 1.000V für über 2,5ps. Auch der Peakstrom der Diodenkette beträgt hier 1,35A. Ein deutlich effektiveres Clamping kann durch eine längere Einschaltzeit des Hauptschalters erzielt werden. Abbildung 5.55 zeigt einen Clampingvorgang, bei dem die Treiberendstufe für über 1μs abgeschaltet wird. Der Hauptschalter beginnt oberhalb von 1.000V die Spannung nun stärker abzu-bauen, wobei die Diodenkette lediglich mit der Hälfte des Stroms belastet wird. Das

Clamping kann daher öfters angewandt werden, bevor eine thermische Überlastung der Diodenkette eintritt.

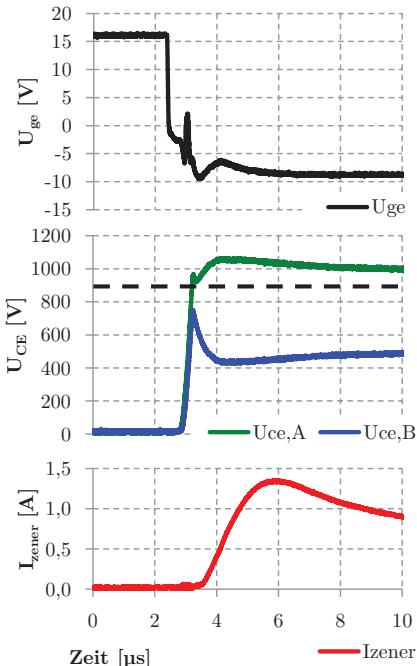


Abbildung 5.54: Deaktivieren der Treiberendstufe für 1,5ns

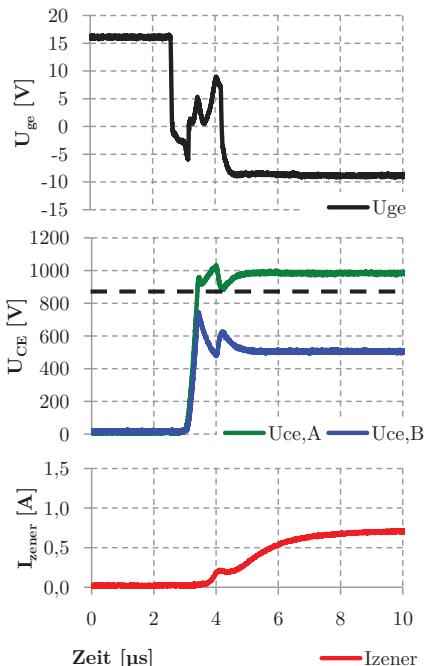


Abbildung 5.55: Deaktivieren der Treiberendstufe für 1ps

### 5.3.5.4 Aktive Entlastung der Clamping-Diodenkette

Das Prinzip des in Kapitel 5.2.2 vorgestellten aktiven Symmetriernetzwerks soll aufgegriffen werden, um eine Entlastung der Diodenkette des Active-Clampings zu ermöglichen. Hierzu wird ein schneller Hilfs-IGBT mit deutlich geringerer Stromtragfähigkeit als der Haupt-IGBT an die Zenerdiode angeschlossen. Brechen die Dioden aufgrund einer höheren Überspannung am Hauptschalter durch, so öffnet zusätzlich zum Hauptschalter nun auch der parallelgeschaltete Hilfs-IGBT mit Widerstandsnetzwerk. Die Überspannung kann somit deutlich schneller abgebaut und die Verluste der Zenerdiode auf das Widerstandsarray verlagert werden. Dieses Array kann flächig in der Nähe des IGBT-Moduls angebracht werden, sodass eine leichtere Entwärmung aufgrund einer größeren Fläche im Vergleich zu den Clampingdiode möglich ist. Abbildung 5.56 zeigt den prinzipiellen Aufbau des Entlastungsnetzwerks als Erweiterung zur Schaltung des Active-Clampings. Der Hilfs-IGBT  $S_{aux}$  benötigt zudem einen deutlich geringeren Gatestrom als der Hauptschalter, sodass dieser frühzeitiger aktiviert und somit Spannung über dem Hauptschalter abgebaut wird.

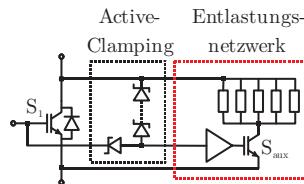


Abbildung 5.56: Aktive Entlastung der Clamping-Diodenkette

Abbildung 5.57 zeigt erneut den Abschaltvorgang einer IGBT-Serienschaltung. Die Zwischenkreisspannung beträgt  $U_{zk}=900V$ , der Kollektorstrom beim Abschalten  $I_c=450A$  und die Durchbruchspannung der Zenerdiode  $U_{thresh}=660V$ . Dabei wurde eine Abschaltzeitdifferenz von 100ns zwischen beiden IGBTs eingeprägt, sodass ohne Active-Clamping ein einzelner Schalter die volle Zwischenkreisspannung übernahm. Der Kurvenverlauf der Kollektor-Emitter-Spannung in Abbildung 5.57 zeigt, dass der Aufbau relativ schwingfreudig ist und vor allem nach der eigentlichen Abschaltüberspannung einen deutlichen Spannungshub über IGBT A bis 840V erzeugt. Die Clampingdioden führen somit erst etliche Mikrosekunden nach dem eigentlichen Abschalten des Hauptschalters einen Strom von bis zu 2A. Dieser vermag allerdings den Hauptschalter 1,5µs bis 2,5µs nach Abschließen des Abschaltvorgangs zunächst nicht mehr zu öffnen, da IGBTs nach vollständigem Ausbilden der Raumladungszone erst nach Ausräumen des Plasmas und somit einer gewissen Ruhezeit erneut wieder eingeschaltet werden können.

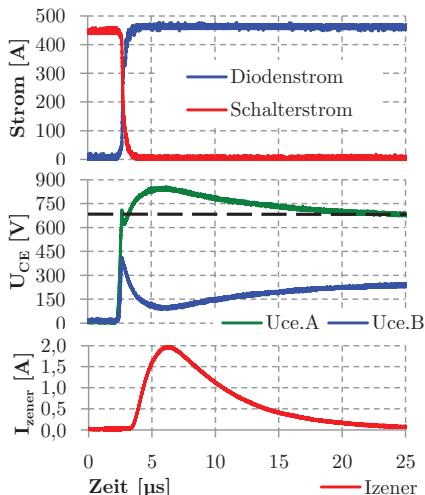


Abbildung 5.57: Clampingvorgang ohne Entlastungsnetzwerk

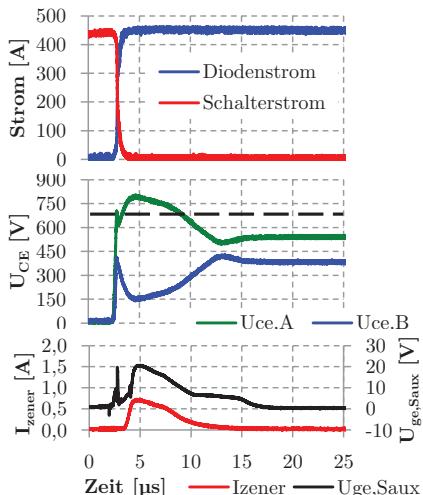


Abbildung 5.58: Clampingvorgang mit Entlastungsnetzwerk

Somit wird die Überspannung hauptsächlich durch die Clampingdiode abgebaut, die die Energie gegen Emitterpotential abbauen und sich somit aufheizen. Die Wirkungsweise des vorgestellten Entlastungsnetzwerks zeigt schließlich Abbildung 5.58. Die Kollektor-Emitter-Spannung von IGBT A beginnt erneut oberhalb der Durchbruchspannung der Zenerdiode zu steigen, schaltet jedoch nun frühzeitig den Hilf-IGBT des Entlastungsnetzwerks ein. Dessen Gatespannung ist ebenfalls in Abbildung 5.58 abgebildet. Dadurch, dass die Spannung von IGBT A nun maßgeblich über die Widerstände abgebaut und IGBT B zugeführt wird, leiten die Zenerdiode nur noch rund 30% des Stroms, sodass sie thermisch erheblich geringer belastet werden. Auch die Spannungsunsymmetrie wird nun aggressiver ausgeglichen, da das Symmetriernetzwerk deutlich belastbarer und anders als der spannungsabhängige Widerstand der Zenerdiode niedriger ausgelegt werden kann. Statt vorher 20 $\mu$ s ist die Überspannung nun innerhalb von 7 $\mu$ s abgebaut und beträgt im Maximum nur noch 790V. Mit dem vorgestellten Entlastungsnetzwerk kann die Wirkung des Active-Clampings auf Kosten eines zusätzlichen aktiven Halbleiters deutlich verstärkt werden, welcher sich jedoch aufgrund des vorgelagerten, strombegrenzenden Widerstandsnetzwerks deutlich unkritischer beim Einschalten verhält als der Hauptschalter, welcher bei einem unbeabsichtigten vollständigen Durchschalten den zweiten Hauptschalter zerstören würde.

### 5.3.5.5 Schaltverlustverteilung bei Serienschaltung mit Active-Clamping

Wie beschrieben verteilt sich die Kollektor-Emitter-Spannung bei IGBTs zunächst näherungsweise symmetrisch, bevor sich die eigentliche Spannungsunsymmetrie ausbildet. Die bei jedem Schaltvorgang auftretenden Schaltverluste verteilen sich hierdurch ebenfalls gleichmäßig auf beide IGBTs. Abbildung 5.59a zeigt den zeitlichen Verlauf der Kollektor-Emitter-Spannungen, während Abbildung 5.59b den Verlauf der zugehörigen Schaltverluste zeigt. Betrachtet man die statische Spannungsaufteilung, so liegt eine vollständige Asymmetrie der Sperrspannungen vor, da IGBT S<sub>1</sub> insgesamt 900V sperrt, während IGBT S<sub>2</sub> keine nennenswerte Spannung aufnimmt. Da jedoch für die Schaltverluste ausschließlich der Zeitbereich mit einem Kollektorstrom ungleich 0A relevant ist, teilen sich die Schaltverluste zwischen IGBT S<sub>1</sub> (max. 550kW) und IGBT S<sub>2</sub> (max. 400kW) auf, obwohl keinerlei Symmetriermaßnahme greift.

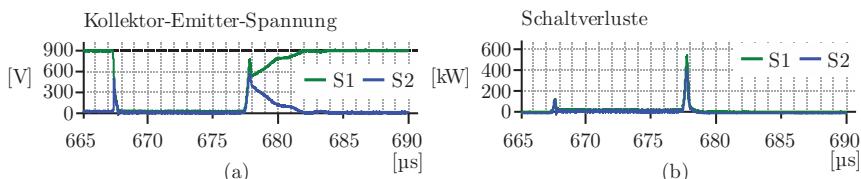


Abbildung 5.59: Verteilung der Schaltverluste bei vollständiger, statischer Spannungsunsymmetrie

Tabelle 5.1 zeigt gemessene Schaltverluste bei Anwendung des Active-Clampings, mit und ohne Zeitkorrektur des Gatesignals. Für alle vier Messungen wird eine Zwischenkreisspannung von  $U_{zk}=900V$  und ein Kollektorstrom von  $I_c=832A$  eingestellt.

Tabelle 5.1: Verlustaufteilung bei Einsatz von A<sup>2</sup>C in Serienschaltung

	$U_{thresh}=900V$	$U_{thresh}=900V$	$U_{thresh}=600V$	$U_{thresh}=600V$
Zeitkorrektur	Nein	Ja	Nein	Ja
$\Delta t_{S1/S2}$	10ns ... 20ns	80ns ... 90ns	30ns	125ns
$E_{swoff,S1}$	182,18mJ	150,47mJ	154,34mJ	147,005mJ
$E_{swoff,S2}$	125,59mJ	151,06mJ	141,98mJ	151,307mJ
$ \Delta E_{swoff} $	56,59mJ	0,59mJ	12,36mJ	4,30mJ
$P_{swoff,S1,3kHz,B6}$	3,28kW	2,71kW	2,78kW	2,65kW
$P_{swoff,S2,3kHz,B6}$	2,26kW	2,72kW	2,56kW	2,72kW
$P_{swoff,3kHz, B6}$	5,54kW	5,43kW	5,34kW	5,37kW

Erhöht man die Durchbruchspannung der Zener-Dioden der Active-Clamping-Schaltung, so liegt auch der Unterschied in den Ausschaltverlusten entsprechend höher. Dies kann offensichtlich durch die Zeitkorrektur ausgeglichen werden, sodass die Verlustaufteilung zwischen beiden IGBTs nahezu identisch wird.

### 5.3.5.6 Schaltverlustvergleich von Einzel- und Serienschaltung

Die Verwendung einer Serienschaltung bestehend aus zwei oder mehr IGBTs kann vermuten lassen, dass bei höherer Halbleiteranzahl durch die einzelnen IGBT-Ladungen auch höhere Schaltverluste anfallen können als bei Verwendung eines einzelnen IGBTs mit höherer Sperrspannung. Aus diesem Grund soll an dieser Stelle ein direkter Vergleich zwischen der Serien- und Einzelschaltung durchgeführt werden. Als Aufbau kommt erneut der in Kapitel 5.3.2 beschriebene 1.200V/1.400A-IGBT-Stack zum Einsatz.

Für den Vergleich wird der Zwischenkreis der Schaltung nacheinander auf  $U_{zk}=450V$ ,  $U_{zk}=650V$  und  $U_{zk}=900V$  aufgeladen, da diese Spannungen mit einem einzelnen 1.200V IGBT sicher gesperrt werden können. Für den Einzeltest wird ein IGBT der Serienschaltung dauerhaft leitend geschaltet, während der zweite IGBT geschaltet wird. Für den Serienschaltungstest werden beide IGBTs mit zeitlich angepasstem Gatesignal geschaltet, um eine gleichmäßige Spannungsverteilung über beiden IGBTs zu gewährleisten. Abbildung 5.60 zeigt für eine Zwischenkreisspannung von  $U_{zk}=900V$  die zeitlichen Verläufe von Strom, Spannung und den Verlusten getrennt für Einzel- und Serienschaltung.

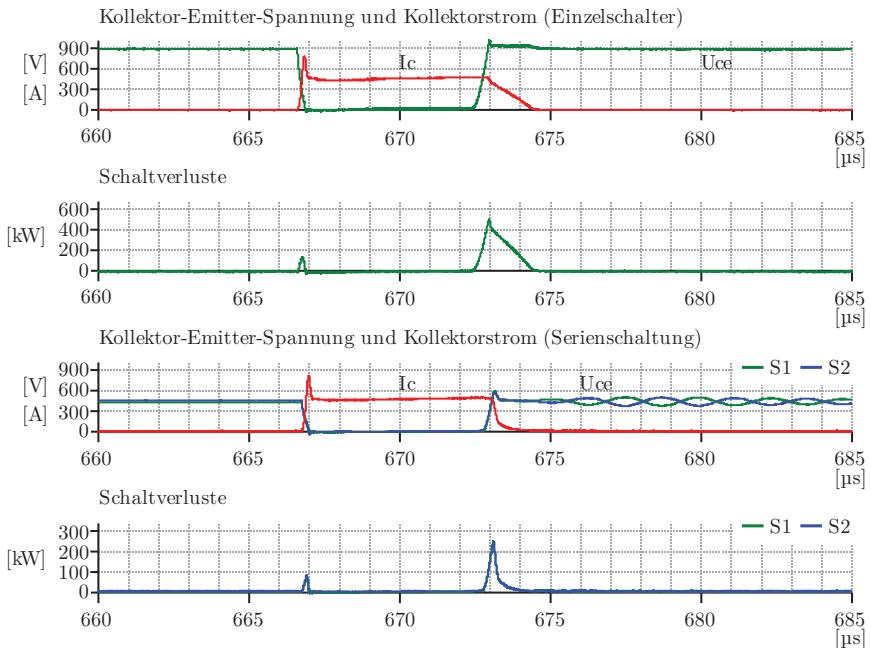


Abbildung 5.60: Strom- und Spannungsverläufe bei Einzel- und Serienschaltung

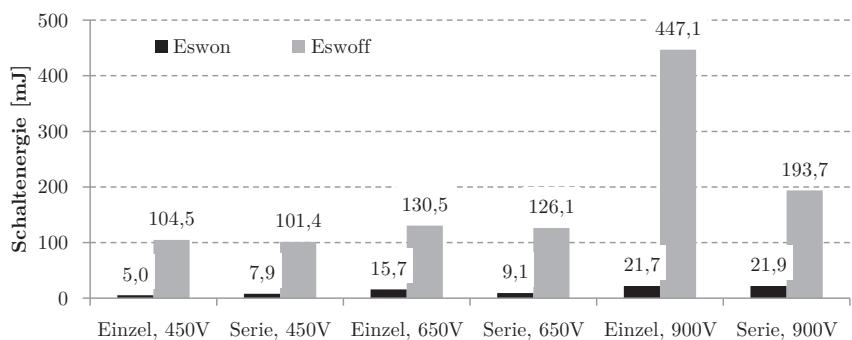


Abbildung 5.61: Vergleich der Schaltenergien bei Einzel- und Serienschaltung

Die hierbei gemessenen Schaltenergien sind jeweils für den Ein- und Ausschaltvorgang bei angegebener Spannung und Konfiguration in Abbildung 5.61 aufgeführt. Vergleicht man die Schaltenergien des einzelnen IGBTs bei  $U_{zk}=450V$  mit den Energien der Serienschaltung bei  $U_{zk}=900V$ , so ergibt sich für die Ausschaltverluste näherungsweise ein Faktor von ca. 2.

weise ein Faktor 2, was auf die doppelte Anzahl an Halbleitern bei einer Spannung von jeweils 450V zurückzuführen ist. Insbesondere die Einzelschaltung bei  $U_{zk}=900V$  fällt durch besonders hohe Ausschaltenergien auf, die auf einen langsamen Abbau des Kollektorstroms zurückzuführen sind (siehe Abbildung 5.60). Das Verhalten ist auf den hohen Gatewiderstand beim Abschalten ( $R_{g,off}=3,375\Omega$ ) und das stark eingreifende Clamping der Abschaltüberspannung zurückzuführen. Die Serienschaltung zeigt somit im Vergleich zur Einzelschaltung tendenziell sogar eine Reduzierung der Schaltverluste.

### 5.3.6 „Repetitive Controller“ zur aktiven Spannungssymmetrierung

Kapitel 5.3.5 zeigt, dass ein Ausregeln der Spannungsdifferenz, verursacht durch Kollektorstrom, Temperaturunterschiede oder sonstigen Ursachen, notwendig ist. Ein herkömmlicher Regler, wie er in Kapitel 5.2.7 vorgestellt wird, muss dabei entsprechend schnell ausgelegt werden, da bei sinusmoduliertem AC-Strom jeder Schaltvorgang im Vergleich zum Vorherigen einen veränderten Strom führt. Der mit Netzfrequenz zyklisch wiederkehrende Kollektorstrom führt daher entweder zu einem schwer zu stabilisierenden Regelsystem oder aber zu einem zu langsamem Regelalgorithmus. Ein Integral-Regelalgorithmus kann zudem lediglich auf gemessene Störungen des vorangegangenen Schaltpulses reagieren und somit zu keinem Zeitpunkt einen eingeschwungenen Zustand erreichen. Der im Folgenden vorgestellte Regelalgorithmus nutzt das mit Netzfrequenz periodische Auftreten des Kollektorstroms aus, um einen robusteren und leichter zu implementierenden Regler für eine gleichmäßige Spannungsaufteilung zu verwenden.

Für zyklische Regelaufgaben sind in der Robotik vor allem zwei Reglerarten bekannt. Der „Iterative Learning Control“-Algorithmus [70] ist dabei für diskontinuierliche Regelaufgaben sinnvoll, deren Auftreten jeweils von einem bekannten Ausgangspunkt startet (z.B. eine Sequenz eines Roboterarms während der Fertigung eines Werkstückes). Dabei ist jeder Regelablauf vollständig unabhängig vom vorhergehenden Ablauf. Der verwandte „Repetitive Control“-Algorithmus hingegen ist für kontinuierliche Regelaufgaben sinnvoll, bei denen der berechnete Regelfehler als Startwert für den nächsten Durchlauf verwendet wird [71], sodass mit jedem Durchlauf der Fehler verringert werden kann. Da bei dem zu regelnden System der Serienschaltung ein solcher Fall vorliegt, erscheint die Grundidee des „Repetitive Control“-Algorithmus umsetzbar.

Abbildung 5.62 zeigt die prinzipielle Funktionsweise des Repetitive Controllers in regelungstechnischer Darstellung. Die hier abgebildete Funktionsweise stellt die parallele Form des Reglers zu einem herkömmlichen Integral-Regler dar. In der gewählten Form wird der Regelfehler  $e(z)$  in Form der Spannungsdifferenz in einen Fehlerspeicher und Signalgenerator  $G_r(z)$  geführt, welcher den Filter  $G_f(z)$  mit einem Signal speist. Der Filter kann dabei ein invertiertes Modell der zu regelnden Strecke beinhalten und somit bekannte Störungen bereits im Vorfeld kompensieren (z.B. durch hinterlegte Zeitkor-

rekturwerte für bestimmte Temperatur- und Stromverhältnisse). Der Ausgang des Repetitive Controllers wird schließlich mit dem Korrekturwert des Integral-Reglers bei geringerer Reglerverstärkung summiert und als Korrekturwert dem berechneten Dutyzyklus  $D_{ref}(z)$  aufgerechnet. Da der eigentliche Stromregler des Wechselrichters, welcher die Referenz  $D_{ref}(z)$  stellt, nicht von diesem Regelkreis beeinflusst wird, kann die PWM und somit die Schaltung unbeeinflusst betrieben werden. Das Messsignal  $y(z)$  in Form der Spannungsdifferenz wird schließlich dem Regler als Regelabweichung wieder zugeführt.

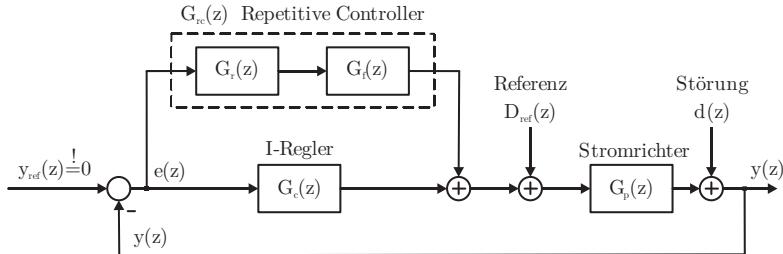


Abbildung 5.62: Prinzip des Repetitive Controllers in Parallelform

Der Repetitive Controller besitzt in der für den Laborprototypen implementierten Fassung einen Speicher mit mindestens  $n_{rc}$  Speicherstellen, deren Anzahl sich nach Formel (5.1) über die Schaltperiodendauer  $T_{sw}$  und der Netzperiode  $T_N$  berechnet:

$$n_{rc} = \frac{T_{sw}}{T_N} \quad (5.1)$$

Für jede Schalthandlung der IGBTs wird so ein separater Korrekturspeicher angelegt, sodass jeweils eine eigene Zeitkompensation berechnet und hinterlegt werden kann. Ein solches Regelsystem berechnet sich vergleichbar zu einem herkömmlichen Regler, jedoch ergänzt durch eine Laufvariable  $w$ , die die aktuelle Schalthandlung als Zeiger zwischen 0 und  $n_{rc}-1$  darstellt. Formeln (5.2) und (5.3) zeigen die vereinfachte Darstellung eines durch den Repetitive Controllers ergänzten PI-Reglers.

$$y^*(z, w) = K_p \cdot e(z) + K_i \cdot T_{sw} \cdot e_{sum}(z, w) \quad (5.2)$$

$$e_{sum}(z, w) = e_{sum}(z^{-1}, w) + e(z) \quad (5.3)$$

Abbildung 5.63 zeigt die Wirkungsweise des implementierten Repetitive Controllers zu vier verschiedenen Zeitpunkten. Die durch den abgebildeten Strom  $I_C$  verursachte ungleichmäßige Spannungsverteilung über die Netzhalbwelle wird nach erfolgtem

Einschwingen des Repetitive Controllers vollständig kompensiert. Über die herkömmlichen Reglerparameter kann auf Dynamik und somit die Einschwingdauer Einfluss genommen und eine optimale Einstellung ermittelt werden. Da jede Schalthandlung zunächst unabhängig von den Übrigen geregelt wird, ist eine Erwärmung der Halbleiterchips zwischen Beginn und Ende einer Netzhalbwelle unproblematisch. Um mittelschnelle Störungen übergeordnet ausgleichen zu können, kann der Integral-Regler  $G_c(z)$  (siehe Abbildung 5.62) vorzugsweise mit geringer Regelverstärkung unterstützend eingesetzt werden.

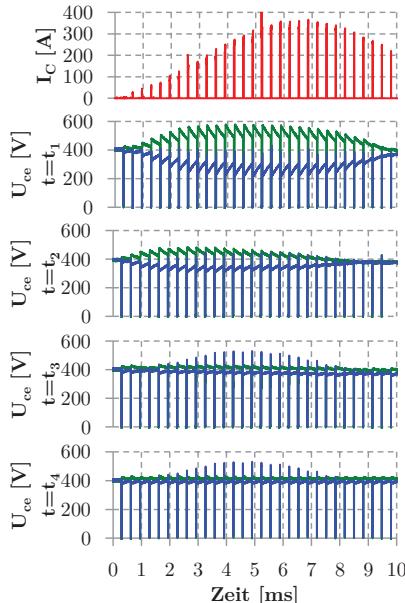


Abbildung 5.63: Wirkungsweise des implementierten Repetitive Controllers bei Serienschaltung zweier IGBTs

Für eine Sinushalbwelle ergeben sich schließlich aufgrund des modulierten Kollektorstroms für jeden Puls unterschiedliche Korrekturzeiten, wie Messungen eines Wechselrichterprototypen in Abbildung 5.64 für einen RMS-Netzstrom von 212A beispielhaft zeigen. So sind bei den verwendeten Halbleitern, Gatevorwiderständen und der eingesetzten Ansteuerungselektronik sogar mehr als 500ns an Korrekturzeit in Abhängigkeit des Kollektorstroms notwendig, um eine Spannungssymmetrie einstellen zu können.

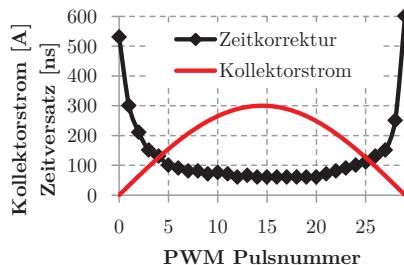


Abbildung 5.64: Korrekturzeiten für Sinushalbwelle mit 30 Pulsen

### 5.3.7 Spannungssymmetrierung bei Leistungsdioden

Bislang wurde in dieser Arbeit lediglich die Symmetrierung der aktiven Halbleiterschalter betrachtet. Im Vergleich zu IGBTs sind Dioden durch den einfacheren Aufbau in einer Serienschaltung leichter betreibbar. Durchgeführte Messungen zeigen, dass vor allem keine nennenswerten Stromabhängigkeiten bei der Spannungsverteilung feststellbar sind. Dennoch kann es aufgrund von Bauteilunterschieden zu einer unsymmetrischen Spannungsaufteilung kommen, die jedoch mangels aktiver Steuerungsmöglichkeiten nicht aktiv über das Bauteil selbst korrigiert werden können. Abbildung 5.65 zeigt die Messung einer Serienschaltung, in welcher die antiparallelen Dioden eines IGBTs keine symmetrische Spannung ausbilden. Der eingezeichnete AC-Strom soll hierbei die Stromunabhängigkeit der Spannungsverteilung verdeutlichen. Die IGBTs werden hingegen vollständig durch den Repetitive Controller aus Kapitel 5.3.6 symmetriert.

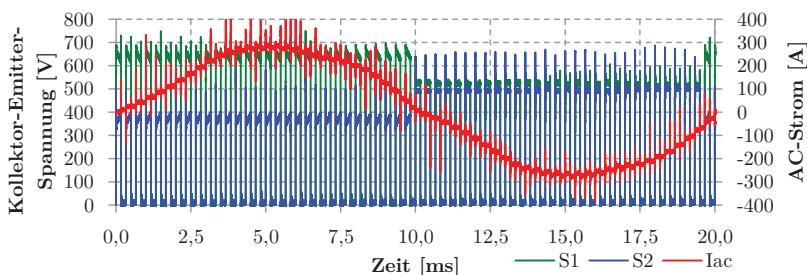


Abbildung 5.65: Vergleich unsymmetrische Diodenspannung und IGBT-Spannung

Um eine Spannungssymmetrie zu gewährleisten, wird der Diode ein passives Symmetriernetzwerk parallelgeschaltet. Das in Kapitel 5.2.1 vorgestellte RCD-Netzwerk erlaubt dabei über den Energiespeicher in Form eines Kondensators die Angleichung der Spannungsanstiege der einzelnen Dioden. Abbildung 5.66 zeigt die Auswirkungen

auf die Diodenspannung, die im Vergleich zu Abbildung 5.65 nun ebenfalls symmetriert werden können.

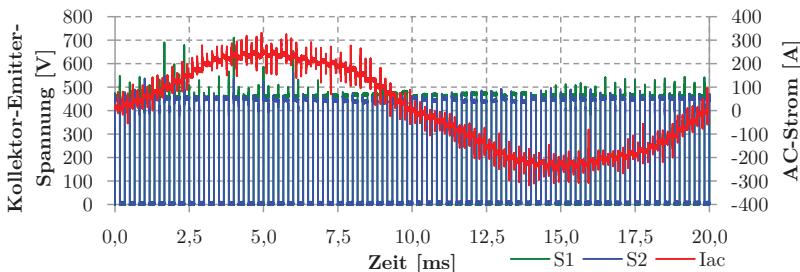


Abbildung 5.66: Vergleich symmetrierte Diodenspannung und IGBT-Spannung

## 5.4 Zusammenfassung der Ergebnisse

Mehrere Verfahren zur Symmetrierung von Spannungen wurden in diesem Kapitel vorgestellt und die vielversprechendsten Methoden in einem Laboraufbau und einem Wechselrichterprototypen untersucht. Die gezeigten experimentellen Untersuchungsergebnisse belegen, dass die Kombination aus einem passiven oder ggf. aktiven Symmetriernetzwerk, dynamisch angepasstem Schaltzeitpunkt und (Advanced-)Active-Clamping ein umsetzbares Verfahren zur Spannungssymmetrierung darstellt. Da über die kombinierten Verfahren mit geringem Mehraufwand eine Serienschaltung für 1.500V-Systemspannung mit verfügbaren 1.200V Si-IGBTs möglich ist, kann die Zeit bis zur Marktreife von 1.500V-kommutierungsfähigen 1.700V-SiC-Halbleitern technisch überbrückt werden. Zudem zeigen die Untersuchungen, dass sogar eine Kombination von sich vollständig unterschiedlich verhaltenden Halbleitern umsetzbar ist. Für SiC-JFETs werden von den Herstellern derzeit Kaskoden aus einem JFET und einem MOSFET präsentiert, die ebenfalls eine Reihenschaltung zweier Halbleiter darstellen, obgleich in diesem Fall nicht eine höhere Sperrspannung, sondern vor allem die Kombination aus Abschaltssicherheit des Normally-Off-MOSFETs und den schnellen Schalteigenschaften eines Normally-On-JFET im Fokus steht. Dennoch ist mit den Ergebnissen dieses Kapitels ggf. eine neuartige Kombination verschiedener Halbleiterschalter möglich, sodass beispielsweise die schnellen Schalteigenschaften eines 650V MOSFETs mit den Vorteilen eines 1200V IGBTs kombiniert werden können. Weiterhin konnte eine neuartige Form der aktiven Spannungssymmetrierung in Form eines verteilten Reglers vorgestellt und praktisch erprobt werden. Zwar ist das Grundprinzip des Repetitive Controllers vor allem in der Robotik bekannt, jedoch stellt die hier vorgestellte Form eine Neuerung dar.



## 6 Zusammenfassung und Ausblick

Das vollständige Ausreizen der geltenden Niederspannungsrichtlinie durch Anheben der PV-Systemspannung von 1.000V auf 1.500V ist ein akutes Thema in der Wechselrichterentwicklung. Die hierdurch ermöglichte Kupferreduzierung, bzw. das Anheben der Leistung des Wechselrichters, kann einen nennenswerten Beitrag zur Kostenenkung des Gesamtsystems ermöglichen. In der vorliegenden Arbeit wurden hierzu Untersuchungen mehrerer Stromrichtertopologien durchgeführt, um eine optimale Systemlösung ermitteln zu können. Die Gegenüberstellung von insgesamt 12 für 1.500V Systemspannung geeigneten Schaltungsvarianten bei verschiedenen Schaltfrequenzen und AC-Netzspannungen zeigten die 3L-ANPC- bzw. 3L-NPC-Topologie als optimale Methode, eine DC/AC-Wandlung für 1.500V mit Si-Halbleitern zu realisieren. Der Einsatz von SiC ermöglicht allerdings den Einsatz von rudimentäreren Schaltungen, wie z.B. der B6-Topologie, da aufgrund der Schaltfrequenzen kleinere magnetische Bauelemente verwendet werden können. Negativaspekte hoher Schaltfrequenzen (z.B. Skineffekt bei Drosselwindungen) wurden bei dem Vergleich allerdings nicht berücksichtigt.

Der in dieser Arbeit durchgeführte Vergleich von Si- und SiC-Halbleitern für unterschiedliche Topologien zeigt eine klare Richtung für die Leistungselektronik. So werden zukünftig sowohl höhere DC- als auch höhere AC-Spannungen bei gleichzeitig einfacherem Schaltungsaufbau verwendet werden können. Die deutliche Reduzierung der Schaltverluste moderner SiC-Halbleiter im Vergleich zu den derzeit etablierten Si-Halbleitern lassen aufgrund der höheren möglichen Schaltfrequenzen komplexere Schaltungstopologien in den Hintergrund rücken. Die Kombination aus unipolarem Hochsetzsteller mit einer B6-Standardschaltung für die DC/AC-Wandlung erscheint somit attraktiv, was mit der beabsichtigten Kostenreduktion korrespondiert.

Mit der entwickelten Software „TopBench“ in Kombination mit der Mess- und Analysesoftware „ComCell“ können zukünftig bei erheblich verringertem Zeitaufwand neue Halbleiter charakterisiert und ein Benchmarking dieser Halbleiter für verschiedene leistungselektronische Schaltungen durchgeführt werden. Bislang war dies lediglich über langwierige Simulationen, bzw. nur auf Basis umfangreicher Berechnungen, möglich. Das Softwarepaket wird im KDEE bereits für Projekte und im Rahmen weiterer Dissertationen z.B. zur Berechnung und Analyse der Zuverlässigkeit von Halbleitern eingesetzt. Über eine vorhandene Programmierschnittstelle können zudem eigene Erweite-

rungen entwickelt werden, die den Funktionsumfang ergänzen. Auch die Kopplung von bestehender Simulationssoftware und „TopBench“ ist zwischenzeitlich umgesetzt worden. Hierdurch konnten umfangreiche thermische Simulationen deutlich beschleunigt werden, da die langsame thermische Domäne aufgrund der ausgelagerten Berechnung der Leistungselektronik in TopBench nicht mit der andernfalls benötigten hohen zeitlichen Auflösung durchgeführt werden musste.

Weiterhin wurde die Serienschaltung von Halbleitern für den Einsatz bei 1.500V Systemspannung in dieser Arbeit detailliert untersucht und eine kaskadierte Kombination mehrerer Methoden für den Einsatz in Zentralwechselrichtern betrachtet. Die für diesen Anwendungsfall optimierte Regelung des Abschaltzeitpunktes eines der beiden Halbleiterschalter über einen verteilten periodisch arbeitenden Regelalgorithmus (Repetitive Controller) erlaubt ohne zusätzliche Verluste eine optimale Spannungsverteilung. Zusammen mit der (Advanced-)Active-Clamping-Schaltung und einem wahlweise passiven oder aktiven parallelen Schutznetzwerk ist eine Umsetzung für PV-Stromrichter mit herkömmlichen Si-Halbleitern kostengünstig möglich. Die Ergebnisse dieser Arbeit finden daher bereits in einer neuen Generation von 1.500V/2MW-Wechselrichtern ihre industrielle Anwendung. Über die beschriebenen Symmetriermaßnahmen wird bei diesen Geräten ein sicherer und verlustoptimierter Betrieb ermöglicht. Das Ziel dieser Arbeit, eine Möglichkeit der Kupferreduzierung durch eine höhere Systemspannung zu erzielen, konnte somit erreicht und direkt in einem kommerziellen Produkt umgesetzt werden.

# Literaturverzeichnis

- [1] B. Burger, „Fraunhofer ISE verbessert eigenen Weltrekord - Über 99 Prozent Wirkungsgrad bei Photovoltaik-Wechselrichtern,“ Pressemitteilung Fraunhofer ISE, 2009.
- [2] SMA, „Wechselrichter mit über 99% Wirkungsgrad,“ Pressemitteilung SMA, 2011.
- [3] G. Angerer, A. Mohring, F. Marscheider-Weidemann und M. Wietschel, „Kupfer für Zukunftstechnologien - Nachfrage und Angebot unter besonderer Berücksichtigung der Elektromobilität,“ Projektbericht "Fraunhofer Systemforschung Elektromobilität FSEM", Fraunhofer ISI und BMBF, Juli 2010.
- [4] M. Bräuninger, „Rohstoff-Preisrisiken,“ Hamburgisches WeltWirtschaftsInstitut (HWI), 2012.
- [5] M. Munigowda, „Solar Europe Industry Initiative,“ European Photovoltaic Industry Association (EIPA), 2012.
- [6] pvXchange, „Onlinedaten vom 08.11.2013,“ 2013.
- [7] VDE, „Erzeugungsanlagen am Niederspannungsnetz,“ 2011.
- [8] A. George, „Utility Scale Solar Power Plants - A Guide for Developers and Investors,“ International Finance Corporation (IFC), Februar 2012.
- [9] S. Baumann, „Technologie Roadmap Stressarme MST-Packages: Trends, Perspektiven, Herausforderungen,“ Zentralverband Elektrotechnik- und Elektronikindustrie e.V. (ZVEI), Oktober, 2013.
- [10] T. Grasshoff, „Aufbau- und Verbindungstechnik optimiert Leistungselektronik,“ Elektronik-Journal, Mai, 2011, pp. 12-14.
- [11] N. Kaminski, „State of the Art and the Future of Wide Band-Gap Devices,“ Barcelona, 13th European Conference on Power Electronics and Applications, EPE,

September 2009.

- [12] S. V. Araujo, „On the Perspectives of Wide-Band Gap Power Devices in Electronic-Based Power Conversion for Renewable Systems,“ Dissertation, 2013.
- [13] S. Araujo und P. Zacharias, „Analysis on the potential of Silicon Carbide MOSFETs and other innovative semiconductor technologies in the photovoltaic branch,“ in *EPE 13th European Conference on Power Electronics and Applications*, Barcelona, September 2009, pp. 1-10.
- [14] G. Soelkner, W. Kaindl, H.-J. Schulze und G. Wachutka, „Reliability of power electronic devices against cosmic radiation-induced failure,“ in *Microelectronics Reliability*, Elsevier, 2004, pp. 1399-1406.
- [15] M. Aartsen, R. Abbasi, M. Ackermann und e. al., „First observation of PeV-energy neutrinos with IceCube,“ *Phys. Rev. Lett.* 111, 021103, Juli 2013.
- [16] D. L. Oberg, J. L. Wert, E. Normand und P. P. Majewski, „First Observation of Power MOSFET Burnout with High Energy Neutrons,“ in *IEEE Transactions on Nuclear Science*, Vol. 43, No. 6, Dezember 1996, pp. 2913-2920.
- [17] W. Kaindl, „Modellierung höhenstrahlungsinduzierter Ausfälle in Halbleiterleistungsbauelementen,“ Technische Universität München, Dissertation, 2005.
- [18] J. A. Simpson, W. Fonger und S. B. Treiman, „Cosmic Radiation Intensity-Time Variations and Their Origin. Neutron Intensity Variation Method and Meteorological Factors,“ in *Physical Review*, Vol. 90, No. 5, Juni 1953, pp. 934-950.
- [19] S. Nishida, T. Shoji, T. Ohnishi und T. Fujikawa, „Cosmic Ray Ruggedness of IGBTs for Hybrid Vehicles,“ in *IEEE 22nd International Symposium on Power Semiconductor Devices & IC's*, Hiroshima, 2010, pp. 129-132.
- [20] G. Soelkner, W. Kaindl, M. Treu und D. Peters, „Reliability of SiC Power Devices against Cosmic Radiation-induced Failure,“ *Materials Science Forum* Vol. 556-557, 2007, pp. 851-856.
- [21] PV-Tech, „SMA tapped to deliver more than 400 inverters for Agua Caliente solar project,“ <http://www.pv-tech.org>, März, 2012.
- [22] D. Neacsu, „Space Vector Modulation,“ in *IECON The 27th Annual Conference of the IEEE Industrial Electronics Society*, 2001.

- [23] W. Yao, H. Heibing und L. Zhengyu, „Comparisons of Space-Vector Modulation and Carrier-Based Modulation of Multilevel Inverter,“ in *IEEE Transactions on Power Electronics*, Vol. 23, No. 1, Januar 2008, pp. 45-51.
- [24] Z. Cong, L. Dichen, L. Qingfen und H. Yong, „Research and Realization of a Pulse Width Modulation Technique based on Voltage Space Vectors,“ in *International Conference on Electrical Machines and Systems*, Wuhan, Oktober 2008, pp. 2178-2182.
- [25] B. Sahan, „Wechselrichtersysteme mit Stromzwischenkreis zur Netzanbindung von Photovoltaik-Generatoren,“ Dissertation, 2010.
- [26] Y. Matsuda, T. Maeda und T. Matsumura, „Current Source Inverter,“ in *United States Patent 4.156.899*, Mai 1979.
- [27] F. Z. Peng, „Z-Source Inverter,“ in *IEEE Transactions on Industry Applications*, Vol. 39, No. 2, April 2003, pp. 504-510.
- [28] F. Zach, in *Leistungselektronik - Ein Handbuch*, 4. Auflage, Wien, Springer-Verlag, 2010.
- [29] R. Y. Barazarte und G. G. González, „Design of a Two-Level Boost Converter,“ Cancun, Mexico, Latin American and Caribbean Conference for Engineering and Technology (LACCEI), 2013.
- [30] K. P. Yalamanchili, M. Ferdowsi und K. Corzine, „New Double Input DC-DC Converters for Automotive Applications,“ IEEE Vehicle Power and Propulsion Conference, September 2006.
- [31] Y. Chen, Y. Liu und S. Lin, „Double-Input PWM DC/DC Converter for High-/Low-Voltage Sources,“ IEEE Transactions on Industrial Electronics, Vol. 53, No. 5, Oktober, 2006.
- [32] I. Song, D. Jung, Y. Ji, S. Choi, Y. Jung und C. Won, „A Soft Switching Boost Converter using an Auxiliary Resonant Circuit for a PV System,“ Korea, 8th International Conference on Power Electronics, ECCE Asia, Mai, 2011, pp. 2838-2843.
- [33] Y. Tsuruta und A. Kawamura, „Zero Voltage Switched Chopper with SiC-MOSFETs,“ Denver, IEEE Energy Conversion Congress and Exposition (ECCE), September 2013, pp. 5553-5559.
- [34] P. Ranstad, H.-P. Nee, J. Linner und D. Peftitsis, „An Experimental Evaluation of

- SiC Switches in Soft-Switching Converters,“ IEEE Transactions on Power Electronics, Volume 29, Issue 5, Mai 2014, pp. 2527-2538.
- [35] AVX, „Medium Power Film Capacitors,“ Application-Note, 2011.
- [36] D. Zhang, F. Wang, R. Burgos und D. Boroyevich, „Common-Mode Circulating Current Control of Paralleled Interleaving Three-Phase Two-Level Voltage-Source Converters With Discontinuous Space-Vector Modulation,“ in *IEEE Transactions on Power Electronics*, Vol. 26, No.12, Dezember 2011.
- [37] N. Mohan, „A Novel Grid Interface Optimized For Utility-Scale Applications Of Photovoltaic Wind-Electric And Fuel-Cell Systems,“ in *IEEE Transactions on Power Delivery*, Vol. 10, No. 4, Oktober 1995, pp. 1920-1926.
- [38] C. Nöding, B. Sahan und P. Zacharias, „Evaluation of a Three-Phase Two-HF-Switch PV Inverter with Thyristor-Interface and Active Power Factor Control,“ in *PCIM Asia Conference Papers*, 2010.
- [39] C. Nöding, „Untersuchung eines 3-phasigen Wechselrichters mit nur zwei Hochfrequenz-Transistoren,“ Diplomarbeit II, 2009.
- [40] A. Nabae, „A New Neutral-Point-Clamped PWM Inverter,“ in *IEEE Transactions on Industry Applications*, Vol. 17, No. 5, 1981, pp. 518-523.
- [41] D. Floricau, E. Floricau und M. Dumitrescu, „Natural Doubling of the Apparent Switching Frequency using Three-Level ANPC Converter,“ Poland, International School on Nonsinusoidal Currents and Compensation, 2008.
- [42] K. Fujii, T. Kikuchi, H. Koubayashi und K. Yoda, „1-MW Advanced T-type NPC Converters for Solar Power Generation System,“ Lille, 15th European Conference on Power Electronics and Applications (EPE), September, 2013, pp. 1-10.
- [43] J. Huang und K. Corzine, „Extended Operation of Flying Capacitor Multilevel Inverters,“ IEEE Transactions on Power Electronics, Januar 2006, pp. 140-147.
- [44] E. Pena, „Optimization of the behaviour of a NPC Three-Level converter connected to the Grid,“ Dissertation, 2005.
- [45] H. Preckwinkel, A. Bünte, J. Böcker, N. Fröhlecke und K. Dora, „A Novel Low Cost Solar Central Inverters Topology With 99.2% Efficiency,“ EPE2013 ECCE Europe, 2013.
- [46] D. Martini, M. Valiani und S. Soldani, „Multi-Level DC/AC Converter,“ US

Patent US 2013/0094260 A1, April 2013.

- [47] S. Araujo, C. Nöding, K. Rigbers, B. Sahan, V. Scarpa, V. Mathias und P. Zacharias, „Multilevel Inverter Circuit,“ Patent, DE202010012993U1/WO2012069646A1, Februar 2012.
- [48] J. Hantschel, „Wechselrichterschaltung für erweiterten Eingangsspannungsbereich,“ Patente, DE102006010694B4/DE102006010694A1, Januar 2010.
- [49] M. Gekeler, „3-level PWM inverter with relief network,“ Patent DE102010008426B4, Februar 2010.
- [50] K. Rigbers, „Highly Efficient Inverter Architectures for Three-Phase Grid Connection of Photovoltaic Generators,“ Dissertation, Shaker Verlag GmbH, 2011.
- [51] T. Bülo, „Methode zur Evaluation leistungselektronischer Schaltungstopologien für die Anwendung in dezentralen Netzeinspeisern kleiner Leistung,“ Universität Kassel, Dissertation, 2011.
- [52] P. Zacharias, „Use of Electronic-based Power Conversion for Distributed and Renewable Energy Sources,“ ISET, 2008.
- [53] A. DiTommaso, F. Genduso, R. Miceli und G. Ricco Galluzzo, „A General Mathematical Model for the Simulation of Common Faults in Three-phase Voltage Source Inverters,“ International Journal of Automation and Power Engineering, Volume 2, Issue 1, Januar 2013.
- [54] R. A. Guinee, „Mathematical Modelling and Simulation of a PWM Inveter Controlled Brushless Motor Drive System from Physical Principles for Electric Vehicle Propulsion Applications,“ in *Electric Vehicles - Modelling and Simulations*, Intech, September 2011.
- [55] A. Abbasi und M. Mustafa, „Mathematical Model and Stability Analysis of Inverter-Based Distributed Generator,“ Hindawi Publishing Corporation, Mathematical Problems in Engineering, Volume 2013, Februar 2013.
- [56] R. Gelagaev, P. Jacqmaer, J. Everts und J. Driesen, „A Novel Voltage Clamp Circuit for the Measurement of Transistor Dynamic On-Resistance,“ Graz, IEEE International Instrumentation and Measurement Technology Conference, Mai, 2012, pp. 111-116.
- [57] H.-G. Eckel und K. Fleisch, „Turn-off behaviour of high voltage NPT- and FS-IGBT,“ Poznan, 13th Power Electronics and Motion Control Conference 2008,

September 2008, pp. 48-53.

- [58] Infineon, „AppNote AN 2011-05: Industrial IGBT Modules Explanation of Technical Information,“ Warstein, Infineon Technologies AG, Mai 2013.
- [59] A. Wintrich, U. Nicolai, W. Turky und T. Reimann, „Applikationshandbuch Leistungshalbleiter,“ SEMIKRON International GmbH, November 2010.
- [60] A. Volke und M. Hornkamp, „IGBT Modules - Technologies, Driver and Application,“ Infineon, 2011.
- [61] H. Ertl, „Vorrichtung zur verlustarmen Symmetrierung der Kondensatorspannungen bei leistungselektronischen Konvertern mit Spannungszwischenkreis,“ AT412684B, Mai, 2005.
- [62] A. Mundry, „Patent: Schaltvorrichtung mit Überspannungsschutz,“ DE102012222782A1, Dezember, 2013.
- [63] M. Bruckmann, M. Fasching und J. Sigg, „Vorrichtung zur Symmetrierung der Spannungsverteilung bei einem Stromrichterventil mit einer Reihenschaltung Zwei und größer,“ DE19850840A1, Mai, 2000.
- [64] Y. Abe und K. Maruyama, „Multi-series Connection of High-Voltage IGBTs,“ Fuji Electric Journal, Vol.75, No.8, 2002.
- [65] P. Kviz, R. Hemmer und M. Wendt, „Digital Drivers with Exceptional Protection,“ Bodos Power Systems, Januar 2009.
- [66] H. Rüedi, J. Thalheim und O. Garcia, „Advantages of Advanced Active Clamping,“ CTconcept Technologie AG, 2009.
- [67] D. Frauenfelder und O. Garcia, „Scale-2 IGBT Gate Drivers Ease the Design of Optimized Renewable Inverter Systems,“ Bodo's Power Systems, Februar 2014.
- [68] H.-G. Eckel und M. M. Bakran, „Modern high-voltage IGBTs and their turn-off performance,“ Paris, 32nd Annual Conference on IEEE Industrial Electronics, IECON 2006, November 2006, pp. 2529-2534.
- [69] D. Zhou und D. H. Braun, „A Practical Series Connection Technique for Multiple IGBT Devices,“ Vancouver, IEEE 32nd Annual Power Electronics Specialists Conference, Juni 2001.
- [70] A. Tayebi, „Adaptive iterative learning control for robot manipulators,“

- Proceedings of the 2003 American Control Conference, Juni 2003.
- [71] B. Dijkstra, „Iterative Learning Control,“ Dissertation, Januar 2003.
- [72] A. Schönung und H. Stemmler, „Static frequency changers with subharmonic control in conjunction with reversible variable speed AC drives,“ in *Brown Boveri Review*, September 1964, pp. 555-577.
- [73] A. M. Hava, R. J. Kerkman und T. A. Lipo, „A High Performance Generalized Discontinuous PWM Algorithm,“ in *IEEE Applied Power Electronics Conference, Vol. 2*, Atlanta, Februar 1997, pp. 886-891.
- [74] J. A. Houldsworth und D. A. Grant, „The use of harmonic distortion to increase the output voltage of a three-phase PWM inverter,“ in *IEEE Transactions on Industry Applications*, September/Oktober 1984, pp. 1224-1228.
- [75] J. Schörner, „Bezugsspannung zur Umrichtersteuerung,“ in *ETZ-b, Bd. 27, Heft 7*, 1975, pp. 151-152.
- [76] H. Van Der Broeck, H. Skudelny und G. Stanke, „Analysis and realization of a pulse width modulator based on voltage space vectors,“ in *IEEE-IAS Conference Records*, Denver, 1986, pp. 244-251.
- [77] M. Depenbrock, „Pulse width control of a 3-phase inverter with non-sinusoidal phase voltages,“ in *IEEE International Semiconductor Power Conversion Conference Records*, 1977, pp. 399-403.
- [78] S. Ogasawara, H. Akagi und A. Nabae, „A novel PWM scheme of voltage source inverter based on space vector theory,“ in *European Power Electronics Conference Records*, Aachen, 1989, pp. 1197-1202.
- [79] J. W. Kolar, H. Ertl und F. C. Zach, „Influence of the modulation method on the conduction and switching losses of a PWM converter system,“ in *IEEE Transactions on Industry Applications*, November/Dezember 1991, pp. 1063-1075.
- [80] K. Taniguchi, Y. Ogino und H. Irie, „PWM technique for power MOSFET inverter,“ in *IEEE Transactions on Power Electronics*, Juli 1988, pp. 328-334.

# Abbildungsverzeichnis

Abbildung 1.1: Prognose zur Entwicklung von PV-Stromrichtern höherer Leistung.....	1
Abbildung 1.2: Kupferpreisentwicklung von 1900 bis 2013 [4] .....	3
Abbildung 1.3: Gesamtkupferverbrauch 2010 bis 2050 [3] .....	3
Abbildung 1.4: PV-Modulpreistrend in €/Wp von 1980 bis 2013 [5], [6].....	3
Abbildung 1.5: Systembeispiel für 1.500V Stromrichtersystem.....	5
Abbildung 2.1: Abschaltüberspannung aufgrund parasitärer Induktivitäten .....	9
Abbildung 2.2: Kostenvergleich Chipfläche von Si- und SiC-Hableitern.....	10
Abbildung 2.3: Übersicht über verschiedene Halbleitertechnologien [13] .....	10
Abbildung 2.4: Prinzipielle Darstellung eines kosmischen Teilchenregens [18] .....	12
Abbildung 2.5: Konfigurationsvergleich String- (a) und Zentralwechselrichter (b) .....	14
Abbildung 2.6: „Agua Caliente Solar Project“ im Vollausbau .....	15
Abbildung 2.7: BOS-Kosten eines durchschnittlichen PV-Parks .....	16
Abbildung 2.8: Vergleich BOS-Kosten der Niederspannungsinstallation von 1.000V und 1.500V für verschiedene Leistungsklassen.....	17
Abbildung 2.9: Vergleich LCOE von 1.000V und 1.500V .....	18
Abbildung 2.10: Generelle Signale bei Sinusmodulation .....	19
Abbildung 2.11: Stromripple bei (a) 2-, (b) 3-, (c) 4- und (d) 5-Level-Schaltungen .....	19
Abbildung 3.1: Unipolarer Hochsetzsteller .....	23
Abbildung 3.2: Bipolarer Hochsetzsteller .....	25
Abbildung 3.3: Schaltzustände des bipolaren HSS mit 180° Taktung.....	25
Abbildung 3.4: Hochsetzsteller mit gekoppelter Drossel.....	26
Abbildung 3.5: Vergleich Stromripple in unipolar und Interleaved-HSS ohne und mit magnetischer Kopplung .....	27
Abbildung 3.6: Hochfrequente Serien-Parallel-Umschaltung des PV-Generators.....	28
Abbildung 3.7: Schaltzustände bei Serien-Parallel-Umschaltung des PV-Generators....	29
Abbildung 3.8: Relativer Drosselstromripple bei verschiedenen Hochsetzstellerschaltungen für eine Ausgangsspannung von $U_{out}=1.500V$ .....	31
Abbildung 3.9: Vergleich Spannungsabfall Si-Diode und SiC-MOSFET für $T_j=25^{\circ}C$ ..	32
Abbildung 3.10: Vergleich maximale Verluste Unipolar-HSS in Standardkonfiguration und mit SiC-MOSFET als Diodenersatz bei $U_{zk}=1.500V$ , $P_{out}=1\text{ MW}$ und drei verschiedenen Eingangsspannungen.....	33

Abbildung 3.11: Vergleich europäischer Wirkungsgrad Unipolar-HSS in Standardkonfiguration und mit SiC-MOSFET als Diodenersatz bei $U_{zk}=1.500\text{V}$	33
$P_{out}=1\text{ MW}$ und drei verschiedenen Eingangsspannungen .....	33
Abbildung 3.12: Vergleich Standard-HSS (a) und HSS mit Schaltentlastung (b) .....	34
Abbildung 3.13: Einsparung der benötigten Chipfläche des Hauptschalters bei Hart- und Weichschalten eines 1.200V Si-IGBTs (a) und SiC-MOSFETs (b) bei 1 MW .....	35
Abbildung 3.14: Vergleich minimal benötigter Chipfläche bei Unipolar-HSS mit 1x1.700V und Bipolar-HSS mit 2x1.200V SiC-MOSFET bei 1 MW Leistung ....	36
Abbildung 3.15: Auswirkung von 1.700V SiC-Modulen auf den Wirkungsgrad eines Unipolar-HSS bei 1 MW Leistung und verschiedenen Eingangsspannungen .....	37
Abbildung 3.16: Prinzipabbildung der Standard-B6 2-Level Wechselrichtertopologie ...	38
Abbildung 3.17: Anschluss der 5L-NPCB6 Schaltung an das AC-Netz .....	39
Abbildung 3.18: 4-Level B6+ Inverter (4L-B6+) .....	41
Abbildung 3.19: Leistungsaufteilung bei „Plus“-Topologien für Netze mit $690\text{V}_{ac}$ (a), $900\text{V}_{ac}$ (b) und $1.100\text{V}_{ac}$ (c) .....	42
Abbildung 4.1: Entwickelte Berechnungssoftware „TopBench“ .....	51
Abbildung 4.2: Spannungsabfall eines IGBTs über Kollektorstrom und Temperatur .....	52
Abbildung 4.3: Einschaltverluste eines IGBTs .....	53
Abbildung 4.4: Ausschaltverluste eines IGBTs .....	53
Abbildung 4.5: Diskretes Integrieren über zeitlichen Verlauf der Schaltverluste .....	54
Abbildung 4.6: Substitution exakter zeitlicher Verläufe durch Energieimpulse .....	54
Abbildung 4.7: Schaltverlustenergien über Kollektorspannung, Strom und Temperatur .....	55
Abbildung 4.8: Berechnung Durchlassverluste für AC-Ströme .....	56
Abbildung 4.9: Berechnung Schaltverluste für AC-Ströme .....	56
Abbildung 4.10: Berechnung Durchlassverluste für DC-Ströme.....	57
Abbildung 4.11: Berechnung Schaltverluste für DC-Ströme .....	57
Abbildung 4.12: Beispiel für eine Kommutierungszelle mit Testbauteil (D.U.T.) .....	60
Abbildung 4.13: Ablauf der automatisierten Halbleitervermessung .....	61
Abbildung 4.14: Mögliche Definition der Schaltverluste eines IGBTs (a) und einer Diode (b) .....	62
Abbildung 4.15: Entwickeltes automatisiertes Mess- und Analysesystem für Halbleiterverluste .....	63
Abbildung 4.16: Ablauf für automatische Chipflächenoptimierung .....	64
Abbildung 4.17: Vergleich von Verlustmessung und -berechnung einer Resonanzschaltung.....	65
Abbildung 4.18: Vergleich von berechneten und gemessenen Wirkungsgradkurven einer 10kW 3L-NPC-Schaltung .....	66
Abbildung 4.19: Vergleich von gemessenen und berechneten Halbleiterverlusten eines 0,6MW Wechselrichters bei $\cos\varphi=1,0$ (a) und $\cos\varphi=0,8$ (b).....	66

Abbildung 4.20: Auswirkung der angepassten Proportionalität auf die Baugröße.....	69
Abbildung 4.21: Volumenermittlung der Kondensatorbank anhand Datenblattangaben .....	70
Abbildung 4.22: Kostenverteilung eines typischen Utility-Scale-Wechselrichters .....	71
Abbildung 4.23: Berechnung der Rangfolge für Topologievergleich .....	72
Abbildung 4.24: Chipflächenvergleich HSS mit Infineon FF1400R12IP4 Si-Modulen ...	73
Abbildung 4.25: Wirkungsgradvergleich HSS mit Infineon FF1400R12IP4 Si-Modulen bei $U_{pv}=1.125V$ .....	73
Abbildung 4.26: Schaltungsvergleich Hochsetzsteller für 1.500V PV-Systemspannung mit Si-IGBTs .....	74
Abbildung 4.27: Chipflächenvergleich HSS mit Cree CAS100H12AM1 SiC-Modulen ...	75
Abbildung 4.28: Wirkungsgradvergleich HSS mit Cree CAS100H12AM1 SiC-Modulen	75
Abbildung 4.29: Chipflächenvergleich HSS mit 1.700V/300A SiC-Modulen.....	76
Abbildung 4.30: Wirkungsgradvergleich HSS mit 1.700V/300A SiC-Modulen .....	76
Abbildung 4.31: Gewichtete und normierte Rankingtabelle für 1.200V Si-Halbleiter....	79
Abbildung 4.32: Gewichtete und normierte Rankingtabelle für 1.200V SiC-Halbleiter.	80
Abbildung 4.33: Gewichtete und normierte Rankingtabelle für 1.700V SiC-Halbleiter.	81
Abbildung 5.1: Parasitäre Kapazitäten innerhalb eines IGBTs [58] .....	87
Abbildung 5.2: Spannungsabhängigkeit von Bauteilkapazitäten [58].....	87
Abbildung 5.3: Einschaltverhalten eines Si-IGBTs über $R_g$ und $T_J$ .....	89
Abbildung 5.4: Ausschaltverhalten eines Si-IGBTs über $R_g$ und $T_J$ .....	89
Abbildung 5.5: Beispielhafte Spannungsaufteilung bei Serienschaltung von IGBTs.....	90
Abbildung 5.6: Symmetrierwiderstände.....	91
Abbildung 5.7: Typisches RCD-Netzwerk .....	91
Abbildung 5.8: Auswirkung eines passiven Schutznetzwerkes auf Spannungsverteilung	91
Abbildung 5.9: Hilfs-IGBT für schaltbares Parallelwiderstandsnetzwerk .....	92
Abbildung 5.10: Prinzipielle Spannungsverläufe und Funktionsweise der Hilfs-IGBTs.	93
Abbildung 5.11: Jitterreduzierung durch Gate-Balancing-Kern in einer Serienschaltung .....	94
Abbildung 5.12: Treibersystem mit dynamischer Anpassung des Gatewiderstands.....	95
Abbildung 5.13: Beispiel einer Dynamic-Advanced-Active-Clamping-Schaltung .....	96
Abbildung 5.14: Gemessenes Schaltverhalten unter Einsatz des A <sup>2</sup> C-Verfahrens.....	97
Abbildung 5.15: Feedback Control als Alternative zum Advanced-Active-Clamping....	99
Abbildung 5.16: Prinzipschaltung der aktiven Zeitkorrektur der Gatesignale .....	99
Abbildung 5.17: Vereinfachtes Reglersystem für aktive Spannungssymmetrierung über Anpassung der PWM-Referenz.....	100
Abbildung 5.18: Laboraufbau des Tiefsetzstellers mit geringer Leistung .....	102
Abbildung 5.19: Nahaufnahme der Tiefsetzstellerschaltung .....	102
Abbildung 5.20: Steuer- und Messsoftware für Temperatur und Tiefsetzsteller .....	103
Abbildung 5.21: Vergleich von Standard-PWM (a) und hochauflösender PWM (b)...	104
Abbildung 5.22: Laboraufbau zur Serienschaltung bei hoher Leistung .....	105

Abbildung 5.23: Seitenansicht des Laboraufbaus mit Gatetreibern und IGBT-Modulen .....	105
Abbildung 5.24: Verschaltung der beiden Halbleitermodule mit zwei Gatetreibern ....	105
Abbildung 5.25: Schaltplan Kommutierungszelle für 1.500V .....	105
Abbildung 5.26: Strom- und Spannungsmessung in der Kommutierungszelle .....	106
Abbildung 5.27: Messaufbau zur thermischen Bewertung zweier Halbleitermodule ....	106
Abbildung 5.28: Thermografiebild bei geöffneten Halbleitermodulen mit DC-Strom ..	106
Abbildung 5.29: Temperaturverlauf entlang Linien aus Abbildung 5.28 .....	107
Abbildung 5.30: Relative Änderung der Spannungsverteilung pro 1ns Zeitversatz über Zwischenkreisspannung bei 25°C .....	108
Abbildung 5.31: Absolut benötigte Zeitanpassung über Zwischenkreisspannung bei 25°C .....	108
Abbildung 5.32: Zeitkorrektur über Temperaturdifferenz und verschiedenen Gatewiderständen .....	109
Abbildung 5.33: Nahaufnahme Einschaltimpuls zweier baugleicher IGBTs mit 8Ω und 12Ω Gatewiderstand .....	110
Abbildung 5.34: Nahaufnahme Ausschaltimpuls zweier baugleicher IGBTs mit 8Ω und 12Ω Gatewiderstand .....	110
Abbildung 5.35: Zeitkorrektur bei unterschiedlichen Halbleitern.....	110
Abbildung 5.36: Spannungsverteilung bei IGBT und MOSFET in Serie.....	110
Abbildung 5.37: Nahaufnahme Einschaltimpuls eines IGBTs und eines MOSFETs....	111
Abbildung 5.38: Nahaufnahme Ausschaltimpuls eines IGBTs und eines MOSFETs...111	111
Abbildung 5.39: Änderung der Spannungsverteilung pro 1ns Zeitversatz über der Zwischenkreisspannung bei 25°C/145°C und verschiedenen Kollektorströmen..112	112
Abbildung 5.40: Signalverläufe bei Serienschaltung und höheren Kollektorströmen....113	113
Abbildung 5.41: Nahaufnahme Puls 2 aus Abbildung 5.40 .....	114
Abbildung 5.42: Nahaufnahme Puls 11 aus Abbildung 5.40 .....	114
Abbildung 5.43: Spannungssymmetrierung für verschiedene Kollektorströme .....	115
Abbildung 5.44: Zeitkorrekturwerte bei verschiedenen Gatewiderständen.....	116
Abbildung 5.45: Puls 11 mit A <sup>2</sup> C ab U <sub>thresh</sub> =900V (Übersicht) .....	117
Abbildung 5.46: Puls 11 mit A <sup>2</sup> C ab U <sub>thresh</sub> =900V (Nahaufnahme) .....	117
Abbildung 5.47: Übersicht aller 11 Pulse mit A <sup>2</sup> C ab U <sub>thresh</sub> =900V .....	118
Abbildung 5.48: Puls 11 mit A <sup>2</sup> C ab U <sub>thresh</sub> =600V (Übersicht) .....	119
Abbildung 5.49: Puls 11 mit A <sup>2</sup> C ab U <sub>thresh</sub> =600V (Nahaufnahme) .....	119
Abbildung 5.50: Übersicht aller 11 Pulse mit A <sup>2</sup> C ab U <sub>thresh</sub> =600V .....	119
Abbildung 5.51: Schalten bei 1.500V mit Serienschaltung zweier 1.200V IGBTs mit A <sup>2</sup> C bei U <sub>thresh</sub> =900V.....	120
Abbildung 5.52 : Puls 2 aus Abbildung 5.51: A <sup>2</sup> C bei U <sub>zk</sub> =1.500V und I <sub>C</sub> =832A .....	120
Abbildung 5.53: Puls 2 aus Abbildung 5.51 (Nahaufnahme) .....	120
Abbildung 5.54: Deaktivieren der Treiberendstufe für 1,5ns.....	122
Abbildung 5.55: Deaktivieren der Treiberendstufe für 1μs.....	122

Abbildung 5.56: Aktive Entlastung der Clamping-Diodenkette.....	123
Abbildung 5.57: Clampingvorgang ohne Entlastungsnetzwerk .....	123
Abbildung 5.58: Clampingvorgang mit Entlastungsnetzwerk .....	123
Abbildung 5.59: Verteilung der Schaltverluste bei vollständiger, statischer Spannungsunsymmetrie .....	124
Abbildung 5.60: Strom- und Spannungsverläufe bei Einzel- und Serienschaltung .....	126
Abbildung 5.61: Vergleich der Schaltenergien bei Einzel- und Serienschaltung .....	126
Abbildung 5.62: Prinzip des Repetitive Controllers in Parallelform .....	128
Abbildung 5.63: Wirkungsweise des implementierten Repetitive Controllers bei Serienschaltung zweier IGBTs .....	129
Abbildung 5.64: Korrekturzeiten für Sinushalbwelle mit 30 Pulsen.....	130
Abbildung 5.65: Vergleich unsymmetrische Diodenspannung und IGBT-Spannung ...	130
Abbildung 5.66: Vergleich symmetrierte Diodenspannung und IGBT-Spannung .....	131
Abbildung B.1: Verlauf Drosselstrom und -spannung im kontinuierlichen (a) und diskontinuierlichen (b) Betrieb .....	155
Abbildung B.2: Schaltsignal für Schalter S <sub>1</sub> und Strom der Diode D <sub>1</sub> der HSPU .....	162
Abbildung B.3: Dutycycle getrennt nach Imaginär- und Realteil über Eingangsspannung .....	163
Abbildung C.1: Standard 2-Level B6 (2L-B6).....	164
Abbildung C.2: Interleaved B6 (2L-IB6) .....	165
Abbildung C.3: Minnesota Inverter (2L-MI) .....	165
Abbildung C.4: Strom- und Spannungsverläufe des Minnesota Inverters (a) DC-Ströme des bipolaren Tiefsetzstellers, (b) DC-Gegenspannungen, (c) Primärstrom des Transformators, (d) Sekundärstrom nach Stern-Dreieck-Transformation.....	166
Abbildung C.5: 3-Level Neutral-Point-Clamped Inverter (3L-NPC) .....	167
Abbildung C.6: 3-Level Active-Neutral-Point-Clamped Inverter (3L ANPC) .....	169
Abbildung C.7: 3-Level Bipolar-Switched- Neutral-Point-Clamped Inverter (3L BSNPC) .....	170
Abbildung C.8: 3-Level Flying-Capacitor Inverter (F3L) .....	171
Abbildung C.9 : 5-Level Neutral-Point-Clamped Inverter (5L NPC) .....	172
Abbildung C.10: 5-Level Neutral-Point-Clamped Inverter mit B6 (5L NPCB6).....	173
Abbildung C.11 : 5-Level Bipolar-Switched- Neutral-Point-Clamped Inverter mit B6 (5L BSNPCB6).....	173
Abbildung C.12: 4-Level B6+ Inverter (4L B6+) .....	174
Abbildung C.13: 5-Level NPC+ Inverter (5L NPC+) .....	175
Abbildung C.14: 5-Level BSNPC+ Inverter (5L BSNPC+) .....	176
Abbildung D.1: Übersicht von Modulationsstrategien für 3-phasige Wechselrichter .....	178
Abbildung D.2: Schaltverluste über Phasenverschiebung [73].....	179
Abbildung E.1: Editor für Halbleiterschalter .....	180
Abbildung E.2: Grafische Ansicht mit Verlustinformationen, Chipfläche und Temperatur .....	181

Abbildung E.3: Funktionsplotter zur Darstellung zeitabhängiger Signale .....	182
Abbildung E.4: Automatische Chipflächenoptimierung .....	182
Abbildung E.5: Benchmark-Tool zur Analyse der berechneten Schaltung.....	183
Abbildung E.6: Benchmark-Tool mit automatisiertem Schaltungsvergleich .....	184

# Tabellenverzeichnis

Tabelle 2.1: Eigenschaften wichtiger PV-Zell-Materialien [8].....	7
Tabelle 3.1: Betriebsmodi des 5L-NPCB6 mit 1.200V Halbleiter für S <sub>5</sub> und S <sub>6</sub> .....	40
Tabelle 3.2: Betriebsmodi des 5L-NPCB6 mit 1.700V Halbleiter für S <sub>5</sub> und S <sub>6</sub> .....	40
Tabelle 3.3: Ausgangsspannungen bei 5L-NPC- und 5L-BSNPC Topologie mit B6.....	41
Tabelle 4.1: Parameter für Topologievergleich .....	77
Tabelle 5.1: Verlustaufteilung bei Einsatz von A <sup>2</sup> C in Serienschaltung.....	125
Tabelle A.1: Rankingtabelle A für Konfiguration 1 (1.200V/1.400A Infineon FF1400R12IP4 Si-Halbleiter) .....	150
Tabelle A.2: Rankingtabelle B für Konfiguration 1 (1.200V/1.400A Infineon FF1400R12IP4 Si-Halbleiter) .....	150
Tabelle A.3: Rankingtabelle A für Konfiguration 2 (1.200V/100A Cree CAS100H12AM1 SiC-Halbleiter).....	151
Tabelle A.4: Rankingtabelle B für Konfiguration 2 (1.200V/100A Cree CAS100H12AM1 SiC-Halbleiter).....	151
Tabelle A.5: Rankingtabelle A für Konfiguration 3 (1.200V/1.700V 300A Funktionsmuster SiC-Halbleiter).....	152
Tabelle A.6: Rankingtabelle B für Konfiguration 3 (1.200V/1.700V 300A Funktionsmuster SiC-Halbleiter) .....	152
Tabelle C.1: Mögliche Ausgangsspannungen bei 3L NPC-Topologie .....	168
Tabelle C.2: Ausgangsspannungen bei 3L ANPC-Topologie bei PWM-Methode 1 .....	169
Tabelle C.3: Ausgangsspannungen bei 3L ANPC-Topologie bei PWM-Methode 2 .....	169
Tabelle C.4: Ausgangsspannungen bei 3L ANPC-Topologie bei PWM-Methode 3 .....	170
Tabelle C.5: Mögliche Ausgangsspannungen bei F3L-Topologie.....	171
Tabelle C.6: Mögliche Ausgangsspannungen bei 5L NPC-Topologie .....	172
Tabelle C.7: Mögliche Ausgangsspannungen bei 4L B6+ Topologie.....	174
Tabelle C.8: Mögliche Ausgangsspannungen bei 5L NPC+ Topologie .....	175

## A Ergebnisse des Topologievergleichs

Tabelle A.1: Rankingtabelle A für Konfiguration 1 (1.200V/1.400A Infineon FF1400R12IP4 Si-Halbleiter)

#	Bezeichnung	Rang	$U_{ac}$	$f_{sw}$	$A_{Schalter}$	$A_{Diode}$	$L_{Lc-Lac}$	Treibber	Vol.c	$\eta_{max}$	$P_{loss,max}$	Technische Risiken
1	3L-ANPC	1	540Vac	4kHz	149,53cm <sup>2</sup>	35,11cm <sup>2</sup>	237,64µH	18	58,34dm <sup>3</sup>	98,88%	17,29kW	1 kein Risiko
2	3L-NPC	2	540Vac	4kHz	163,92cm <sup>2</sup>	35,11cm <sup>2</sup>	237,64µH	12	58,34dm <sup>3</sup>	98,88%	17,29kW	4 Überspannungen an inneren Schaltern
3	2L-MI	3	540Vac	3kHz	142,96cm <sup>2</sup>	12,26cm <sup>2</sup>	197,87µH	14	22,83dm <sup>3</sup>	98,84%	14,97kW	9 Blindleistung
4	F3L	40	900Vac	4kHz	143,29cm <sup>2</sup>	12,68cm <sup>2</sup>	189,09µH	18	81,42dm <sup>3</sup>	98,93%	21,33kW	4 Regelung innerer Kondensator
5	5L-NPC+	43	900Vac	4kHz	206,25cm <sup>2</sup>	55,20cm <sup>2</sup>	132,89µH	22	75,36dm <sup>3</sup>	98,98%	15,31kW	7 Blindleistung / Busbar
6	5L-NPC	85	900Vac	2kHz	176,73cm <sup>2</sup>	52,49cm <sup>2</sup>	130,98µH	18	41,33dm <sup>3</sup>	98,88%	23,24kW	10 CM Strome / Drossel / Busbar
7	2L-B6	102	900Vac	4kHz	185,91cm <sup>2</sup>	49,88cm <sup>2</sup>	307,55µH	18	21,72dm <sup>3</sup>	98,59%	24,13kW	3 Serienenschaltung
8	4L-B6+	107	900Vac	3kHz	221,65cm <sup>2</sup>	65,73cm <sup>2</sup>	188,86µH	30	35,17dm <sup>3</sup>	98,75%	19,37kW	1 kein Risiko
9	3L-BSNPC	118	900Vac	6kHz	185,41cm <sup>2</sup>	45,88cm <sup>2</sup>	158,89µH	30	41,33dm <sup>3</sup>	98,89%	24,27kW	3 Serienenschaltung
10	5L-NPCB6 1200V	147	690Vac	4kHz	208,10cm <sup>2</sup>	70,68cm <sup>2</sup>	199,94µH	18	43,75dm <sup>3</sup>	99,00%	17,88kW	7 Umschalten der Betriebsmodi / Überspannungen
11	2L-IB6	203	540Vac	2kHz	166,90cm <sup>2</sup>	43,55cm <sup>2</sup>	216,43µH	24	27,10dm <sup>3</sup>	98,82%	18,67kW	10 CM Strome / Drossel
12	5L-BSNPC+	248	900Vac	4kHz	191,06cm <sup>2</sup>	54,03cm <sup>2</sup>	123,77µH	34	75,36dm <sup>3</sup>	98,99%	16,25kW	7 Serienenschaltung / Blindleistung / Busbar
13	5L-NPCB6 900V	488	540Vac	4kHz	85,55cm <sup>2</sup>	0,00cm <sup>2</sup>	237,64µH	18	58,34dm <sup>3</sup>	98,92%	21,87kW	7 Umschalten der Betriebsmodi / Überspannungen

Tabelle A.2: Rankingtabelle B für Konfiguration 1 (1.200V/1.400A Infineon FF1400R12IP4 Si-Halbleiter)

#	Bezeichnung	$U_{ac}$	$f_{sw}$	$U_{pv,A}$	$\eta_{EA}$	$U_{pv,B}$	$\eta_{EB}$	$U_{pv,C}$	$\eta_{EC}$	$U_{pv,D}$	$\eta_{ED}$	$U_{pv,E}$	$\eta_{EE}$
1	3L-ANPC	540Vac	4kHz	900Vac	98,73%	938V	98,62%	1125V	99V	98,53%	1500V	98,43%	
2	3L-NPC	540Vac	4kHz	900Vac	98,73%	938V	98,71%	1125V	98,62%	99V	98,53%	1500V	98,43%
3	2L-MI	540Vac	3kHz	900Vac	97,76%	938V	98,71%	1125V	98,76%	99V	98,74%	1500V	98,69%
4	F3L	900Vac	4kHz	750V	97,97%	938V	97,97%	1125V	98,01%	98V	98,14%	1500V	98,87%
5	5L-NPC+	900Vac	4kHz	750V	98,72%	938V	98,81%	1125V	98,83%	99V	98,66%	1500V	98,89%
6	5L-NPC	900Vac	2kHz	750V	97,67%	938V	97,87%	1125V	97,91%	98V	98,04%	1500V	98,77%
7	2L-B6	900Vac	4kHz	750V	97,49%	938V	97,60%	1125V	97,65%	98V	97,77%	1500V	98,50%
8	4L-B6+	900Vac	3kHz	750V	98,19%	938V	98,44%	1125V	98,57%	98V	98,33%	1500V	98,64%
9	3L-BSNPC	900Vac	6kHz	750V	97,62%	938V	97,83%	1125V	97,87%	98V	98,00%	1500V	98,73%
10	5L-NPCB6 1200V	690Vac	4kHz	750V	98,72%	975V	98,50%	1200V	98,91%	99V	98,85%	1500V	98,80%
11	2L-IB6	540Vac	2kHz	750V	98,69%	938V	98,67%	1125V	98,55%	98V	98,44%	1500V	98,33%
12	5L-BSNPC+	900Vac	4kHz	750V	98,35%	825V	98,21%	900V	98,75%	99V	98,66%	1500V	98,85%
13	5L-NPCB6 900V	540Vac	4kHz							99V	98,61%	1500V	98,47%

Tabelle A.3: Rankingtabelle A für Konfiguration 2 (1.200V/100A Cree CAS100H12AM1 SiC-Halbleiter)

#	Bezeichnung	Rang	$U_{ac}$	$f_{sw}$	A-Schalter	A-Diode	Ldi-Lac	Treibber	Volc	$\eta_{max}$	$P_{loss,max}$	Technische Risiken
1	3L-ANPC	1	900Vac	42kHz	98,39cm <sup>2</sup>	29,72cm <sup>2</sup>	19,99µH	112	41,33dm <sup>3</sup>	99,13%	21,72kW	1 kein Risiko
2	3L-NPC	17	900Vac	42kHz	103,68cm <sup>2</sup>	29,72cm <sup>2</sup>	19,99µH	106	41,33dm <sup>3</sup>	99,13%	21,72kW	4 Überspannungen an inneren Schaltern
3	2L-B6-	33	900Vac	30kHz	97,28cm <sup>2</sup>	32,76cm <sup>2</sup>	36,48µH	106	21,72dm <sup>3</sup>	99,00%	22,67kW	3 Serienenschaltung
4	F3L	42	900Vac	42kHz	97,52cm <sup>2</sup>	29,55cm <sup>2</sup>	19,99µH	106	81,12dm <sup>3</sup>	99,13%	21,72kW	4 Regelung innerer Kondensator
5	2L-IB6	58	900Vac	24kHz	129,03cm <sup>2</sup>	32,42cm <sup>2</sup>	18,59µH	106	21,72dm <sup>3</sup>	99,11%	22,18kW	10 CM Ströme / Drossel
6	4L-B6+	81	900Vac	30kHz	97,23cm <sup>2</sup>	51,22cm <sup>2</sup>	18,42µH	140	28,93dm <sup>3</sup>	98,92%	23,09kW	1 kein Risiko
7	3L-BSNPC	111	900Vac	78kHz	106,77cm <sup>2</sup>	35,80cm <sup>2</sup>	14,49µH	142	41,33dm <sup>3</sup>	98,74%	27,98kW	3 Serienenschaltung
8	5L-NPC	154	900Vac	24kHz	159,29cm <sup>2</sup>	39,68cm <sup>2</sup>	13,12µH	118	41,33dm <sup>3</sup>	98,98%	25,12kW	10 CM Ströme / Drossel / Busbar
9	5L-NPC+	175	900Vac	36kHz	120,01cm <sup>2</sup>	45,93cm <sup>2</sup>	14,25µH	124	75,36dm <sup>3</sup>	99,17%	19,74kW	7 Bindelleistung / Busbar
10	5L-NPCB6 1200V	247	690Vac	48kHz	130,77cm <sup>2</sup>	59,43cm <sup>2</sup>	17,14µH	114	43,75dm <sup>3</sup>	99,16%	24,99kW	7 Umschalten der Betriebsmodi / Überspannungen
11	2L-MI	341	540Vac	6kHz	113,13cm <sup>2</sup>	20,44cm <sup>2</sup>	57,45µH	108	22,83dm <sup>3</sup>	99,30%	18,05kW	9 Bindelleistung
12	5L-BSNPC+	434	900Vac	48kHz	153,51cm <sup>2</sup>	46,83cm <sup>2</sup>	12,29µH	172	75,36dm <sup>3</sup>	99,10%	21,06kW	7 Serienenschaltung / Bindelleistung / Busbar
13	5L-NPCB6 900V	654	540Vac	36kHz	0,00cm <sup>2</sup>	68,89cm <sup>2</sup>	24,91µH	174	58,34dm <sup>3</sup>	99,23%	28,18kW	7 Umschalten der Betriebsmodi / Überspannungen

Tabelle A.4: Rankingtabelle B für Konfiguration 2 (1.200V/100A Cree CAS100H12AM1 SiC-Halbleiter)

#	Bezeichnung	$U_{ac}$	$f_{sw}$	$U_{pv,A}$	$\eta_{EA}$	$U_{pv,B}$	$\eta_{EB}$	$U_{pv,C}$	$\eta_{EC}$	$U_{pv,D}$	$\eta_{ED}$	$U_{pv,E}$	$\eta_{EE}$
1	3L-ANPC	900Vac	42kHz	750V	98,16%	938V	98,40%	1125V	98,43%	98V	98,48%	1500V	98,89%
2	3L-NPC	900Vac	42kHz	750V	98,16%	938V	98,40%	1125V	98,43%	98V	98,48%	1500V	98,89%
3	2L-B6	900Vac	30kHz	750V	98,03%	938V	98,20%	1125V	98,31%	98V	98,35%	1500V	98,77%
4	F3L	900Vac	42kHz	750V	98,16%	938V	98,40%	1125V	98,43%	98V	98,48%	1500V	98,89%
5	2L-IB6	900Vac	24kHz	750V	98,13%	938V	98,36%	1125V	98,40%	98V	98,45%	1500V	98,86%
6	4L-B6+	900Vac	30kHz	750V	98,36%	938V	98,59%	1125V	98,63%	98V	98,35%	1500V	98,57%
7	3L-BSNPC	900Vac	78kHz	750V	97,67%	938V	97,90%	1125V	97,94%	98V	97,99%	1500V	98,40%
8	5L-NPC	900Vac	24kHz	750V	97,94%	938V	98,17%	1125V	98,21%	98V	98,26%	1500V	98,67%
9	5L-NPC+	900Vac	36kHz	750V	98,79%	938V	98,83%	1125V	98,82%	99V	98,66%	1500V	98,89%
10	5L-NPCB6 1200V	690Vac	48kHz	750V	98,57%	975V	98,34%	1200V	98,90%	99V	98,84%	1500V	98,78%
11	2L-MI	540Vac	6kHz	750V	98,61%	938V	98,89%	1125V	99,03%	99V	99,09%	1500V	99,14%
12	5L-BSNPC+	900Vac	48kHz	750V	98,27%	825V	98,16%	900V	98,81%	99V	98,65%	1500V	98,74%
13	5L-NPCB6 900V	540Vac	36kHz	750V	98,27%	825V	98,16%	900V	98,69%	99V	98,58%	1500V	

Tabelle A.5: Rankingtafel A für Konfiguration 3 (1.200V/1.700V 300A Funktionsmuster SiC-Halbleiter)

#	Bezeichnung	Rang	$U_{ac}$	$f_{sw}$	$A_{Schalter}$	$A_{Diode}$	$L_{Lc-Lac}$	Treibber	Vol.c	$\eta_{max}$	$P_{lossmax}$	Technische Risiken
1	2L-B6	1	900Vac	24kHz	43,60cm <sup>2</sup>	13,36cm <sup>2</sup>	52,85µH	26	14,51dm <sup>3</sup>	99,50%	16,94kW	2 Schaltüberspannung
2	3L-ANPC	6	900Vac	30kHz	62,94cm <sup>2</sup>	14,94cm <sup>2</sup>	55,07µH	38	41,33dm <sup>3</sup>	99,64%	18,85kW	1 kein Risiko
3	3L-NPC	17	900Vac	30kHz	49,51cm <sup>2</sup>	14,94cm <sup>2</sup>	35,07µH	32	41,33dm <sup>3</sup>	99,64%	18,85kW	4 Überspannungen an inneren Schaltern
4	3L-BNPC	18	900Vac	42kHz	49,91cm <sup>2</sup>	16,80cm <sup>2</sup>	30,92µH	38	41,33dm <sup>3</sup>	99,57%	20,35kW	1 kein Risiko
5	2L-JB6	20	900Vac	18kHz	54,91cm <sup>2</sup>	13,93cm <sup>2</sup>	32,70µH	32	14,51dm <sup>3</sup>	99,62%	16,00kW	10 CM Ströme / Drossel
6	F3L	62	900Vac	30kHz	49,51cm <sup>2</sup>	14,57cm <sup>2</sup>	35,07µH	32	81,42dm <sup>3</sup>	99,64%	18,85kW	4 Regelung innerer Kondensator
7	4L-B6+	120	900Vac	24kHz	52,72cm <sup>2</sup>	27,11cm <sup>2</sup>	29,79µH	46	28,93dm <sup>3</sup>	99,60%	18,66kW	2 Schaltüberspannung
8	2L-MI	168	900Vac	30kHz	96,22cm <sup>2</sup>	9,39cm <sup>2</sup>	41,89µH	38	21,72dm <sup>3</sup>	99,43%	20,85kW	9 Bindleistung
9	5L-NPC	176	900Vac	12kHz	79,25cm <sup>2</sup>	20,93cm <sup>2</sup>	29,53µH	38	41,33dm <sup>3</sup>	99,66%	21,49kW	10 CM Ströme / Drossel / Busbar
10	5L-NPC+	277	900Vac	24kHz	67,14cm <sup>2</sup>	27,94cm <sup>2</sup>	26,62µH	44	75,36dm <sup>3</sup>	99,63%	19,52kW	7 Bindleistung / Busbar
11	5L-BSNPC+	287	900Vac	24kHz	62,05cm <sup>2</sup>	28,22cm <sup>2</sup>	26,62µH	44	75,36dm <sup>3</sup>	99,68%	17,26kW	6 Bindleistung / Busbar
12	5L-NPCB6 1200V	484	690Vac	36kHz	68,42cm <sup>2</sup>	32,48cm <sup>2</sup>	20,96µH	54	43,75dm <sup>3</sup>	99,60%	24,41kW	7 Umschalten der Betriebsmodi / Überspannungen
13	5L-NPCB6 900V	763	540Vac	24kHz	0,00cm <sup>2</sup>	39,59cm <sup>2</sup>	33,09µH	60	58,34dm <sup>3</sup>	99,66%	31,63kW	7 Umschalten der Betriebsmodi / Überspannungen

Tabelle A.6: Rankingtafel B für Konfiguration 3 (1.200V/1.700V 300A Funktionsmuster SiC-Halbleiter)

#	Bezeichnung	$U_{ac}$	$f_{sw}$	$U_{pv,A}$	$\eta_{EA}$	$U_{pv,B}$	$\eta_{EB}$	$U_{pv,C}$	$\eta_{EC}$	$U_{pv,D}$	$\eta_{ED}$	$U_{pv,E}$	$\eta_{EE}$
1	2L-B6	900Vac	24kHz	750V	98,75%	938V	98,83%	1125V	98,90%	99V	98,33%	1500V	99,10%
2	3L-ANPC	900Vac	30kHz	750V	98,89%	938V	98,88%	1125V	98,95%	99V	98,99%	1500V	99,15%
3	3L-NPC	900Vac	30kHz	750V	98,89%	938V	98,88%	1125V	98,95%	99V	98,99%	1500V	99,15%
4	3L-BSNPC	900Vac	42kHz	750V	98,62%	938V	98,70%	1125V	98,77%	99V	98,81%	1500V	98,97%
5	2L-JB6	900Vac	18kHz	750V	98,85%	938V	98,93%	1125V	99,00%	99V	99,04%	1500V	99,21%
6	F3L	900Vac	30kHz	750V	98,89%	938V	98,88%	1125V	98,95%	99V	98,99%	1500V	99,15%
7	4L-B6+	900Vac	24kHz	750V	98,89%	938V	99,04%	1125V	99,14%	99V	98,90%	1500V	98,90%
8	2L-MI	900Vac	30kHz	750V	98,58%	938V	98,66%	1125V	98,73%	99V	98,76%	1500V	98,93%
9	5L-NPC	900Vac	12kHz	750V	98,68%	938V	98,76%	1125V	98,83%	99V	98,86%	1500V	99,03%
10	5L-NPC+	900Vac	24kHz	750V	98,92%	938V	99,04%	1125V	99,09%	99V	99,03%	1500V	99,09%
11	5L-BSNPC+	900Vac	24kHz	750V	99,01%	938V	99,13%	1125V	99,19%	99V	99,08%	1500V	99,10%
12	5L-NPCB6 1200V	690Vac	36kHz	750V	98,73%	975V	98,62%	1200V	99,15%	99V	99,10%	1500V	99,06%
13	5L-NPCB6 900V	540Vac	24kHz	750V	98,37%	825V	98,28%	900V	99,03%	99V	98,95%	1500V	98,88%

# B Herleitungen

Die Herleitung der Formeln zur analytischen Berechnung der in dieser Arbeit untersuchten Hochsetzsteller sollen in diesem Kapitel näher betrachtet werden. Zwar wird der unipolare Hochsetzsteller in der Literatur bereits detailliert behandelt, jedoch ist die Analyse des bipolaren Hochsetzstellers und der hochfrequenten Serien-Parallel-Umschaltung sicherlich von Interesse. Vor allem die Herleitung des Dutycycles für den lückenden Betrieb soll dem besseren Verständnis dieser Schaltungsformen dienlich sein.

## B.1 Unipolarer Hochsetzsteller

### B.1.1 Berechnungen für kontinuierlichen Drosselstrom

Für die Herleitung des Verhältnisses von Ein- und Ausschaltzeit der Halbleiter-Schalter in Form des Dutycycles und der Stromripple wird zunächst ein Maschenumlauf über die elektrische Schaltung gebildet. Hierbei wird eine Fallunterscheidung für Schalter S<sub>1</sub> für Einschalt- und Ausschaltzustand vorgenommen:

$$U_{L,S1on} = U_{pv} \quad (B.1)$$

$$U_{L,S1off} = U_{pv} - U_{zk} \quad (B.2)$$

Die Berechnung des Drosselstromripples kann nun über den Zusammenhang  $U_L = L \cdot \frac{di}{dt}$  und der beiden Formeln (B.1) und (B.2) wie folgt geschrieben werden:

$$\Delta i_{S1on} = \frac{U_{pv} \cdot T_{S1on}}{L} \quad (B.3)$$

$$\Delta i_{S1off} = \frac{(U_{pv} - U_{zk}) \cdot T_{S1off}}{L} \quad (B.4)$$

Gleichsetzen der Formeln (B.3), (B.4) und Umstellen ergibt:

$$\Delta i_{S1on} = -\Delta i_{S1off} \quad (\text{B.5})$$

$$\frac{U_{pv} \cdot T_{S1on}}{L} = -\frac{(U_{pv} - U_{zk}) \cdot T_{S1off}}{L} \quad (\text{B.6})$$

$$U_{pv} \cdot (T_{S1on} + T_{S1off}) = U_{zk} \cdot T_{S1off} \quad (\text{B.7})$$

Eine Umstellung zu den Spannungen und eine Substitution der jeweiligen Zeiten mit dem Dutycycle  $D = \frac{T_{S1on}}{T_{sw}}$  ergibt schließlich:

$$\frac{U_{pv}}{U_{zk}} = \frac{T_{S1off}}{(T_{S1on} + T_{S1off})} = \frac{T_{S1off}}{T_{sw}} = (1 - D) \quad (\text{B.8})$$

Aus Formel (B.8) ergibt sich somit für den Dutycycle D der folgende Zusammenhang:

$$D = 1 - \frac{U_{pv}}{U_{zk}} \quad (\text{B.9})$$

Für die Berechnung der minimal benötigten Induktivität der Drossel kann aus Formel (B.4) die Berechnungsvorschrift der Drosselinduktivität mit  $\Delta i_{S1off} = r_{dc} \cdot I_{L,mean}$  abgeleitet werden:

$$L = \frac{(U_{zk} - U_{pv}) \cdot (1 - D)}{f_{sw} \cdot r_{dc} \cdot I_{L,mean}} \quad (\text{B.10})$$

### B.1.2 Berechnungen für diskontinuierlichen Drosselstrom

Sinkt der Mittelwert des Drosselstromes unterhalb der Hälfte des Stromripples, so ändert sich das Vorzeichen des Drosselstromes, sofern keine Diode am Ausgang des Hochsetzstellers angebracht wäre. Da dies jedoch bei üblichen Hochsetzstellern der Fall ist, führt die Drossel während dieses Betriebsfalls keinen Strom, sodass auch der Spannungsabfall über der Drossel gleich 0V wird. Dieser diskontinuierliche, bzw. lückende Betrieb hat hierbei zum Teil erheblichen Einfluss auf das Spannungsübersetzungsverhältnis, sodass die zuvor ermittelten Formeln für den Dutycycle nicht für diesen Betrieb gültig sind.

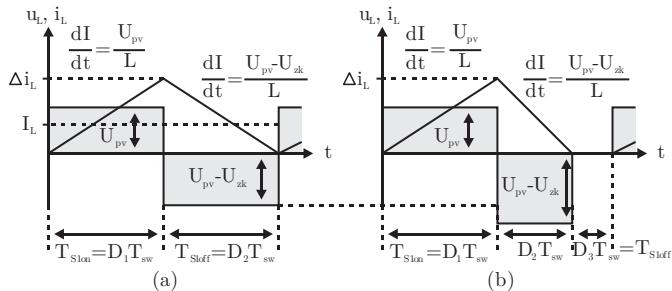


Abbildung B.1: Verlauf Drosselstrom und –spannung im kontinuierlichen (a) und diskontinuierlichen (b) Betrieb

Der Dutycycle soll demnach trotz eines lückenden Drosselstromes das gewünschte Übersetzungsverhältnis gewährleisten. Somit wird zunächst das Verhältnis zwischen Ausgangsstrom und Drosselstromripple in Formel (B.11) dargestellt:

$$I_{\text{zk}} = I_D = \frac{1}{2} \cdot \Delta i_L \cdot \frac{D_2 \cdot T_{\text{sw}}}{T_{\text{sw}}} \quad (\text{B.11})$$

\$D\_2\$ entspricht dabei im kontinuierlichen Betrieb \$(1-D\_1)\$. Allerdings wird dieses Verhältnis durch die sich ausbildende Stromlücke im diskontinuierlichen Fall gestört. Da über die Steuerung nur Einfluss auf \$D\_1\$ genommen werden kann, es somit den benötigten Wert für \$D\_1\$ im Verhältnis zu \$D\_2\$ finden, um das gewünschte Spannungsübersetzungsvorhältnis zu gewährleisten. Auch im Lückbetrieb muss das Spannungszeitflächengeleichgewicht der Drossel gewahrt bleiben, sodass über Formel (B.12) und (B.13) \$D\_2\$ ermittelt werden kann:

$$\overline{U_L} = U_{\text{pv}} \cdot D_1 \cdot T_{\text{sw}} + (U_{\text{pv}} - U_{\text{zk}}) \cdot D_2 \cdot T_{\text{sw}} + 0V \cdot D_3 \cdot T_{\text{sw}} \stackrel{\text{def}}{=} 0V \quad (\text{B.12})$$

$$D_2 = \frac{U_{\text{pv}} \cdot D_1}{U_{\text{zk}} - U_{\text{pv}}} \quad (\text{B.13})$$

Setzt man Formel (B.3) und (B.13) in (B.11) ein, erhält man schließlich Formel (B.20):

$$I_{\text{zk}} = \frac{1}{2} \cdot \frac{U_{\text{pv}} \cdot D_1}{L \cdot f_{\text{sw}}} \cdot \frac{U_{\text{pv}} \cdot D_1}{U_{\text{zk}} - U_{\text{pv}}} \quad (\text{B.14})$$

Umformen nach \$D\_1\$ ergibt Formel (B.21), wobei lediglich die positive Lösung für den Dutycycle von Belang ist:

$$D_1 = \pm \sqrt{2 \cdot L \cdot f_{sw} \cdot \left( \frac{U_{zk}}{U_{pv}} - 1 \right) \cdot \frac{I_{zk}}{U_{pv}}} \quad (\text{B.15})$$

Da diese Formel lediglich während des Lückbetriebs ihre Gültigkeit besitzt, muss eine Fallunterscheidung anhand der Lückgrenze durchgeführt werden. Hierzu wird der Mittelwert des Drosselstromes an der Lückgrenze berechnet und mit dem aktuellen Drosselstromwert verglichen. Liegt der Mittelwert des Drosselstromes unterhalb des Grenzwertes, liegt der Lückbetrieb vor, sodass die Bedingung aus Formel (B.16) in diesem Falle zutrifft:

$$I_{zk} \leq \frac{1}{2} \cdot \frac{U_{pv}^2 \cdot U_{zk} - U_{pv}^3}{L \cdot f_{sw} \cdot U_{zk}^2} \quad (\text{B.16})$$

## B.2 Bipolarer Hochsetzsteller

### B.2.1 Berechnungen für kontinuierlichen Drosselstrom

Die Berechnung der Schaltungsgleichungen läuft zunächst analog zum unipolaren Hochsetzsteller ab. Da nun zwei Halbleiterschalter  $S_1$  und  $S_2$  vorhanden sind, werden entsprechende Fallunterscheidungen bei den Maschenumläufen für die Spannungsabfälle eingeführt:

$$U_{L,S1on,S2off} = U_{pv} - U_{c2} \quad (\text{B.17})$$

$$U_{L,S1off,S2off} = U_{pv} - U_{c1} - U_{c2} \quad (\text{B.18})$$

$$U_{L,S1on,S2on} = U_{pv} \quad (\text{B.19})$$

$$U_{L,S1off,S2on} = U_{pv} - U_{c1} \quad (\text{B.20})$$

Die Berechnung des Drosselstromripples für verschiedene Schalterstellungen von  $S_1$  und  $S_2$  ergibt:

$$\Delta i_{S1onS2off} = \frac{(U_{pv} - U_{c2}) \cdot T_{S1onS2off}}{L} \quad (\text{B.21})$$

$$\Delta i_{S1onS2on} = \frac{U_{pv} \cdot T_{S1onS2on}}{L} \quad (\text{B.22})$$

$$\Delta i_{S1offS2off} = \frac{(U_{pv} - U_{c1} - U_{c2}) \cdot T_{S1offS2off}}{L} \quad (\text{B.23})$$

$$\Delta i_{S1offS2on} = \frac{(U_{pv} - U_{c1}) \cdot T_{S1offS2on}}{L} \quad (\text{B.24})$$

Analog zur Berechnung des unipolaren Hochsetzstellers ergibt das Gleichsetzen zweier Drosselstromripple:

$$\Delta i_{S1onS2off} = -\Delta i_{S1offS2off} \quad (\text{B.25})$$

$$\frac{(U_{pv} - U_{c2}) \cdot T_{S1onS2off}}{L} = -\frac{(U_{pv} - U_{c1} - U_{c2}) \cdot T_{S1offS2off}}{L} \quad (\text{B.26})$$

$$\begin{aligned} & U_{pv} \cdot (T_{S1onS2off} + T_{S1offS2off}) \\ &= U_{c1} \cdot T_{S1offS2off} + U_{c2} \cdot (T_{S1onS2off} + T_{S1offS2off}) \end{aligned} \quad (\text{B.27})$$

Umstellen zu Spannungen und die Substitution der Zeitverhältnisse mit Dutycycle D des Schalters S<sub>1</sub> ergibt schließlich:

$$\frac{U_{pv} - U_{c2}}{U_{c1}} = \frac{T_{S1offS2off}}{(T_{S1onS2off} + T_{S1offS2off})} = (1 - 2 \cdot D_{S1}) \quad (\text{B.28})$$

$$D_{S1} = \left(1 - \frac{U_{pv} - U_{c2}}{U_{c1}}\right) \cdot 0,5 \quad (\text{B.29})$$

Aufgrund der Schaltungssymmetrie sind diese Formeln ebenfalls für S<sub>2</sub> mit entsprechend vertauschten Indizes für die Kondensatoren und Zeiten anwendbar:

$$D_{S2} = \left(1 - \frac{U_{pv} - U_{c1}}{U_{c2}}\right) \cdot 0,5 \quad (\text{B.30})$$

Bei gleichmäßiger Aufteilung der Kondensatorspannungen kann zudem der Dutycycle vereinfacht berechnet werden, wie Formel (B.31) zeigt. Die ermittelte Gleichung des Dutycycles ist hierbei sowohl für den Betrieb D kleiner/gleich 50% als auch oberhalb von 50% gültig.

$$D = \left( 1 - \frac{U_{pv} - \frac{U_{zk}}{2}}{\frac{U_{zk}}{2}} \right) \cdot 0,5 = \left( 2 - \frac{U_{pv}}{\frac{U_{zk}}{2}} \right) \cdot 0,5 = 1 - \frac{U_{pv}}{U_{zk}} \quad (\text{B.31})$$

Für den Drosselstromripple kann schließlich wie folgt mit Fallunterscheidung geschrieben werden:

$$\Delta i = \frac{\left( U_{pv} - \frac{U_{zk}}{2} \right) \cdot D}{f_{sw} \cdot L}, \text{ für } D \leq 0,5 \quad (\text{B.32})$$

$$\Delta i = \frac{U_{pv} \cdot (D - 0,5)}{f_{sw} \cdot L}, \text{ für } D > 0,5 \quad (\text{B.33})$$

### B.2.2 Berechnungen für diskontinuierlichen Drosselstrom

Analog zur Berechnung des Dutycycles des unipolaren Hochsetzstellers, kann auch der kompensierte Dutycycle des bipolaren Hochsetzstellers berechnet werden. Allerdings existiert bei dieser Schaltung ein zusätzlicher Betriebspunkt mit einer vollständigen Stromripplefreiheit ( $D_1=50\%$ ), sodass ähnlich des Dutycycles für den kontinuierlichen Betrieb nun eine Fallunterscheidung für den Lückbetrieb beachtet werden muss.

Zunächst wird die Gleichung für den Ausgangsstrom in Abhängigkeit des Drosselstroms für ein Spannungsverhältnis von  $U_{pv} > 0,5 U_{zk}$  aufgestellt:

$$I_{zk} = \frac{1}{2} \cdot \Delta i_L \cdot \frac{D_1 \cdot T_{sw}}{T_{sw}} + \frac{1}{2} \cdot \Delta i_L \cdot \frac{2 \cdot D_2 \cdot T_{sw}}{T_{sw}} \quad (\text{B.34})$$

Über das Spannungsflächengleichgewicht der Drossel ergibt sich wie zuvor eine Formel für das Zeitverhältnis des Drosselstromabklingens:

$$\overline{u_L} = \left( U_{pv} - \frac{U_{zk}}{2} \right) \cdot D_1 \cdot T_{sw} + \left( U_{pv} - U_{zk} \right) \cdot D_2 \cdot T_{sw} + 0V \cdot D_3 \cdot T_{sw} \stackrel{\text{def}}{=} 0V \quad (\text{B.35})$$

$$D_2 = D_1 \cdot \frac{\frac{U_{zk}}{U_{pv}} - 2}{2 - 2 \cdot \frac{U_{zk}}{U_{pv}}} \quad (\text{B.36})$$

Einsetzen von (B.36) und (B.32) in (B.34) ergibt:

$$I_{zk} = \frac{1}{2} \cdot \frac{\left(U_{pv} - \frac{U_{zk}}{2}\right) \cdot D_1^2}{L \cdot f_{sw}} + \frac{1}{2} \cdot \frac{\left(U_{pv} - \frac{U_{zk}}{2}\right) \cdot D_1^2}{L \cdot f_{sw}} \cdot 2 \cdot \frac{\frac{U_{zk}}{U_{pv}} - 2}{2 - 2 \cdot \frac{U_{zk}}{U_{pv}}} \quad (\text{B.37})$$

Umformen nach  $D_1$  ergibt schließlich (B.38), wovon erneut ausschließlich die positive Lösung verwendet wird:

$$D_1 = 2 \cdot \pm \sqrt{\frac{L \cdot f_{sw} \cdot (U_{pv} - U_{zk}) \cdot I_{zk}}{U_{pv} \cdot (U_{zk} - 2 \cdot U_{pv})}} \quad (\text{B.38})$$

Dieser Dutycycle ist zu verwenden, wenn sowohl die Eingangsspannung  $U_{pv}$  oberhalb der Hälfte der Ausgangsspannung  $U_{zk}$  liegt als auch folgende Bedingung für den Ausgangsstrom erfüllt wird:

$$I_{zk} \leq \frac{1}{4} \cdot \frac{U_{pv} \cdot (U_{pv} - U_{zk}) \cdot (U_{zk} - 2 \cdot U_{pv})}{L \cdot f_{sw} \cdot U_{zk}^2} \quad (\text{B.39})$$

Für Eingangsspannungen  $U_{pv}$  kleiner 0,5  $U_{zk}$  ist ein zweiter Fall zu betrachten. Nun kann der Ausgangsstrom ausschließlich von Tastverhältnis  $D_2$  abhängig dargestellt werden, wie Formel (B.40) zeigt:

$$I_{zk} = \frac{1}{2} \cdot \Delta i_L \cdot \frac{D_2 \cdot T_{sw}}{T_{sw}} \quad (\text{B.40})$$

Über das Spannungszeitflächengleichgewicht wird erneut eine Formel für  $D_2$  ermittelt:

$$\overline{u_L} = U_{pv} \cdot (0,5 - D_1) \cdot T_{sw} + \left(U_{pv} - \frac{U_{zk}}{2}\right) \cdot D_2 \cdot T_{sw} + 0V \cdot D_3 \cdot T_{sw} \stackrel{\text{def}}{=} 0V \quad (\text{B.41})$$

$$D_2 = \frac{U_{pv} \cdot (D_1 - 0,5)}{\frac{U_{zk}}{2} - U_{pv}} \quad (\text{B.42})$$

(B.42) zusammen mit (B.32) eingesetzt in (B.40) ergibt:

$$I_{zk} = \frac{1}{2} \cdot \frac{U_{pv} \cdot (D_1 - 0,5)}{L \cdot f_{sw}} \cdot \frac{U_{pv} \cdot (D_1 - 0,5)}{\frac{U_{zk}}{2} - U_{pv}} \quad (\text{B.43})$$

Umgeformt zu  $D_1$  ergibt sich schließlich für das Tastverhältnis des Halbleiterschalters im Lückbetrieb Formel (B.44), deren positive Lösung das gewünschte Ergebnis darstellt:

$$D_1 = 0,5 \pm \sqrt{\frac{2 \cdot L \cdot f_{sw} \cdot \left( \frac{U_{zk}}{2} - U_{pv} \right) \cdot I_{zk}}{U_{pv}^2}} \quad (B.44)$$

Dieser so berechnete Dutycycle ist bei Zutreffen der Bedingung in Formel (B.45) anzuwenden:

$$I_{zk} \leq \frac{1}{4} \cdot \frac{U_{pv}^2 \cdot (U_{zk} - 2 \cdot U_{pv})}{L \cdot f_{sw} \cdot U_{zk}^2} \quad (B.45)$$

## B.3 Hochfrequente Serien-Parallel-Umschaltung

### B.3.1 Berechnungen für kontinuierlichen Drosselstrom

Die Berechnung des Dutycycles kann auch hier über die Maschenumläufe und den Stromripple erfolgen. Zunächst wird der Spannungsabfall über Drossel  $L_1$  für jeden Schaltzustand eines Schalters berechnet:

$$U_{L1,S1on} = U_{pv2} - U_{C2} \quad (B.46)$$

$$U_{L1,S1off} = U_{pv2} - U_{C1} - U_{C2} \quad (B.47)$$

Anhand des Spannungsabfalls kann der Drosselstromripple mit Formeln (B.46) und (B.47) ermittelt werden:

$$\Delta i_{S1on} = \frac{(U_{pv2} - U_{C2}) \cdot T_{S1on}}{L} \quad (B.48)$$

$$\Delta i_{S1off} = \frac{(U_{pv2} - U_{C1} - U_{C2}) \cdot T_{S1off}}{L} \quad (B.49)$$

Analog zu vorherigen Topologien kann über das Gleichsetzen von (B.48) und (B.49) der Dutycycle ermittelt werden:

$$\Delta i_{S1on} = -\Delta i_{S1off} \quad (B.50)$$

$$\frac{(U_{pv2} - U_{C2}) \cdot T_{S1on}}{L} = -\frac{(U_{pv2} - U_{C1} - U_{C2}) \cdot T_{S1off}}{L} \quad (B.51)$$

$$U_{in2} \cdot (T_{S1on} + T_{S1off}) = U_{C1} \cdot T_{S1off} + U_{C2} \cdot (T_{S1on} + T_{S1off}) \quad (\text{B.52})$$

Umstellen von (B.52) zu Spannungen und Substitution der Zeitverhältnisse mit Duty-cycle D des Schalters S<sub>1</sub> ergibt:

$$\frac{U_{pv2} - U_{C2}}{U_{C1}} = \frac{T_{S1off}}{(T_{S1on} + T_{S1off})} = 1 - D_{S1} \quad (\text{B.53})$$

$$D_{S1} = 1 - \frac{U_{pv2} - U_{C2}}{U_{C1}} \quad (\text{B.54})$$

Aufgrund der Symmetrie der Schaltung kann analog hierzu der Dutycycle für Schalter S<sub>2</sub> wie folgt geschrieben werden:

$$D_{S2} = 1 - \frac{U_{pv1} - U_{C1}}{U_{C2}} \quad (\text{B.55})$$

Bei gleichmäßiger Aufteilung der Kondensatorspannungen kann nun vereinfacht geschrieben werden:

$$D_{S1} = 1 - \frac{\frac{U_{pv2}}{2} \cdot U_{zk}}{\frac{1}{2} \cdot U_{zk}} = 2 - \frac{U_{pv2}}{\frac{1}{2} \cdot U_{zk}} \quad (\text{B.56})$$

$$D_{S2} = 2 - \frac{U_{pv1}}{\frac{1}{2} \cdot U_{zk}} \quad (\text{B.57})$$

### B.3.2 Berechnungen für diskontinuierlichen Drosselstrom

Wie in Kapitel 3.1.4 beschrieben verfolgt die hochfrequente Serien-Parallel-Umschaltung im Vergleich zu den bisherigen Hochsetzstellern einen etwas anderen Ansatz, um eine niedrigere PV-Spannung in eine höhere Ausgangsspannung umzuwandeln. Dennoch lehnt sich die Berechnung des korrigierten Dutycycles für den Lückbetrieb dem bekannten Ansatz an. Erneut wird der Mittelwert des Ausgangsstromes in Abhängigkeit des Drosselstromripples berechnet. Hierbei wird für eine vereinfachte Rechnung eine gleichmäßige Verteilung der Eingangsspannungen U<sub>pv1</sub> und U<sub>pv2</sub> sowie die Summe der beiden Kondensatorspannungen U<sub>C1</sub> und U<sub>C2</sub> als Zwischenkreisspannung U<sub>zk</sub> angenommen. Die Berechnung kann jedoch für unsymmetrische Quellenspannungen entsprechend angepasst werden. Abbildung B.2 zeigt zunächst das Schaltsignal des Schalters S<sub>1</sub> zusammen mit dem Strom der Diode D<sub>1</sub>. Es wird deutlich, dass die für den

Strommittelwert zu berücksichtigenden Ströme in den markierten Bereichen A und B auftreten.

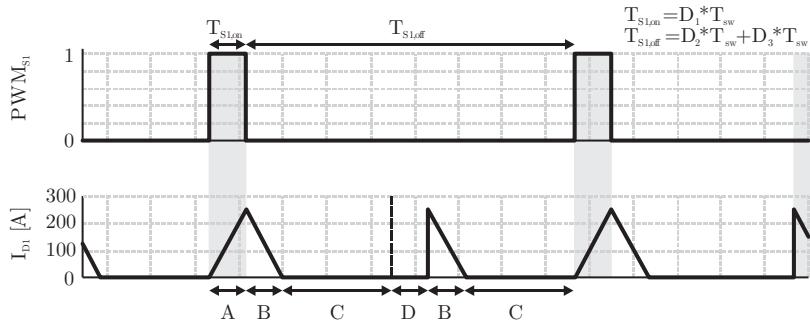


Abbildung B.2: Schaltsignal für Schalter  $S_1$  und Strom der Diode  $D_1$  der HSPU

Das doppelte Auftreten des Bereichs B wird in Formel (B.58) für den Ausgangsstrommittelwert in Verhältnis zum Drosselstromripple entsprechend berücksichtigt:

$$I_{zk} = (2 - D_1) \cdot \left( \left( \frac{1}{2} \cdot \Delta i_L \cdot \frac{D_1 \cdot T_{sw}}{T_{sw}} \right) + 2 \cdot \left( \frac{1}{2} \cdot \Delta i_L \cdot \frac{D_2 \cdot T_{sw}}{T_{sw}} \right) \right) \quad (B.58)$$

Über das Spannungszeitflächengleichgewicht in (B.59) wird Formel (B.60) für  $D_2$  ermittelt:

$$\overline{U_L} = \left( U_{pv} - \frac{U_{zk}}{2} \right) \cdot D_1 \cdot T_{sw} + (U_{pv} - U_{zk}) \cdot D_2 \cdot T_{sw} + 0V \cdot D_3 \cdot T_{sw} \stackrel{\text{def}}{=} 0V \quad (B.59)$$

$$D_2 = \frac{U_{pv} - \frac{U_{zk}}{2}}{U_{zk} - U_{pv}} \cdot D_1 \quad (B.60)$$

(B.60) zusammen mit (B.48) eingesetzt in (B.58) ergibt Formel (B.61):

$$I_{zk} = (2 - D_1) \cdot \left( \frac{1}{2} \cdot \frac{U_{pv} - \frac{U_{zk}}{2}}{L \cdot f_{sw}} \cdot D_1^2 + 2 \cdot \frac{1}{2} \cdot \frac{U_{pv} - \frac{U_{zk}}{2}}{L \cdot f_{sw}} \cdot D_1^2 \cdot \frac{U_{pv} - \frac{U_{zk}}{2}}{U_{out} - U_{pv}} \right) \quad (B.61)$$

Das Umformen zu  $D_1$  ergibt zunächst ein komplexes Ergebnis. Trägt man Imaginär- und Realteil getrennt über die Eingangsspannung auf (siehe Abbildung B.3), so wird deutlich, dass der Imaginärteil des komplexen Dutycycles lediglich außerhalb des Lück-

betriebs größer 0 ist. Somit ist für den zu berechnenden Lückbetrieb lediglich der Realteil des Dutycycle von Bedeutung, da außerhalb des Lückbetriebs die Spannungszeitflächenegleichheit der ermittelten Formel nicht gegeben ist.

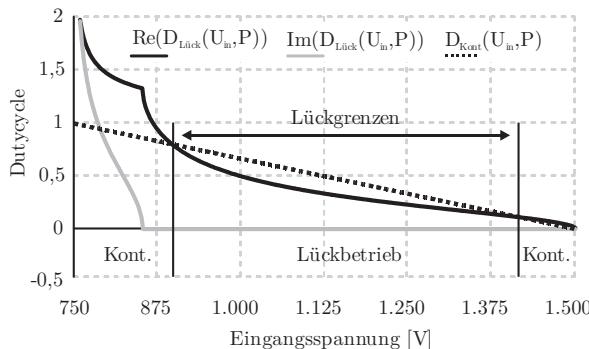


Abbildung B.3: Dutycycle getrennt nach Imaginär- und Realteil über Eingangsspannung

Formeln (B.62), (B.63) und (B.64) zeigen den finalen Dutycycle als Umformung von Formel (B.61).

$$D_1 = \operatorname{Re} \left( \frac{2}{3} - \frac{A}{2} - \frac{2}{9 \cdot A} - \frac{\sqrt{3} \cdot \left( A - \frac{4}{9 \cdot A} \right)}{2} j \right) \quad (\text{B.62})$$

$$A = \sqrt[3]{\frac{B^2}{4} - \frac{8 \cdot B}{27} - \frac{B}{2} + \frac{8}{27}} \quad (\text{B.63})$$

$$B = \frac{8 \cdot L \cdot f_{sw} \cdot (U_{pv} - U_{zk}) \cdot I_{zk}}{U_{zk} \cdot (U_{zk} - 2 \cdot U_{pv})} \quad (\text{B.64})$$

Analog zu den bisherigen Schaltungen ist dieser Dutycycle lediglich dann gültig, wenn nachfolgende Bedingung aus Formel (B.65) zutrifft, also ein lückender Strom in der Drossel vorherrscht:

$$I_{zk} \leq \frac{U_{pv} \cdot (U_{pv} - U_{zk}) \cdot (U_{zk} - 2 \cdot U_{pv})}{L \cdot f_{sw} \cdot U_{zk}^2} \quad (\text{B.65})$$

# C Betrachtete DC/AC-Topologien

## C.1 2-Level Topologien

### C.1.1 Standard B6 (2L-B6)

Die bekannteste Topologie zur Erzeugung eines dreiphasigen Wechselstroms aus einer Gleichspannungsquelle stellt die B6-Brückenschaltung dar. Die Grundlagen dieser Topologie werden bereits in Kapitel 3.2.1 näher behandelt, sodass hier lediglich das Schaltbild der Vollständigkeit halber gezeigt werden soll.

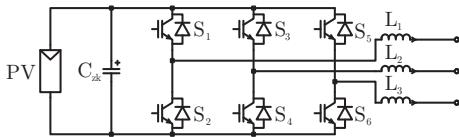


Abbildung C.1: Standard 2-Level B6 (2L-B6)

### C.1.2 Interleaved B6 (2L-IB6)

Die in Kapitel 3.2.1 beschriebene B6 Schaltung aufgreifend, erlaubt eine modifizierte Parallelschaltung zweier B6 eine Reduzierung der Baugröße der AC-Induktivitäten (Abbildung C.2). Da eine reine Parallelschaltung lediglich den Strom auf die beiden Stromrichter aufteilen würde, ist neben der Parallelschaltung zusätzlich eine Anpassung der Ansteuerung in Form eines um  $180^\circ$  versetzten Taktmusters notwendig. Diese unter anderem aus [36] als Interleaved-B6 bekannte Topologie erlaubt somit unter Verwendung einer gekoppelten AC-Induktivität eine Reduzierung der benötigten Induktivität, da die für die Drossel relevante Schaltfrequenz verdoppelt und der resultierende Stromripple halbiert wird. Analog zum Interleaved-Hochsetzsteller sei jedoch auch hier auf den komplexeren Aufbau verwiesen, der eine enge magnetische Kopplung beider Wicklungen über den Drosselkern voraussetzt. Eine Kostenreduzierung erscheint daher trotz geringerer Induktivität nicht ohne weiteres möglich.

Ein weiteres Problem bei der Realisierung dieser Schaltung stellen zudem Common-Mode-Ströme dar, die zyklisch zwischen beiden Stromrichtern fließen können [36]. Diese Ströme erhöhen neben den Durchlassverlusten auch die harmonischen Störungen

innerhalb des Netzes. Weiterhin gelten für die Interleaved B6 ebenso wie für die Standard B6 die Einschränkungen in Bezug auf den Halbleitereinsatz, sodass für 1.500V lediglich eine Serienschaltung von 1.200V Halbleitern in Frage kommt.

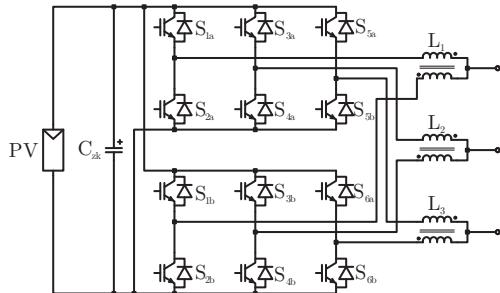


Abbildung C.2: Interleaved B6 (2L-IB6)

### C.1.3 Minnesota Inverter (2L-MI)

Die in [37] vorgestellte Kombination eines bipolaren Tiefsetzstellers und einer nachgelagerten 3-Phasen-Brücke aus sechs Thyristoren stellt eine interessante Alternative zu üblichen Spannungzwischenkreiswechselrichtern dar (Abbildung C.3). So erzeugen lediglich zwei schnellschaltende Halbleiter je einen sinusmodulierten DC-Strom mit dreifacher Netzfrequenz. Die Thyristorbrücke wird somit lediglich für das Verteilen von jeweils einem Drittel des DC-Stromes verwendet. Ein Netztransformator filtert schließlich durch eine Stern-Dreieck-Transformation vor allem die dritte Harmonische und erlaubt somit das Erzeugen eines nahezu sinusförmigen, dreiphasigen Ausgangstroms. Ein Vergleich mit B6, NPC und BSNPC wurde bereits in [38] durchgeführt und die Schaltung in [39] detailliert untersucht.

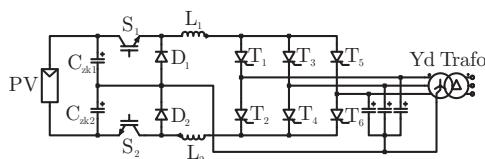


Abbildung C.3: Minnesota Inverter (2L-MI)

Abbildung C.4 zeigt die wichtigsten Strom- und Spannungsverläufe des Stromrichters sowie den Phasenstrom vor und nach der Stern-Dreieck-Transformation. Die Ströme  $i_1$  und  $i_2$  sind für eine bessere Bildung des Sinusstroms nach der Stern-Dreiecks-Transformation zusätzlich mit einer harmonischen Komponente mit 6-facher Netzfrequenz versehen, die das Stromprofil am Transformatorausgang weiter glättet. In [39]

wird zudem eine Methode beschrieben, die durch Einfügen von Stromlücken in den sinusmodulierten DC-Strom die Thyristoren auch bei Blindleistung sicher abschalten lässt. Somit ist diese Schaltung trotz des Einsatzes nicht-selbstlöschender Thyristoren in Teilbereichen blindleistungsfähig. Im Topologievergleich wird diese Schaltung dennoch mit Si-IGBTs bzw. SiC-MOSFETs statt Thyristoren betrachtet, um einen leichteren Vergleich der benötigten Chipflächen zu ermöglichen.

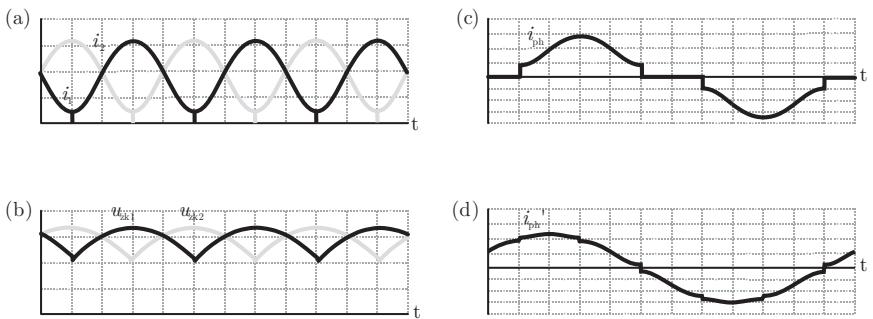


Abbildung C.4: Strom- und Spannungsverläufe des Minnesota Inverters

- (a) DC-Ströme des bipolaren Tiefsetzstellers, (b) DC-Gegenspannungen, (c) Primärstrom des Transformators, (d) Sekundärstrom nach Stern-Dreieck-Transformation

Die vom Tiefsetzsteller modulierten Ströme lassen sich wie in Formel (C.1) und (C.2) dargestellt abbilden.  $\alpha$  stellt hierbei den Zündwinkel der Thyristorbrücke dar, der je nach Leistungsfaktor zwischen  $150^\circ$  und  $210^\circ$  eingestellt werden kann.

$$i_1(t, \alpha) = I_{dc} \cdot \left( 1 - \sqrt{2} \cdot 0,52 \cdot \sin \left( 3 \cdot \left( \omega t + \frac{1}{3}\pi - \alpha \frac{\pi}{180} \right) \right) + \sqrt{2} \cdot 0,035 \cdot \sin \left( 6 \cdot \left( \omega t + \frac{3}{4}\pi - \alpha \frac{\pi}{180} \right) \right) \right) \quad (\text{C.1})$$

$$i_2(t, \alpha) = I_{dc} \cdot \left( 1 + \sqrt{2} \cdot 0,52 \cdot \sin \left( 3 \cdot \left( \omega t + \frac{1}{3}\pi - \alpha \frac{\pi}{180} \right) \right) + \sqrt{2} \cdot 0,035 \cdot \sin \left( 6 \cdot \left( \omega t + \frac{3}{4}\pi - \alpha \frac{\pi}{180} \right) \right) \right) \quad (\text{C.2})$$

Für den Einsatz bei 1.500V Systemspannung ist vor allem von Vorteil, dass durch die Verwendung des bipolaren Tiefsetzstellers die Spannungsklasse der schnellschaltenden Halbleiter lediglich für die Hälfte der Eingangsspannung ausgelegt werden muss. Da die nachgeschalteten Halbleiter der Verteilbrücke systembedingt ausschließlich mit Netzfrequenz und im DC-Stromminimum schalten, sind die anfallenden Schaltverluste zudem gering. Die benötigte Drosselinduktivität der Tiefsetzstellerdrosseln lässt sich wie folgt berechnen:

$$L = \frac{(U_{pv} - U_{zk}) \cdot D}{f_{sw} \cdot r_{dc} \cdot I_{L,mean}} \quad (\text{C.3})$$

Der benötigte Stern-Dreieck-Transformator am Netzanschlusspunkt verursacht in der Regel keine zusätzlichen Kosten, da für den Anschluss eines PV-Parks meist eine Umspannstation mit entsprechenden Transformatoren für das Mittelspannungsnetz eingesetzt wird.

## C.2 3-Level Topologien

### C.2.1 Neutral-Point-Clamped Inverter (3L-NPC)

Die in [40] bereits 1981 vorgestellte Neutral-Point-Clamped-Schaltung (Abbildung C.5) wurde 2010 von der Firma ABB in Europa, den USA und China in modifizierter Art zum Patent eingetragen [41]. Dies und die Tatsache, dass diese Schaltung seit Jahren in vielen Motor- und PV-Stromrichtern zum Einsatz kommt, zeigen den Stellenwert dieser Topologie. Alle vier Schalter  $S_1$  bis  $S_4$  können im Idealfall für die Hälfte der Eingangsspannung ausgelegt werden. Über die Dioden  $D_A$  und  $D_B$  ist zudem eine direkte Verbindung zwischen AC-Anschluss und Mittelpunkt des geteilten Zwi-schenkreises möglich, sodass hierdurch ein zusätzlicher Spannungslevel für den Ausgang ermöglicht wird. Die Schaltung ist dabei vollständig blindleistungsfähig und besitzt aufgrund der halbierten Kommutierungsspannung und dem angepassten Taktmuster deutlich weniger Schaltverluste im Vergleich zur B6-Schaltung.

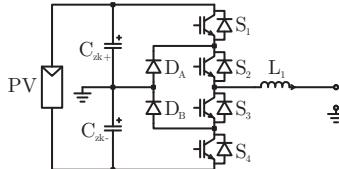


Abbildung C.5: 3-Level Neutral-Point-Clamped Inverter (3L-NPC)

Einschränkend für die Dimensionierung der Halbleiter in Bezug auf die Sperrspannung stellen sich die Potentialverhältnisse an den Knotenpunkten zwischen  $S_1$  und  $S_2$ , sowie  $S_3$  und  $S_4$  dar. Sperren sowohl die Halbleiterschalter als auch aufgrund der Spannungsverhältnisse die Diode  $D_A$  bzw.  $D_B$ , so ist die Spannung des Knotens nicht auf einem festen Potential. Je nach Schaltmuster und Zustand der beteiligten Halbleiterschalter kann die Spannungsverteilung zwischen den beiden angrenzenden Schaltern ( $S_1/S_2$ , oder  $S_3/S_4$ ) insoweit wegdriften, dass der jeweils innere Schalter  $S_2$  bzw.  $S_3$  eine deutlich höhere Spannung zu sperren hat. Dies führt ggfs. zu höheren Verlusten im Blindleistungsbetrieb, bzw. ohne Vorkehrungen auch zur Zerstörung des Bauteils selbst. Passive Snubber-Netzwerke in Form einer Serienschaltung aus Widerstand und Kondensator können die Spannungsverhältnisse stabilisieren. Diese Methode erhöht jedoch

auch die Verluste innerhalb der Schaltung. Eine etablierte Lösung stellt der Einsatz von Halbleiterschaltern mit höherer Sperrspannungsfähigkeit für die inneren Schalter dar. Eine Alternative stellt der Active-Clamped-Neutral-Point Inverter (ANPC) dar, bei welchem die inneren Dioden  $D_A$  und  $D_B$  mit antiparallelen Schaltern überbrückt werden und sich somit jederzeit ein definiertes Potential am beschriebenen Knotenpunkt befindet (siehe Kapitel C.2.2). Die in Kapitel 5 erarbeiteten Methoden zur Spannungssymmetrierung einer Serienschaltung aus Halbleitern könnten ggfs. ebenfalls für den NPC angewendet werden, um beispielsweise den patentgeschützten ANPC vermeiden zu können.

Die Kondensatoren des geteilten Zwischenkreises werden beim NPC mit niedrfrequenten Strömen belastet. Besonders der durch die dritte Harmonische verursachte niedrfrequente Spannungsripple belastet die Zwischenkreiskapazität und dominiert daher die Auslegungskriterien. Die Mindestkapazität für jeweils einen Kondensator lässt sich nach [44] in Abhängigkeit des zugelassenen Spannungsripples und dem Dreifachen der Netzfrequenz abschätzen:

$$C_{zk+,min} = C_{zk-,min} = \frac{8}{3 \cdot \pi^3} \cdot \frac{\sqrt{2} \cdot I_{ph,RMS}}{3 \cdot f_{grid} \cdot r_{dc} \cdot U_{zk}} \quad (\text{C.4})$$

Die Verbindung zum Mittelpunkt des Zwischenkreises erlaubt folgende Spannungen am Ausgang:

Tabelle C.1: Mögliche Ausgangsspannungen bei 3L NPC-Topologie

$S_1$	$S_2$	$S_3$	$S_4$	Ausgangsspannung
1	1	0	0	+0,5 $U_{pv}$
0	1	1	0	0V
0	0	1	1	-0,5 $U_{pv}$

Für den Aufbau eines NPC-Stromrichters bieten Halbleiterhersteller optimierte NPC-Module mit jeweils einer Hälfte eines NPCs an. Diese Module enthalten bereits zwei Halbleiterschalter mit antiparallelen Dioden und eine Freilaufdiode für die Verbindung zum Zwischenkreismittelpunkt. Somit ist der Aufbau eines Stromrichters mit insgesamt drei DC-Busbars und vergleichsweise geringer Induktivität für mittlere Leistungen gut realisierbar.

## C.2.2 Active-Neutral-Point-Clamped Inverter (3L-ANPC)

Wie der Standard-NPC erlaubt der Active-NPC [41] einen 3-Level-Betrieb. Verglichen mit dem NPC besitzt diese Schaltung jedoch zwei zusätzliche aktive Halbleiter

$S_A$  und  $S_B$  antiparallel zu den Dioden  $D_A$  und  $D_B$ . Diese erlauben es den spannungsmäßig undefinierten Knotenpunkt des NPC zwischen  $S_1$ ,  $S_2$  und  $D_A$ , sowie  $S_3$ ,  $S_4$  und  $D_B$  nun jederzeit auf ein festes Potential zu setzen. Zusätzlich ist durch die ergänzten Schalter ein komplexeres Schaltmuster mit zusätzlichen Kommutierungspfaden möglich.

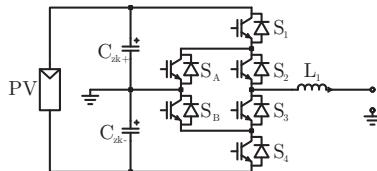


Abbildung C.6: 3-Level Active-Neutral-Point-Clamped Inverter (3L ANPC)

Die beiden Schalter  $S_A$  und  $S_B$  erlauben ein dahingehend angepasstes Schaltmuster, dass eine gleichmäßige Verlustaufteilung über die einzelnen Halbleiter möglich wird. Fallen bei der herkömmlichen Modulation je nach Leistungsfaktor hauptsächlich Schaltverluste über  $S_1$  und  $S_4$  an, so können diese Schaltverluste nun gleichmäßig auf  $S_1/S_2$  und  $S_3/S_4$  verteilt werden [41]. Tabelle C.2 zeigt die möglichen Ausgangsspannungen für diese Schaltung bei Verwendung der ersten PWM-Methode, die sich an der Pulserzeugung des 3L NPC orientiert, sodass die äußeren Schalter hochfrequent schalten.

Tabelle C.2: Ausgangsspannungen bei 3L ANPC-Topologie bei PWM-Methode 1

$S_1$	$S_2$	$S_3$	$S_4$	$S_A$	$S_B$	Ausgangsspannung
1	1	0	0	0	0	+0,5 $U_{pv}$
0	1	0	0	1	0	0V+
0	0	1	0	0	1	0V-
0	0	1	1	0	0	-0,5 $U_{pv}$

Tabelle C.3: Ausgangsspannungen bei 3L ANPC-Topologie bei PWM-Methode 2

$S_1$	$S_2$	$S_3$	$S_4$	$S_A$	$S_B$	Ausgangsspannung
1	1	0	0	0	1	+0,5 $U_{pv}$
1	0	1	0	0	1	0V+
0	1	0	1	1	0	0V-
0	0	1	1	1	0	-0,5 $U_{pv}$

Tabelle C.3 zeigt die Schalterstellungen für die alternative PWM-Methode 2, bei der im Gegensatz zu Methode 1 nun die inneren Schalter hochfrequent schalten und

den Ausgangsstrom modulieren. Die Durchlassverluste verteilen sich nun nicht mehr ausschließlich auf  $S_1/S_2$ , bzw.  $S_3/S_4$ , sondern auch zusätzlich auf  $S_A$  bzw.  $S_B$ .

Tabelle C.4: Ausgangsspannungen bei 3L ANPC-Topologie bei PWM-Methode 3

$S_1$	$S_2$	$S_3$	$S_4$	$S_A$	$S_B$	Ausgangsspannung
1	1	0	0	0	1	+0,5 $U_{pv}$
1	0	1	0	0	1	0V+
0	1	0	0	1	0	0V+
0	1	0	1	1	0	0V-
0	0	1	0	0	1	0V-
0	0	1	1	1	0	-0,5 $U_{pv}$

Die dritte Methode zeigt Tabelle C.4, bei der die Anzahl der Nullvektoren verdoppelt wird. Verglichen mit den beiden vorherigen Methoden werden die Schaltverluste gleichmäßiger zwischen  $S_1/S_2$  und  $S_3/S_4$  verteilt.  $S_1$  und  $S_2$  schalten bei dieser Methode mit einem um  $180^\circ$  versetzten Trägersignal. Es wird zwar keine Verlustverringerung, dafür aber eine flächigere Verteilung der Verluste über mehrere Halbleiter und eine bessere Wärmespreizung erzielt.

### C.2.3 Bipolar-Switched-Neutral-Point-Clamped Inverter (3L-BSNPC)

Abbildung C.7 zeigt eine direkte Erweiterung der B6-Topologie als 3-Level Stromrichter. Ein bipolarer Schalter bestehend aus  $S_2$  und  $S_3$  erlaubt eine Verbindung des AC-Anschlusses mit dem Mittelpunkt des Zwischenkreises für beide Halbwellen der AC-Netzspannung [42]. Somit ist vergleichbar zum NPC aus Kapitel C.2.1 ein dritter Spannungslevel am Ausgang verfügbar. Der namensgebende bipolare Schalter, bestehend aus zwei einzelnen Halbleiterschaltern, kommutiert dabei vergleichbar zum NPC mit lediglich der Hälfte der Eingangsspannung. Die äußeren beiden Schalter  $S_1$  und  $S_4$  kommutieren zwar ebenfalls mit der Hälfte der Eingangsspannung, müssen allerdings zusätzlich für die maximale Eingangsspannung ausgelegt sein, da die anliegende Eingangsspannung im Sperrzustand vollständig über diesen Schaltern abfällt.

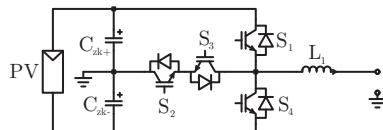


Abbildung C.7: 3-Level Bipolar-Switched-Neutral-Point-Clamped Inverter (3L BSNPC)

Die Schaltung wird in Kapitel 4 sowohl mit einer Serienschaltung zweier 1.200V Halbleiter als auch eines einzelnen 1.700V SiC-MOSFETs untersucht. Sollten zukünftige SiC-Halbleiter ohne Lebensdauereinbußen 1.500V zumindest statisch sicher sperren können, so erscheint die BSNPC-Topologie derzeit als gute Lösung, da die eigentliche Kommutierung lediglich bei 50% der Zwischenkreisspannung stattfindet. Auftretende Schaltüberspannungen beim Abschaltprozess können daher die Halbleiter selbst nicht gefährden, da ein ausreichend großer Sicherheitsabstand zur maximalen Sperrspannung zur Verfügung steht. Für den 3L BSNPC sind die in Tabelle C.1 für den 3L NPC gezeigten Ausgangsspannungen und Schalterstellungen ebenfalls gültig.

#### C.2.4 Flying Capacitor Inverter (F3L)

Je nach Kondensatoranzahl, als auch der gewählten Kondensatorspannungen, kann die Schaltung des Flying-Capacitor Inverters als vier-, fünf-, oder sogar bis zu acht-Level-Stromrichter ausgeführt werden [43]. Für den Einsatz als Utility-Scale-Stromrichter ist vor allem die 3-Level-Ausführung aus Abbildung C.8 von Interesse, da hier für die angestrebte Zielanwendung ein Kompromiss aus Funktionalität, Komplexität und Kosten eingegangen werden kann. Bei dieser Schaltung wird über eine Kondensatorbank ein innerer Zwischenkreis gebildet, der einen zusätzlichen Spannungslevel gegenüber der herkömmlichen B6-Topologie ermöglicht. Dabei kann dieser innere Zwischenkreis je nach Schalterstellung geladen und entladen werden. Sämtliche Diodenkommutierungen des 3L NPC werden somit vom inneren Kondensator übernommen. Vor allem das Einsparen der Freilaufdioden im Vergleich zum 3-Level NPC ist hier ein Vorteil, da Halbleiter und induktive Kommutierungswege eingespart werden.

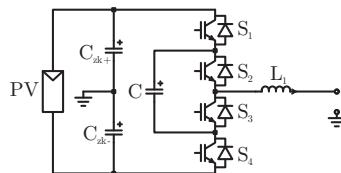


Abbildung C.8: 3-Level Flying-Capacitor Inverter (F3L)

Tabelle C.5: Mögliche Ausgangsspannungen bei F3L-Topologie

S <sub>1</sub>	S <sub>2</sub>	S <sub>3</sub>	S <sub>4</sub>	Ausgangsspannung
1	1	0	0	+0,5 U <sub>pv</sub>
0	1	0	1	+0,5 U <sub>pv</sub> -U <sub>c</sub>
1	0	1	0	-0,5 U <sub>pv</sub> +U <sub>c</sub>
0	0	1	1	-0,5 U <sub>pv</sub>

## C.3 5-Level-Topologien

### C.3.1 Neutral-Point-Clamped Inverter (5L-NPC)

Basierend auf dem beschriebenen 3-Level NPC aus Kapitel C.2.1 ermöglicht die in Abbildung C.9 gezeigte Variante der Schaltung mit Hilfe eines angepassten hochfrequenten Schaltmusters weitere, stromripplefreie Zustände. Dem Prinzip des Interleaved-Hochsetzstellers aus Kapitel 3.1.3 folgend, kann das Ausgangsfilter in Form einer gekoppelten Drossel bei einem Tastverhältnis von 50% über die enge magnetische Kopplung den Stromripple zu Null setzen. Zwar werden für diese Schaltung neben dem angepassten Filter lediglich zwei zusätzliche Dioden benötigt, jedoch wird der Drosselstrom über Dioden  $D_C$  und  $D_D$  jeweils auch durch die Halbleiterschalter  $S_1$  bis  $S_4$  geführt, sodass hier eine erhöhte Strombelastung der Bauteile zu erwarten ist. Zusätzlich müssen die Dioden  $D_C$  und  $D_D$  über eine hohe Sperrspannungen, bzw. Serienschaltung verfügen, da bei zeitgleichem Einschalten von  $S_1$  und  $S_2$  bzw.  $S_3$  und  $S_4$  die gesamte Zwischenkreisspannung über diesen Halbleitern abfällt.

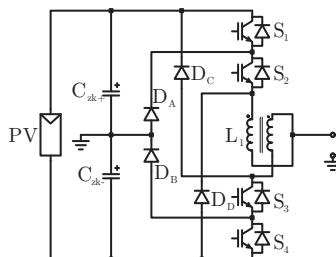


Abbildung C.9 : 5-Level Neutral-Point-Clamped Inverter (5L NPC)

Tabelle C.6: Mögliche Ausgangsspannungen bei 5L NPC-Topologie

<b>S<sub>1</sub></b>	<b>S<sub>2</sub></b>	<b>S<sub>3</sub></b>	<b>S<sub>4</sub></b>	<b>Ausgangsspannung</b>
1	1	0	0	+0,5 U <sub>pv</sub>
1	1	1*	0	+0,25 U <sub>pv</sub>
0	1	1	0	0V
0	1*	1	1	-0,25 U <sub>pv</sub>
0	0	1	1	-0,5 U <sub>pv</sub>

\* nur hochfrequentes und zeitlich begrenztes Einschalten möglich

Anders als beim herkömmlichen NPC ist aufgrund des angepassten Ausgangsfilters nun das zeitgleiche Einschalten von drei Halbleiterschaltern kurzzeitig möglich, ohne die Spannungsbelastung des vierten Schalters zu erhöhen. Jedoch ist durch hoch-

frequentes Schalten des dritten Schalters ein unzulässig hohes Ansteigen des Drosselstromes zu verhindern, sodass eine ständige Kommutierung des Drosselstromes über die Diodenanordnung sichergestellt werden muss. Aufgrund der magnetischen Kopplung sind die in Tabelle C.6 gezeigten Ausgangsspannungen möglich.

### C.3.2 Neutral-Point-Clamped Inverter mit B6 (5L-NPCB6)

Das Prinzip dieser kombinierten Schaltung einer 2-Level B6-Brücke und eines 3-Level (BS-)NPCs wird in Kapitel 3.2.2 ausführlicher behandelt. Lediglich der Vollständigkeit halber sollen an dieser Stelle die Schaltbilder der beiden möglichen Ausführungsformen abgebildet werden.

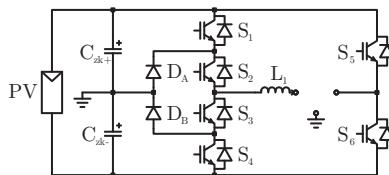


Abbildung C.10: 5-Level Neutral-Point-Clamped Inverter mit B6 (5L NPCB6)

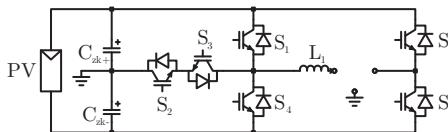


Abbildung C.11 : 5-Level Bipolar-Switched-Neutral-Point-Clamped Inverter mit B6 (5L BSNPCB6)

## C.4 „Plus“-Topologien

### C.4.1 B6+ Inverter (4L-B6+)

Abbildung C.12 zeigt die Erweiterung der B6-Schaltung als „Plus“-Topologie [46]. Der PV-Zwischenkreis ist hierbei über die antiparallelen Dioden von S<sub>2</sub> und S<sub>5</sub> direkt mit den B6-Schaltern S<sub>3</sub> und S<sub>4</sub> verbunden. Diese antiparallelen Dioden stellen sicher, dass der PV-Zwischenkreis nicht mit der höheren Spannung des Hochsetzstellerzwischenkreises aufgeladen wird. Schalter S<sub>1</sub> und S<sub>6</sub> stellen bei dieser Schaltung die Verbindung des Hochsetzstellerzwischenkreises zum Ausgang her. Die Schalter S<sub>2</sub> und S<sub>5</sub> sind für eine vollständige Blindleistungsfähigkeit der Schaltung vorgesehen, da andernfalls lediglich Strom in den Hochsetzstellerzwischenkreis fließen kann und somit für

die Blindleistung lediglich drei Spannungslevels bereitstünden. Werden diese beiden Schalter eingeschaltet, ist ein Stromfluss allerdings auch in den PV-Zwischenkreis möglich, sodass auch bei Leistungsfaktoren von  $\cos\phi$  kleiner 1 ein 4-Level-Betrieb möglich ist.

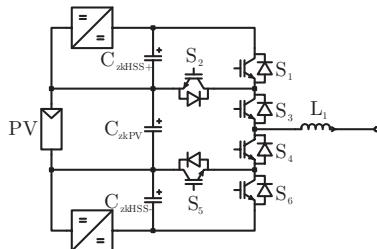


Abbildung C.12: 4-Level B6+ Inverter (4L B6+)

Die insgesamt vier möglichen Ausgangsspannungen sind in Tabelle C.7 aufgeführt und setzen vergleichbar zur Standard-B6 ein 3-phägisches System voraus:

Tabelle C.7: Mögliche Ausgangsspannungen bei 4L B6+ Topologie

$S_1$	$S_2$	$S_3$	$S_4$	$S_5$	$S_6$	Ausgangsspannung
1	0	1	0	0	0	$+U_{\text{boost}}$
0	1	1	0	1	0	$+U_{\text{pv}}$
0	1	0	1	1	0	$-U_{\text{pv}}$
0	0	0	1	0	1	$-U_{\text{boost}}$

#### C.4.2 NPC+ Inverter (5L-NPC+)

In [47] wird eine „Plus“-Erweiterung der etablierten NPC-Schaltung vorgestellt, wie in Abbildung C.13 gezeigt. Dabei wird der innere Freilaufpfad des NPC durch den PV-Zwischenkreisanschluss so ergänzt, dass ein von  $S_2$  (bzw.  $S_5$ ) modulierter Strom sowohl über den eigentlichen Freilaufpfad über Schalter  $S_3$  (bzw.  $S_4$ ) eingespeist, wie auch ein modulierter Strom über  $S_1$  (bzw.  $S_6$ ) aus dem Hochsetzstellerpfad geführt werden kann. Dioden  $D_A$  und  $D_B$  verhindern vergleichbar zum B6+ einen Stromfluss aus dem Hochsetzsteller- in den PV-Zwischenkreis. Die ursprüngliche Funktion des Freilaufs über Dioden  $D_C$  und  $D_D$  des 3L NPCs wird dabei nicht beeinflusst. Während des Schaltens von  $S_1$  (bzw.  $S_6$ ) für höhere Ausgangsspannungen verbleiben Schalter  $S_2$  (bzw.  $S_5$ ) leitend. Da hierdurch der Knoten zwischen  $D_A$ ,  $D_C$ ,  $S_1$  und  $S_3$  (bzw.  $D_B$ ,  $D_D$ ,  $S_4$  und  $S_6$ ) auf PV-Potential liegt, kommutieren die äußeren Schalter  $S_1$  (bzw.  $S_6$ ) lediglich mit der Differenz aus Hochsetzstellerspannung und PV-Eingangsspannung, was die anfallenden Schaltverluste erheblich reduziert.

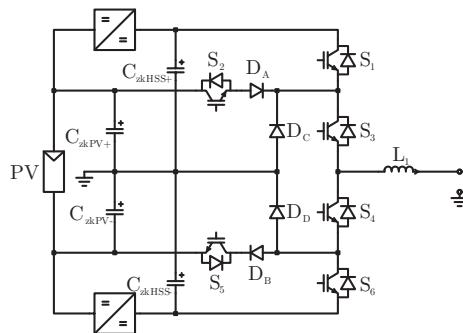


Abbildung C.13: 5-Level NPC+ Inverter (5L NPC+)

Aufgrund des Fehlens einer direkten Verbindung zwischen AC-Anschluss und PV-Zwischenkreis in Rückwärtsrichtung, ist diese Schaltung nur insofern blindleistungsfähig, dass ein Strom lediglich in den Hochsetzstellerzwischenkreis zurückgeführt werden kann. Als Lösung bietet sich hier eine Überbrückung der Dioden  $D_A$  und  $D_B$  durch zusätzliche Halbleiterschalter an, die jedoch die Kosten dieser Schaltung erhöhen. Tabelle C.8 zeigt die möglichen fünf Ausgangsspannungen mit Schalterstellungen.

Tabelle C.8: Mögliche Ausgangsspannungen bei 5L NPC+ Topologie

<b>S<sub>1</sub></b>	<b>S<sub>2</sub></b>	<b>S<sub>3</sub></b>	<b>S<sub>4</sub></b>	<b>S<sub>5</sub></b>	<b>S<sub>6</sub></b>	<b>Ausgangsspannung</b>
1	1	1	0	0	0	+U <sub>boost</sub>
0	1	1	0	0	0	+0,5 U <sub>pv</sub>
0	0	1	1	0	0	0V
0	0	0	1	1	0	-0,5 U <sub>pv</sub>
0	0	0	1	1	1	-U <sub>boost</sub>

### C.4.3 BSNPC+ Inverter (5L-BSNPC+)

Ähnlich dem Prinzip des NPC+ integriert der BSNPC+ aus [48] den PV-Zwischenkreis in die Schaltungsanordnung (Abbildung C.14). Dabei bleiben sämtliche Vor- und Nachteile des Standard BSNPC bestehen, sodass sich aufgrund lediglich eines einzelnen Halbleiterschalters im Strompfad zwar geringere Durchlassverluste einstellen, jedoch die Spannungsbelastung diese Schaltung weniger attraktiv für höhere Spannungen erscheinen lässt. Die möglichen Ausgangsspannungslevels sind dabei mit denen des NPC+ vergleichbar (siehe Tabelle C.8). Analog zum 3L BSNPC erscheint auch diese Schaltung vor allem attraktiv für kleine und mittlere Leistungen bei Einsatz von 1.700V Halbleitern, da sämtliche Schalthandlungen lediglich mit reduzierter Kommutierungsspannung stattfinden.

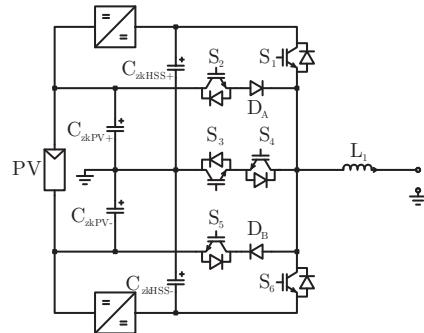


Abbildung C.14: 5-Level BSNPC+ Inverter (5L BSNPC+)

## D Modulationsstrategien

Neben der zugrundeliegenden Wechselrichtertopologie, den verwendeten Halbleitern und den gewählten Spannungen kann auch über die Ansteuerung der Halbleitersteller selbst großen Einfluss auf das Verhalten der elektrischen Schaltung genommen werden. Über die Jahre haben sich verschiedene Modulationsverfahren etabliert, wobei bei den für DC/AC-Stromrichter einsetzbaren Verfahren generell zwischen kontinuierlichen und diskontinuierlichen Verfahren unterschieden werden kann. Die kontinuierlich arbeitenden Modulationsverfahren lassen sämtliche Halbleiter des Wechselrichters mit der Frequenz des Trägersignals ununterbrochen schalten. Diese Verfahren sind in der Regel für alle Wechselrichter anwendbar, unabhängig des angeschlossenen AC-Netzes oder der Art des Zwischenkreises. Die diskontinuierlichen Modulationsverfahren setzen hingegen voraus, dass der Sternpunkt des AC-Netzes nicht mit dem Zwischenkreis verbunden ist. Ist diese Voraussetzung erfüllt, so addieren sich die Phasenströme eines 3phasigen Netzes mit  $120^\circ$ -Phasenversatz zu Null. Somit kann eine Phase des Wechselrichters für die Dauer von  $120^\circ$  einer Netzperiode fest auf ein Potential des Zwischenkreises geschaltet werden. Dies erlaubt in erster Linie eine deutliche Einsparung von Schaltverlusten, da ein oder mehrerer Halbleiter eine gewisse Zeitspanne keine Schalt-handlungen ausführen. Durchschnittlich können bei Nutzung der diskontinuierlichen Verfahren zwischen 25% und 50% der Schaltverluste kontinuierlicher Verfahren eingespart werden. Da der Zeitpunkt und die Dauer je nach Verfahren variieren, verhalten sich die Modulationsarten in Bezug auf die Schaltverluste und auch das dynamische Verhalten in Bezug auf Blindleistung und harmonische Störungen unterschiedlich.

Unabhängig davon, ob ein kontinuierliches oder diskontinuierliches Verfahren eingesetzt wird, kann durch Einfügen von Nullsequenzen die Art des Modulationssignals und damit das Schaltverhalten des Wechselrichters beeinflusst werden. Abbildung D.1 zeigt eine Auswahl an in der Literatur vorgestellten Nullsequenzen, unterteilt für kontinuierliche und diskontinuierliche Verfahren. Die Nullsequenz bildet sich bei einem 3-phasischen Netz ohne verbundenen Sternpunkt als Spannung zwischen Sternpunkt und dem Zwischenkreis ab, sodass vor allem bei den diskontinuierlichen Modulationsverfahren Spannungssprünge und hierdurch hervorgerufene elektromagnetische Störungen oder Schwingungsanregungen von Filtern zu erwarten sind.

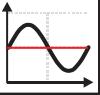
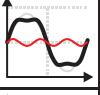
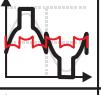
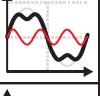
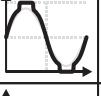
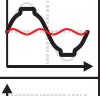
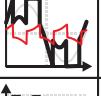
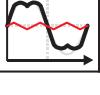
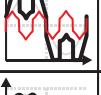
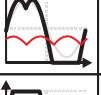
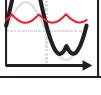
Modulationsstrategien für 3-phasige Umrichter			
Kontinuierliche Verfahren	Diskontinuierliche Verfahren		
	(a) SPWM Standard-PWM		(f) DPWM0 60° Flattop-Modulation
	(b) PWM mit 3. Harmonischer Amplitude = 1/6		(g) DPWM1 60° Flattop-Modulation
	(c) PWM mit 3. Harmonischer Amplitude = 1/4		(h) DPWM1 Dynamisch 60° Flattop-Modulation
	(d) PWM nach Schörner		(i) DPWM2 60° Flattop-Modulation
	(e) SVPWM Raumzeigermodulation		(j) DPWM3 30° Flattop-Modulation
			(k) DPWM <sub>Min</sub> 120° Flattop-Modulation A
			(l) DPWM <sub>Max</sub> 120° Flattop-Modulation B

Abbildung D.1: Übersicht von Modulationsstrategien für 3-phasige Wechselrichter

In Kapitel 2.5 wurde bereits die Funktionsweise des Sinus-Dreieck-Vergleichs erläutert. Die Verwendung eines reinen Sinus als Referenzsignal (SPWM-Verfahren nach [72], siehe Abbildung D.1a) erlaubt jedoch lediglich eine eingeschränkte Ausnutzung der Zwischenkreisspannung. In [73] wird der linear nutzbare Bereich der Zwischenkreisspannung des Standardverfahrens mit 0% bis 78,5% angegeben. Das Hinzufügen einer Nullsequenz zum Standardsinus in Form der dritten Harmonischen der Grundfrequenz mit einer Amplitude von 16,67% bzw. 25% nach [74] (siehe Abbildung D.1b und Abbildung D.1c) ermöglicht bereits eine 15% höhere Ausnutzung der Zwischenkreisspannung, sodass der linear nutzbare Bereich nun zwischen 0% und 90,7% liegt. Dies erlaubt zudem für die Netzeinspeisung eine hinreichend große Reglerreserve zum Ausgleich von Netzschwankungen, ohne dass die Spannung im Zwischenkreis angehoben werden muss. Abbildung D.1d zeigt eine in [75] vorgestellte Nullsequenz in Form eines Sinus mit angepasster Amplitude an das Referenzsignal. Um die Zwischenkreisspannung weiter ausnutzen zu können wird hierbei die Amplitude des Ausgabesignals im Vergleich zur 3. Harmonischen noch stärker abgeflacht. Am Wechselrichterausgang

sind hierbei jedoch zusätzliche Oberschwingungen zu erwarten. Die typische Signalform bei Verwendung der Raumzeigermodulation nach [76] zeigt Abbildung D.1e. Dabei ist der nutzbare Spannungsbereich vergleichbar zu den vorhergehenden Modulationsarten.

Die Einsparung an Schaltverlusten ist ebenfalls direkt vom Leistungsfaktor  $\cos\varphi$  abhängig. Abbildung D.2 zeigt einen Vergleich der diskontinuierlichen Verfahren in Relation zum Leistungsfaktor. So bietet das DPWM1-Verfahren aus [77] zwar für  $\cos\varphi=1$  eine Einsparung an Schaltverlusten von bis zu 50%, jedoch sinkt dies mit steigender Phasenverschiebung zwischen Strom und Spannung. Ab  $\cos\varphi < 0,966$  bieten je nach Art der Phasenverschiebung (induktiv oder kapazitiv) entweder das DPWM0- oder das DPWM2-Verfahren aus [78] bessere Ergebnisse. Das DPWM3-Verfahren aus [79] hingegen spart im Mittel lediglich 1/3 der Schaltverluste ein, verursacht allerdings aufgrund einer sinusangelehnten Nullsequenz geringere Störungen.

Bei entsprechender Implementation des Raumzeigerverfahrens kann das Verhalten der Signalerzeugung insofern dynamisch angepasst werden, dass zwischen einigen der in Abbildung D.1 dargestellten Modulationsverfahren im Betrieb gewechselt werden kann. Ein solch optimiertes Verfahren wird als GDPWM (Generalized-Discontinuous-PWM) in [73] vorgestellt. Somit bietet ein dynamisches modulationsindex- und phasenwinkelabhängiges Auswählen unterschiedlicher PWM-Verfahren durchaus Optimierungspotential. Einschränkend für den Einsatz in einem PV-System ist jedoch zu beachten, dass ohne eine entsprechende galvanische Trennung der PV-Generator direkt mit dem Netzfilter in Form eines LC- oder LCL-Filters verbunden ist. Eine springende Sternpunktspannung kann somit das aus dem Netzfilter und der Erdkapazität des PV-Generators bestehende schwingfähige System anregen. Der Einsatz von diskontinuierlichen PWM-Verfahren mit springender Nullsequenz (DPWM0 bis DPWM3) ist daher nur bei entsprechend ausgelegtem Netzfilter und ggfs. aufwendigen Gegenmaßnahmen zu empfehlen. Das DPWMMin- und DPWMMax-Verfahren aus [80] ist daher ein für PV-Wechselrichter gängiges und leicht realisierbares Verfahren, welches auch in Großwechselrichtern zum Einsatz kommt.

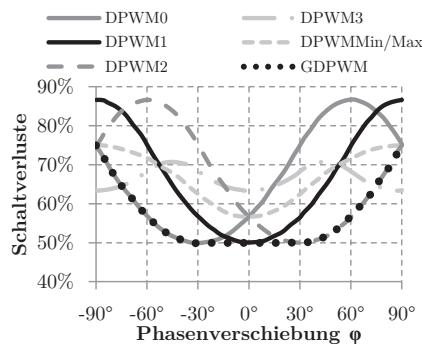


Abbildung D.2: Schaltverluste über Phasenverschiebung [73]

# E Funktionen des Programms „TopBench“

## E.1 Halbleiterdatenbank

Mit dem entwickelten Programm „TopBench“ können vielfältige Berechnungen für DC/DC- und DC/AC-Wandler meist in Echtzeit durchgeführt werden. Hierzu werden sämtliche Strom- und Spannungssignale über hinterlegte Formeln berechnet, die über Eingabemasken parametrisiert werden können. Dabei greift das Programm auf eine Halbleiterdatenbank zurück, um Halbleiterverluste und Wirkungsgrade berechnen zu können. Abbildung E.1 zeigt den Editor, mit dessen Hilfe die Halbleitereigenschaften eingegeben werden können. Über einen PDF-Importer können Parameterkurven per Mauseingaben leicht importiert werden. Die eingegebenen Datenpunkte werden schließlich in Koeffizienten für polynomische oder logarithmische Funktionen gefittet, sodass neben einer stufenlosen Interpolation auch eine Extrapolation der Daten möglich ist.

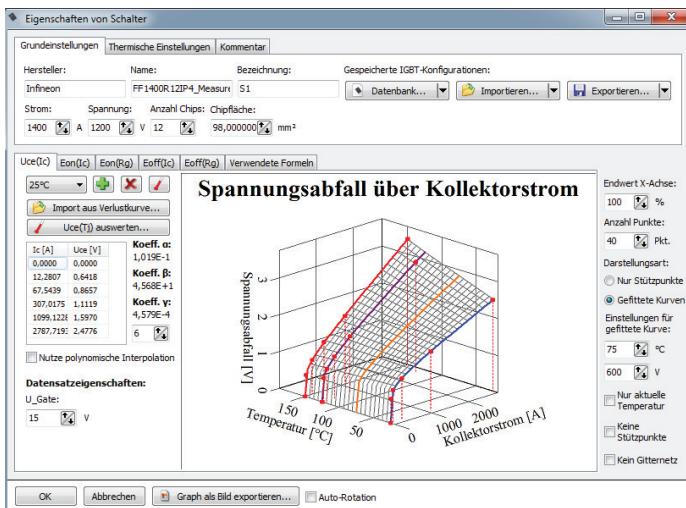


Abbildung E.1: Editor für Halbleiterschalter

## E.2 Grafische Darstellung

Eine grafische Ansicht stellt auf einen Blick alle wichtigen Informationen zu Durchlass-, Ein- und Ausschaltverlusten sowie der berechneten Junction-Temperatur und der Chipfläche dar (siehe Abbildung E.2).

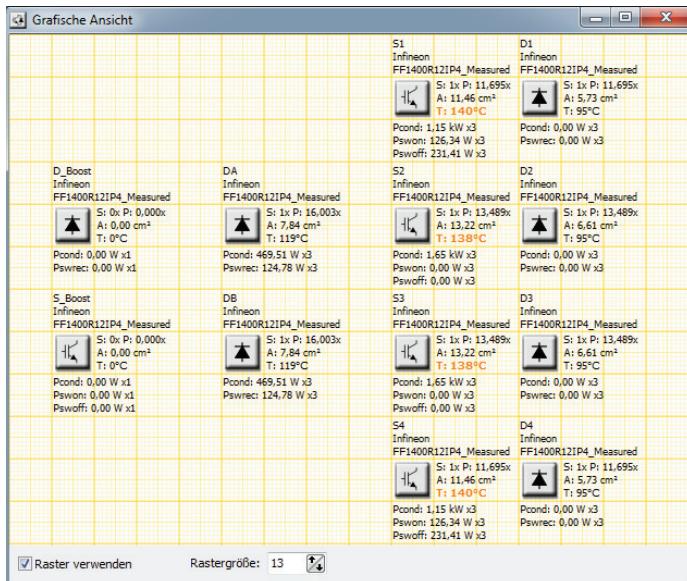


Abbildung E.2: Grafische Ansicht mit Verlustinformationen, Chipfläche und Temperatur

Über einen integrierten Funktionsplotter (Abbildung E.3) können wichtige Zeitfunktionen über wählbare Zoomparameter dargestellt und neben Strom- und Spannungsverläufen auch Halbleiterverluste für einzelne Halbleiter als Zeitfunktion angezeigt werden. Auswirkungen von Parameteränderungen (z.B. Zwischenkreisspannung, Anzahl parallelgeschalteter Halbleiter oder Änderung des Gatevorwiderstands) sind direkt einsehbar.

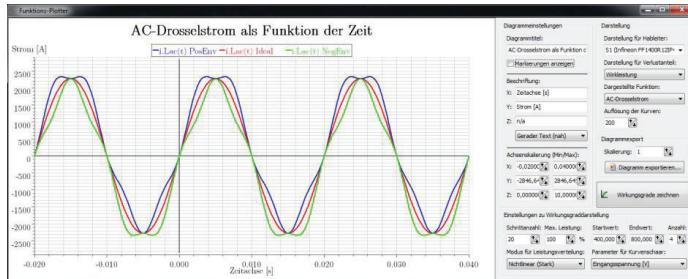


Abbildung E.3: Funktionsplotter zur Darstellung zeitabhängiger Signale

### E.3 Automatische Chipflächenoptimierung

Mit Hilfe der integrierten Chipflächenoptimierung (Abbildung E.4) kann in einer Optimierungsschleife (siehe Kapitel 4.2.2) unter Verwendung der in der Halbleiterdatenbank hinterlegten thermischen Widerstände eine Junction-Temperatur berechnet werden. Um eine angegebene maximale Junction-Temperatur nicht zu überschreiten, wird automatisiert eine minimal benötigte Chipfläche in  $\text{cm}^2$  berechnet. Dabei kann wahlweise auch ein Bruchteil eines realen Halbleiterchips ermittelt werden, um eine feinere Granularität für den theoretischen Vergleich einer Schaltungstopologie zu erreichen. Über eine Option kann schließlich diese berechnete Chipfläche auf reale Halbleitermodule aufgerechnet werden.



Abbildung E.4: Automatische Chipflächenoptimierung

### E.4 Analyse berechneter Werte

Eine übersichtliche Darstellung der Berechnungsergebnisse erlaubt das implementierte Benchmark-Tool (Abbildung E.5). Dieser Teil der Anwendung ermöglicht neben einem einstellbaren automatisierten Parametersweep über die Eingangsspannung

und den Leistungsfaktor die Analyse der Halbleiterverluste getrennt nach Durchlass- und Schaltverlusten sowie Schalter und Diode. Dabei kann über Wahlregler die darzustellende Leistung, die Eingangsspannung und der Leistungsfaktor ohne Nachberechnung gewählt und geplottet werden. Gewählte Schaltungsparameter können auf diese Weise leicht kontrolliert werden und z.B. Auswirkungen des Lückbetriebs bei bestimmten Spannungsverhältnissen bei den gewählten Halbleitern kontrolliert werden.

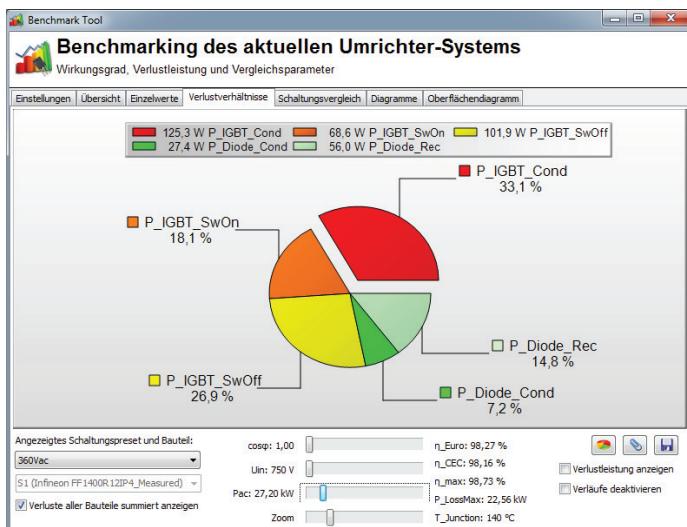


Abbildung E.5: Benchmark-Tool zur Analyse der berechneten Schaltung

Neben der Darstellung von Wirkungsgrad- und Verlustleistungskurven in verschiedenen Varianten, erlaubt das Benchmark-Tool auch einen direkten Vergleich von Schaltungen. Abbildung E.6 zeigt eine mögliche Darstellung des europäischen Wirkungsgrades aufgetragen über die Eingangsspannung und die AC-Ausgangsspannung an insgesamt 66 Berechnungspunkten. Zusammen mit der ermittelten Chipfläche als Anhaltspunkt für die Halbleiterkosten kann somit übersichtlich z.B. eine optimale Ausgangsspannung für die eingestellten Halbleiter ermittelt werden.

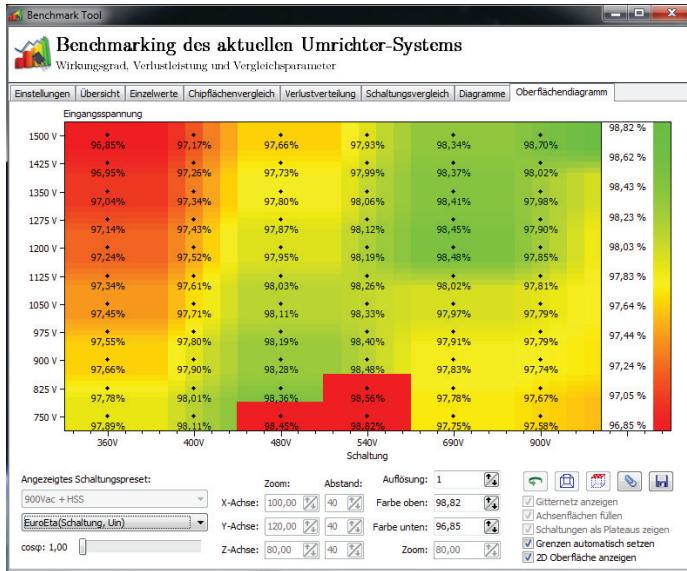


Abbildung E.6: Benchmark-Tool mit automatisiertem Schaltungsvergleich

## E.5 Parametersweep und Stapelverarbeitung

Übergeordnet ist zusätzlich zum Parametersweep über Eingangsspannung und Leistungsfaktor des Benchmark-Tools ein weiterer Parametersweep über die AC- oder DC-Schaltfrequenz möglich. Somit kann mit wenigen Einstellungen ein vollständiges Abbild einer leistungselektronischen Schaltung ermittelt werden und eine optimale Auslegung gefunden werden. Da eine Änderung der Schaltfrequenz mit einer Rekonfiguration unter anderem der magnetischen Bauteile einhergeht, kann über den integrierten Formelparser eine Berechnungsvorschrift für Parameter hinterlegt werden, welche bei Ausführen des Parametersweeps automatisch neu berechnet werden. Schlussendlich können mehrere TopBench-Projekte in einer Stapelverarbeitung unter Verwendung sämtlicher Parametersweeps automatisch durchgerechnet werden und die gewonnenen Werte als Parameterdatei für weitere Analysen automatisch exportiert werden.

## E.6 Programmierschnittstelle für Erweiterungen

Um eigene Programmerweiterungen schreiben zu können, bietet das Programm zusätzlich eine Pluginschnittstelle, über die eigener Programmcode mit in die Berechnung implementiert werden kann. Während eines einzelnen Berechnungsschrittes werden hierzu sämtliche Einstellungen die Schaltung und die Verlustanteile betreffend dem

Plugin zur Verfügung gestellt. Das Plugin kann somit eigene Durchlass- und Schaltverluste berechnen und dem Hauptprogramm zurückgeben. Da die Plugins aus herkömmlichen 32-Bit Dynamic-Link-Libraries (DLLs) bestehen, kann neben der für TopBench verwendeten Programmiersprache Embarcadero „Delphi XE2“ auch Visual C++, C# oder andere Programmiersprachen genutzt werden, die Windows 32-Bit-Bibliotheksdateien erstellen können. Ein konkreter Anwendungsfall wäre z.B. die Berechnung der Drosselverluste auf Basis eines bestimmten hinterlegten Drosselmodells. Anpassungen an der Hauptsoftware sind zudem ohne weiteres möglich.

Die Überdimensionierung der installierten PV-Modulleistung im Vergleich zur Wechselrichterleistung, als auch die Preisentwicklung von Komponenten führt dazu, dass Hersteller von der sonst üblichen 1.000V Systemspannung abrücken und den Einsatz von 1.500V Systemen prüfen. Die vorliegende Dissertation beschäftigt sich aus diesem Grund mit den hieraus resultierenden technischen Problemen und erarbeitet Lösungen für eine technische Realisierung.

Neben Grundlagen zu Wechselrichtersystemen werden in dieser Arbeit Bewertungs- und Vergleichsmethoden für leistungselektronische Schaltungen betrachtet und ein neu entwickeltes Softwarepaket zur Vermessung und Bewertung von IGBTs, MOSFETs und Dioden vorgestellt.

Da für 1.500V Systemspannung herkömmliche 1.700V Silizium-Halbleiter nicht ausreichend sind, wird zudem eine Serienschaltung bestehend aus zwei 1.200V Halbleiter detailliert betrachtet und Lösungen für die hierbei auftretenden technischen Probleme erarbeitet. Bekannte und neu entwickelte Methoden zur symmetrischen Spannungsaufteilung werden aufgezeigt und untersucht. Zudem wird eine Kombination verschiedener Methoden als Lösung für den Betrieb bei 1.500V Systemspannung empfohlen und anhand experimenteller Untersuchungen in der Wirkungsweise geprüft.

ISBN 978-3-7376-0118-4



9 783737 601184 >